

# ING. BÜRO W. KANIS GMBH

Lindenberg 113 · 8134 Pöcking · Tel. 08157/3576

B a u - u n d B e t r i e b s a n l e i t u n g  
Z80 Super EMUF

---

## Inhaltsübersicht

- 1.) Stückliste
- 2.) Bestückung
- 3.) Kontrolle
- 4.) Speicherbauelemente
- 5.) Adressbelegung
- 6.) Kurzbeschreibung Z80 - PIO
- 7.) Kurzbeschreibung Z80 - CTC
- 8.) Beschreibung UART - 6402
- 9.) Beschreibung ICM 7213
- 10.) Belegung 31poliger Stecker
- 11.) Belegung 20poliger Stecker
- 12.) Inbetriebnahme
- 13.) Test-und Demonstrationsprogramm
- 14.) Bestückungsplan
- 15.) Schaltplan
- 16.) Pinbelegung CPU, PIO, CTC, RAM

1.) Stückliste

IC	1	EPROM x	R 16	15K
IC	2	RAM 6116/3	R 17	2,7K
IC	3	Z80A-PIO	R 18	1,2K
IC	4	Z80A-CTC	R 19	560
IC	5	Z80A-CPU	R 20	470
IC	6	74221	R 21	8,2K
IC	7	74LS139	R 22	12K
IC	8	74LS04	R 23	2,2K
IC	9	MC 14411	R 24	4,7K
IC	10	UART 6402	R 25	4,7K
IC	11	74LS139	R 26	4,7K
IC	12	74LS32	R 27	2,7K
IC	13	74LS05	R 28	1,2K
IC	14	7213	R 29	Brücke
Q	1	4MHz	R 30	8,2K
Q	2	4,194304 MHz	R 31	12K
Q	3	1,8432 MHz	R 32	2,2K
D	1	1N4148	C 1	Tantal 10µ
D	2	1N4148	C 2	Tantal 10µ
D	3	1N4148	C 3	Kerko 10n
D	4	1N4148	C 4	Kerko 10n
D	5	1N4148	C 5	Tantal 10µ
T	1	BC 258	C 6	Tantal 10µ
T	2	BC 258	C 7	Kerko 47p
R	1	47K	C 8	Kerko 47p
R	2	1K	C 9	Kerko 100p
R	3	1K	C10	Kerko 100p
R	4	330	C11	Tantal 10µ/16V
R	5	1K	C12	Tantal 10µ/16V
R	6	1K		1 Stück Platine
R	7	27K		1 Stück 31poliger Stecker
R	8	15K		1 Stück 2x10polige Stiftleiste
R	9	15K		5 Stück 2x2polige Stiftleiste
R	10	15K		1 Stück 2x3polige Stiftleiste
R	11	15K		1 Stück 2x3polige Stiftleiste
R	12	10M		1 Stück 2x4polige Stiftleiste
R	13	15K		2 Stück 1x2polige Stiftleiste
R	14	15K		11 Stück Jumper
R	15	15K		3 Stück 40polige Sockel
				3 Stück 28polige Sockel
				1 Stück 24poliger Sockel
				4 Stück 14polige Sockel
				3 Stück 10polige Sockel

(x) nicht im Lieferumfang  
enthalten.

2.) Bestückung

Platine in folgender Reihenfolge bestücken und verlöten:  
Widerstände, Sockel, Kondensatoren, Steckerleisten, Quarze.

3.) Kontrolle:

Sichtkontrolle auf Lötbrücken, kalte Lötstellen und nicht verlötete IC`s Pins.

4.) Speicherbelegung

a) RAM

Im Standardlieferumfang ist das 2K RAM 6116/3 enthalten.  
Wahlweise können auch der entsprechende 4K und 8K Typ verwendet werden.

Erhältlich ist im Augenblick nur das 8K-RAM von Hitachi.  
Jumper J1 ist entsprechend dem gewählten RAM zu setzen  
(s.Schaltbild u. Bestückungsplan

b) EPROM

Es sind verwendbar die 2K, 4K oder 8K Typen der Serie 2716.  
Jumper J2 ist entsprechend dem gewählten EPROM zu setzen  
(s.Schaltbild u. Bestückungsplan).

5.) Adressbelegung

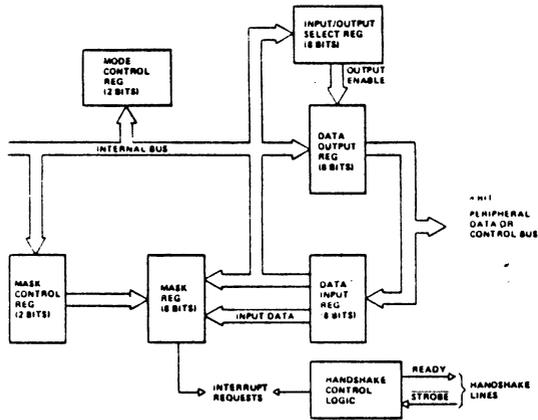
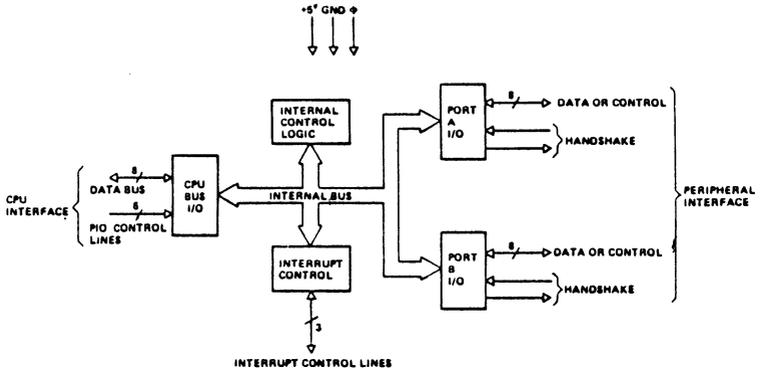
Z80 PIO	A Data	- 00H
	Control	- 02H
Z80 CTC	B Data	- 01H
	Control	- 03H
	Kanal 0	- 20H
UART	Kanal 1	- 21H
	Kanal 2	- 22H
	Kanal 3	- 23H
EPROM	Sendekanal	- 30H
	Control	- 31H
	Empfangskanal	- 32H
RAM	ab	0000H
RAM	ab	8000H

6.) Kurzbeschreibung der PIO (Quelle: Technical Manual Z80 PIO der Fa. Zilog)

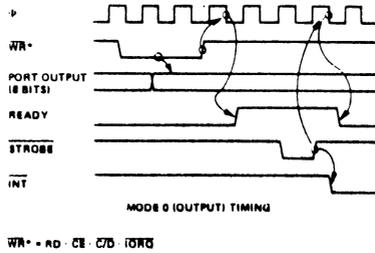
a.) Aufbau einer PIO

Die Z80 PIO ist ein programmierbarer 8bit Ein/Ausgabe-  
baustein.

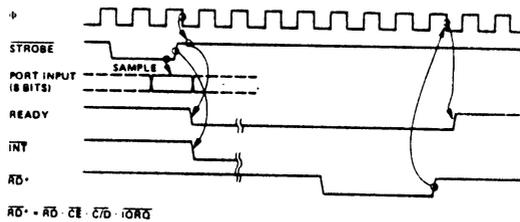
Der Aufbau zeigt folgendes Blockschaltbild:



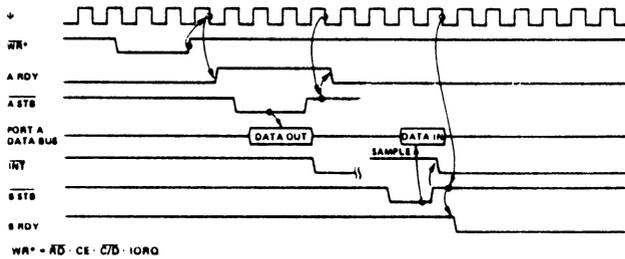
b.) Impulsdigramme



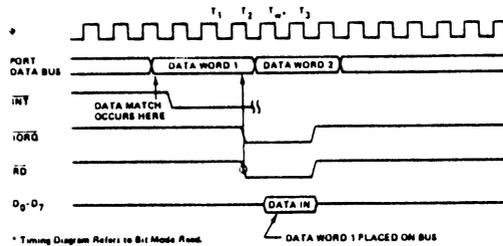
Betriebsart 0 - Zeitverhalten Byte Ausgabe



Betriebsart 1 - Zeitverhalten Byte Eingabe



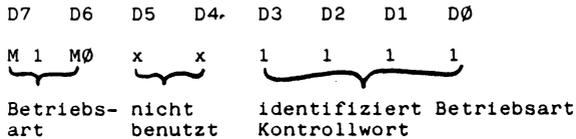
nur Port A - Betriebsart 2 - Zeitverhalten Byte Ein/Ausgabe



Betriebsart 3 - Zeitverhalten Einzel Bit Ein/Ausgabe

c.) Programmierung der PIO

Port A der PIO arbeitet in mit allen 4 Betriebsarten 0,1,2,3.  
 Port B der PIO arbeitet nur bei den Betriebsarten 0,1,3.  
 Die Betriebsart wird mit folgendem Kontrollwort festgelegt:



D7	D6	Mode
0	0	0 - 8bit Ausgabe
0	1	1 - 8bit Eingabe
1	0	2 - 8bit Ein/Ausgabe
1	1	3 - Einzelbit Ein/Ausgabe

Wurde D7, D6 gesetzt, muß als nächstes ein Bit-Kontrollwort eingegeben werden.

D7	D6	D5	D4	D3	D2	D1	D0
I/O <sub>7</sub>	I/O <sub>6</sub>	I/O <sub>5</sub>	I/O <sub>4</sub>	I/O <sub>3</sub>	I/O <sub>2</sub>	I/O <sub>1</sub>	I/O <sub>0</sub>

Eine "1" am entsprechenden bit legt diesen als Eingang fest.  
 Eine "0" am entsprechenden bit legt diesen als Ausgang fest.

Soll die PIO als Interruptgeber (im Mode 2) betrieben werden, muß das Interrupt Vektor Register der PIO geladen werden:

D7	D6	D5	D4	D3	D2	D1	D0
V7	V6	V5	V4	V3	V2	V1	0

D0 = 0 identifiziert das Wort als Interrupt Vector.  
 Der Z80 16bit Zeiger der Interrupt Startadresse setzt sich folgendermaßen zusammen:

8 bits	7 bits
Interrupt-Register- CPU	eingesetzt von PIO

Vektor der PIO

Die Auslösebedingungen für einen Interrupt legt das Interrupt Kontrollwort fest.

D7	D6	D5	D4	D3	D2	D1	D0
				∅	1	1	1

Inter-  
rupt  
Freigabe

Und/  
oder

1/∅

Maske  
folgt

nur in Betriebsart 3

Identifiziert Interrupt  
Kontrollwort

D7 = ∅ Interrupt gesperrt

D7 = 1 Interrupt freigegeben

D6 = 1 Die über D4 ausgewählten Leitungen werden undiert.

D6 = ∅ Die über D4 ausgewählten Leitungen werden oderiert.

D5 = 1 Leitungen sind bei logisch "1" aktiv.

D5 = ∅ Leitungen sind bei logisch "∅" aktiv.

D4 = 1 Nächstes Kontrollwort ist eine Maske.

D4 = ∅ Alle Leitungen werden verwendet, es folgt keine Maske.

War D4 gesetzt, muß anschließend das Maskenkontrollwort eingegeben werden.

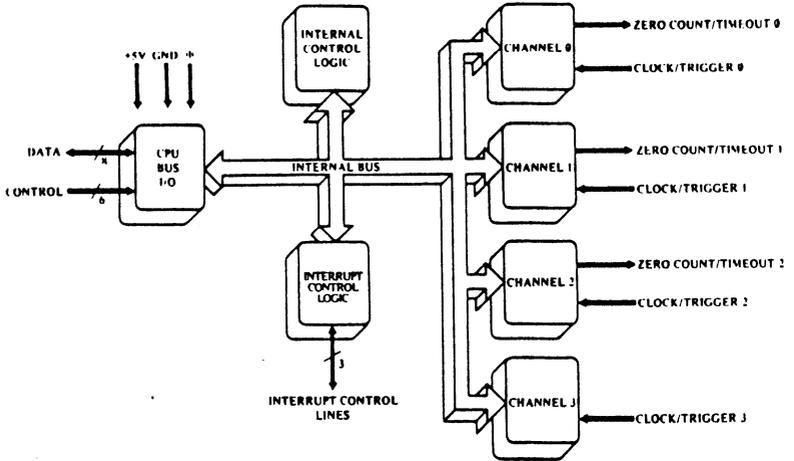
D7	D6	D5	D4	D3	D2	D1	D0
MB <sub>7</sub>	MB <sub>6</sub>	MB <sub>5</sub>	MB <sub>4</sub>	MB <sub>3</sub>	MB <sub>2</sub>	MB <sub>1</sub>	MB <sub>∅</sub>

Nur die Leitungen deren entsprechendes bit "MB" zurückgesetzt ist, werden für einen Interrupt verwendet.

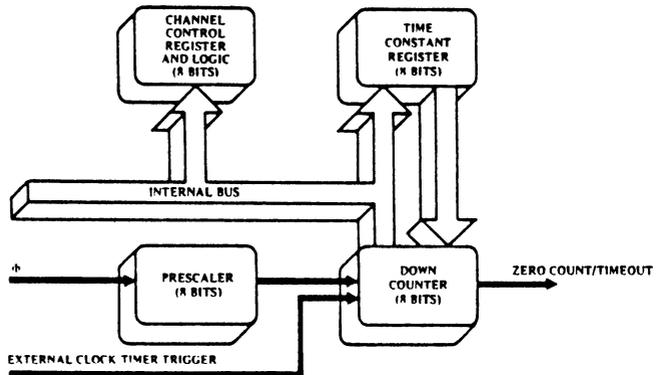
7.) Kurzbeschreibung des CTC (Quelle: Technical Manual Z80 CTC der Fa. Zilog)

a.) Aufbau eines CTC Bausteines

Der Z80 CTC (Counter Timer Circuit) ist ein Zähler/Zeitgeber Baustein für das Z80 System, der über 4 voneinander unabhängige Software programmierbare Zähler/Zeitgeber verfügt.



Den Aufbau von einem von vier Kanäle zeigt folgendes Schaltbild:



Vorteiler: Nur in der Betriebsart Zeitgeber benutzt. Teilt den System-Takt um den software programmierbaren Wert 16 oder 256. Der Ausgang des Vorteilers ist der Takteingang des Abwärtszähler.

Zeitkonstantenregister: Es wird vom Prozessor, beim Initialisieren und beim Erreichen des Rückwärtszählerstands null, mit einem Wert zwischen 1 und 256 geladen.

Rückwärtszähler: Wird vom Programm oder automatisch beim Erreichen des Rückwärtszählerstands null mit dem Inhalt des Zeitkonstantenregisters geladen. Der Zählerstand wird dekrementiert, bei der Betriebsart Zeitgeber über den Vorteiler, bei der Betriebsart Zähler durch den Takteingang CLK/TRG. Der momentane Stand des Zählers kann zu jeder Zeit vom Prozessor ausgelesen werden.

b.) Programmierung des CTC

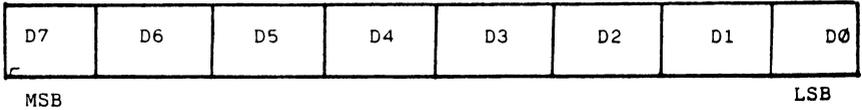
Bevor der CTC zu arbeiten beginnt, muß er durch das Laden des Kanal Kontroll Registers initialisiert werden.

Ein Datenwort wird, wenn bit 0 = 1 ist, als Kanal Kontroll Wort interpretiert.

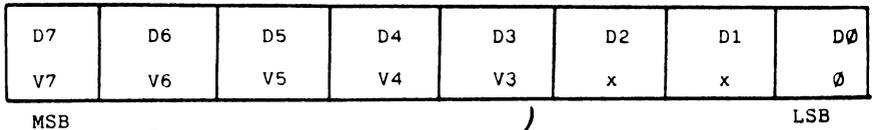
Interrupt-Freigabe	Betriebsart	Bereich	Triggerflanke	Trigger	Zeitkonstante	Reset	1
D7	D6	D5	D4	D3	D2	D1	D0

- Bit 7 = 1 Interrupt Freigabe
- Bit 7 =  $\emptyset$  Interrupt Sperre
- Bit 6 = 1 CTC arbeitet als Zähler; mit jeder Flanke (CLK/TRG) wird Zähler dekrementiert. Vorteiler unbenutzt.
- Bit 6 =  $\emptyset$  CTC arbeitet als Zeitgeber; der Ausgang (ZC/TO) des Vorteilers triggert den Rückwärtszähler.  
Die Periode beträgt  $c = t_c \cdot P \cdot TC$   
 $t_c$  = Systemtaktperiode P = Vorteiler (16 oder 256)  
TC = 8bit Zeitkonstante (1 bis 256)
- Bit 5 = 1 (nur bei Bit 6 =  $\emptyset$ ); Vorteilerfaktor ist 256
- Bit 5 =  $\emptyset$  (nur bei Bit 6 =  $\emptyset$ ); Vorteilerfaktor ist 16
- Bit 4 = 1 bei Bit 6 =  $\emptyset$ ; positive Flanke startet Zeitgeb. )  
bei Bit 6 = 1; positive Flanke dekrementiert Zähler
- Bit 4 =  $\emptyset$  bei Bit 6 =  $\emptyset$ ; negative Flanke startet Zähler  
bei Bit 6 = 1; negative Flanke startet Zeitgeber
- Bit 3 = 1 (nur bei Bit 6 =  $\emptyset$ ); bit 2 =  $\emptyset$   
Zeitmessung beginnt nach fallender Flanke von T2 des Maschinenzyklus und nachdem der Eingang getriggert wurde.  
(nur bei Bit 6 = 0); Bit 2 = 1  
Zeitmessung beginnt nach Laden der Zeitkonstante und nachdem der Eingang getriggert wurde.
- Bit 3 =  $\emptyset$  (nur bei Bit 6 =  $\emptyset$ ); Bit 2 =  $\emptyset$   
Zeitmessung beginnt nach fallender Flanke von T2 des Maschinenzyklus.  
(nur bei Bit 6 =  $\emptyset$ ); Bit 2 = 1  
Zeitmessung beginnt nach dem Laden der Zeitkonstante mit fallender Flanke von T2 des Maschinenzyklus.
- Bit 2 = 1 Das nächste Kontrollwort stellt den Inhalt für d. )  
Zeitkonstantenregister dar.  
Wird die Zeitkonstante während eines Meßvorganges eingegeben, wird erst nach Ende der Messung das neue Wort eingeschrieben.
- Bit 2 =  $\emptyset$  Es folgt auf das Kanal Kontrollwort keine Zeitkonstante. Zum Start eines Zeitmeßvorgangs ist es noch einzugeben.
- Bit 1 = 1 Zeitgeber oder Zeitmessung werden gestoppt. Falls Bit 2 und Bit 1 gesetzt sind, wird der Zähler nach Laden der Zeitkonstanten weiterarbeiten.
- Bit 1 = 0 Kanal arbeit weiter.

Falls Bit 2 gesetzt war, muß als nächstes das zeitkonstantenregister geladen werden. Werte zwischen 1 und 256 sind möglich. Der Wert 0 wird als 256 interpretiert.



Soll der CTC als Interruptgeber (im Mode 2) betrieben werden, muß das Interrupt Vektor Register des CTC geladen werden.



frei wählbare Werte

Adresse des Kanals wird automatisch vom CTC eingesetzt.

- 00 - Kanal 0
- 01 - Kanal 1
- 10 - Kanal 2
- 11 - Kanal 3

D0 = 0 identifiziert das Datenwort als Interruptvektor.

Der Z80 16bit zeiger der Interrupt Startadresse setzt sich folgendermaßen zusammen:

8 bits	7 bits
Interrupt-Register-CPU	eingesetzt vom CTC

Interrupt Vektor Register des CTC

Kanal 0 hat höchste, Kanal 3 niedrigste Priorität

Ein Interrupt wird vom CTC durch Erreichen des Zählerstands null ausgelöst.

8.) Beschreibung UART 6402

Über den UART 6402 lassen sich serielle Datenein- und auslesen. Das Format der Daten bestimmen die Jumper J19 bis J21.

J19	J20	J21	Start bit	Data bits	Parity bit	Stop bits
zu	zu	zu	1	8	odd	1
zu	zu	offen	1	8	odd	2
zu	offen	zu	1	8	even	1
zu	offen	offen	1	8	even	2
offen	x	zu	1	8	none	1
offen	x	offen	1	8	none	2

Über den Kontrollkanal 31H des UART läßt sich der Betriebszustand des UART (Aktiv entspricht high Pegel) abfragen.

- D0 - NC
- D1 - OE; Overrun Error zeigt an, daß die letzten empfangenen Daten nicht abgerufen wurden, dadurch war das Empfangsregister nicht leer.
- D2 - PE; Parity Error zeigt Parityfehler an
- D3 - FE; Framing Error zeigt fehlerhaftes Stopbit an
- D4 - NC
- D5 - NC
- D6 - TBRE; Transmitter Buffer Register Empty zeigt an, Daten wurden abgesendet, fertig für neue Daten.
- D7 - DR; Data Received zeigt an, Daten wurden empfangen.

Die Ein- und Ausgabefrequenz wird vom Baudrategenerator MC 14411 bestimmt. Bitte setzen Sie die Jumper J11 bis J18 entsprechend den zwei nachfolgenden Tabellen:

Rate select		Rate
J11	J12	
zu	zu	x 1
zu	offen	x 8
offen	zu	x 16
offen	offen	x 64

Für gewünschte Baudrate Jumper schließen	Output Rates (baud)			
	x 64	x 16	x 8	x 1
J 13 - F10	800	200	100	12,5
J 14 - F11	600	150	75	9,375
J 15 - F 3	19,2K	4,8K	2,4K	300
J 16 - F 8	2,4K	600	300	37,5
J 17 - F15	57,6K	57,6K	57,6K	57,6K
J 18 - F 9	1,2K	300	150	18,75
J 22 - F 5	9,6K	2,4K	1,2K	150
J 23 - F 1	38,4K	9,6K	4,8K	600

#### V24 Schnittstelle

Durch Schließen der Jumper J24 und J25 lassen sich zwei Handshake-Signalleitungen auf die PIO/A1, A2 legen.

#### 9.) Beschreibung ICM 7213

Der Zeitgeber IC 7213 erzeugt ein quartzstabiles Taktsignal, das wahlweise über die Jumper J3, J4, auf  $\overline{NMI}$  oder A0 der PIO gegeben werden kann.

Über die Jumper J5 bis J10 kann die Frequenz gewählt werden.

J10.	J9.	J5 OUT 1	J6 OUT 2	J7 OUT 3	J8 OUT 4
offen	offen	16Hz	$1024+16+2Hz$	1Hz, 7,8ms	1/60Hz; 125ms
offen	zu	16Hz	$1024+16+2Hz$	1Hz, 7,8ms	1/60Hz, 1s
zu	offen	on	$4096+1024Hz$	2048Hz	34,133Hz; 50% D.C.
zu	zu	on	$4096+1024Hz$	2048Hz	34,133Hz; 50% D.C.

Die Ausgänge können über die Jumper J5 bis J8 ausgewählt werden.

#### 10.) Belegung des 31poligen Stecker

1 - Masse	11 - A5	21 - $\overline{RES}$
2 - Masse	12 - A4	22 - B7
3 - ARDY	13 - A3	23 - B6
4 - BRDY	14 - Masse	24 - B5
5 - $\overline{ASTB}$	15 - B0	25 - B4
6 - A0	16 - $\overline{NMI}$	26 - -12V*
7 - A1	17 - B1	27 - +5V
8 - A2	18 - B2	28 - +12V*
9 - A7	19 - B3	29 - Masse
10 - A6	20 - $\overline{BSTB}$	30 - Masse
		31 - Masse

\* Spannungen sind nur bei V24-Betrieb nötig.

#### 11.) Belegung des 20poligen Stecker

1 - UART; V24 IN	11 - CTC; ZC/TO <sub>2</sub>
2 - +5V	12 -
3 - CTC; CLK/TRG <sub>2</sub>	13 - CTC; CLK/TRG <sub>1</sub>
4 - +12V	14 - OUT Control V24
5 - CTC; CLK/TRG <sub>3</sub>	15 - 20mA OUT
6 - -12V	16 -
7 - CTC; ZC/TO <sub>0</sub>	17 - CTC; CLK/TRG <sub>0</sub>
8 - UART; V24 OUT	18 - GND
9 - CTC; ZC/TO <sub>1</sub>	19 - 20mA IN
10 - IN Control V24	20 - GND

#### 12.) Inbetriebnahme

Platine ohne IC`s mit den drei Spannungen +5V, +12V versorgen. Betriebsspannungen an den Sockeln kontrollieren. Anschließend (ohne Spannung) IC`s bestücken. Betriebsspannungen wieder anlegen. Der Stromverbrauch sollte ca. 300mA bei 5V, ca.20 mA bei +12V und ca.20 mA bei -12V betragen. Mit Oszillograph Daten- und Adressleitungen überprüfen. Rechteckimpulse des Bauderategenerators und des Zeitkontaktgebers kontrollieren.

#### 13.) Test-und Demonstrationsprogramm

Mit dem Programm SEMUT1 (Super EMUF Testprogramm Nr. 1) kann man alle Bauteile auf Funktion prüfen. Es soll aber auch die Programmierung der Ein/Ausgabe Bausteine beispielhaft aufzeigen.

### 13.) Test- und Demonstrationsprogramm

CLD 8080/8085 Assembler  
26-Jul-83 Seite 1

```

**** SUPER EMUF TESTPROGRAMM ****
****          30-MAI-83          ****

0030  UARTSE EQU 30H  * UART SENDEN
0032  UARTEM EQU 32H  * UART EMPFANGEN
0031  UARTEK EQU 31H  * UART KONTROLLE
0000  PIO1A EQU 00H  * PIO1A DATEN
0001  PIO1B EQU 01H  * PIO1B DATEN
0020  CTC0 EQU 20H  * CTC KANAL 0
0021  CTC1 EQU 21H  *          1
0022  CTC2 EQU 22H  *          2
0023  CTC3 EQU 23H  *          3
0410  INCTC0 EQU 0410H * INTERRUPT ADRESSE CTC0
0412  INCTC1 EQU 0412H *          CTC1
0414  INCTC2 EQU 0414H *          CTC2
0416  INCTC3 EQU 0416H *          CTC3
0400  INPIA EQU 0400H *          PIO1A
0402  INPIB EQU 0402H *          PIO1B
0000  EPROM EQU 0000H * EPROM STARTADRESSE
0000  RAM EQU 0000H  * RAM STARTADRESSE
0700  STACK EQU 0700H * STACKPOINTER ADRESSE
** INITIALISIERUNG DER PORTS **
0000  SEMUT1 ORG 0000H * SUPER EMUF TESTPROGRAMM
0000  F3          D1          * INTERRUPT DISABLE
0001  ED 5E      IM2          * INTERRUPT MODE 2
0003  3E 04      LD A,04H
0005  ED 47      LD I,A          * LOAD INT.REG. CPU
0007  21 00 07  LD HL,STACK
000A  F9          LD SP,HL
000B  3E 00      LD A,00H
000D  03 02      OUT (PIO1A+2H),A *INT.ADR.v.PIO1A 0400H
000F  3E 02      LD A,02H
0011  03 03      OUT (PIO1B+2H),A *INT.ADR.v.PIO1B 0402H
0013  3E 10      LD A,10H
0015  03 20      OUT (CTC0),A *INT.ADR.v.CTC0 0410H
0017  3E 15      LD A,00101010B *MODE ZEITGEBER,16,ZEITKONSTANTE.
0019  03 21      OUT (CTC1),A
001B  3E FF      LD A,0FFH
001D  03 02      OUT (PIO1A+2H),A * BIT EIN/AUSGABE PIO1A
001F  3E FF      LD A,11111111B
0021  03 02      OUT (PIO1A+2H),A * ALLES EINGAENGE
0023  3E 17      LD A,00101111B
0025  03 02      OUT (PIO1A+2H),A * INTERRUPT KONTROLL WORT
0027  3E FE      LD A,11111110B
0029  03 02      OUT (PIO1A+2H),A * INTERRUPT MASKE NUR A0
002B  3E 0F      LD A,0FH
002D  03 03      OUT (PIO1B+2H),A * BYTE AUSGABE PIO1B
002F  21 00 00  LD HL,INTPR1
0032  22 00 04  LD (INPIA),HL
0035  21 00 00  LD HL,INTPR2
0038  22 10 04  LD (INCTC0),HL

```

```

*****
**** TEST AUSWAHL PROGRAMM
**** P101A BELEGUNG (AUSWAHL ERFOLGT DURCH HIGH PEGEL)
**** A0 - RESERVIERT FUER ZEITTAKT (PIN 6)
**** A1 - P101B (PIN 7)
**** A2 - INTERRUPT DURCH ZEITTAKT* (PIN 8)
**** A3 -
**** A4 - CTC ZAEHLER (PIN 12)
**** A5 - CTC ZEITGEBER (PIN 11)
**** A6 - UART SENDEN (PIN 10)
**** A7 - UART EMPFANGEN (PIN 9)

003B F3      TESEL D1
003C DB 00      IN A,(P101A) ** TEST SELECT
003E CB 4F      BIT 1,A
0040 C4 5F 00   CALL NZ,TPIO1B ** TEST P101B
0043 CB 57      BIT 2,A
0045 C4 A0 00   CALL NZ,TINTZT ** TEST INTERRUPT ZEITTAKT
0048 CB 67      BIT 4,A
004A C4 6C 00   CALL NZ,TCTCZA ** TEST CTC ZAEHLER
004D CB 6F      BIT 5,A
004F C4 99 00   CALL NZ,TCTCZE ** TEST CTC ZEITGEBER
0052 CB 77      BIT 6,A
0054 C4 6A 00   CALL NZ,TUARTS ** TEST UART SENDEN
0057 CB 7F      BIT 7,A
0059 C4 7E 00   CALL NZ,TUARTE ** TEST UART EMPFANGEN
005C C3 3B 00   JMP TESEL

*****
** P101B TEST PROGRAMM GIBT 00 BIS FF AM PORT P101B AUS
005F F5      TPIO1B PUSH AF
0060 3E 00      LD A,00H
0062 D3 01      L1 OUT (P101B),A
0064 3C      INC A
0065 C2 62 00   JMP NZ,L1
0068 F1      POP AF
0069 C9      RET

*****
** UART SENDEN PROGRAMM GIBT 00 BIS FF SERIELL AUS
006A F5      TUARTS PUSH AF
006B 3E 00      LD A,00H
006D D3 00      L3 OUT (UARTSE),A
006F 0B      EX AF,AF
0070 DB 31      L2 IN A,(UARTD)
0072 CB 77      BIT 6,A
0074 CA 70 00   JMP Z,L2
0077 0B      EX AF,AF
0078 3C      INC A
0079 C2 60 00   JMP NZ,L3
007C F1      POP AF
007D C9      RET

```

```

*****
** UART EMPFANGEN TEST PROGRAMM, Liest SERIELLE DATEN EIN
** UND GIBT DIESE PARALLEL AM PORT P101B AUS
007E F5          TUARTE PUSH AF
007F DB 31      L4   IN A, (UARTK0)
0081 CB 7F      BIT 7,A
0083 CA 7F 00   JMP 7,L4
0086 DB 32      IN A, (UARTEM)
0088 D3 01      OUT (P101B),A
008A F1        POP AF
008B C9        RET
*****
** CTC ZAEHLER TEST PROGRAMM, ZAEHLT IMPULSE AM CLK/TR00
** NACH DEM 10.IMPULS WIRD INTERRUPT AUSGELOEST. INTPR2
008C F5          TCTCZA PUSH AF
008D 3E 05      LD A, 11010101B * KANAL KONTROL REGISTER LADEN
008F D3 20      OUT (CTC0),A
0091 3E 0A      LD A, 100 * ZEITKONSTANTEN REGISTER LADEN
0093 D3 20      OUT (CTC0),A
0095 FB        EI
0096 76        HALT
0097 F1        POP AF
0098 C9        RET
*****
** CTC ZEITGEBER TEST PROGRAMM, ERZEUGT AM ZC/TO1 IMPULSFOLGE
0099 F5          TCTCZE PUSH AF
009A 3E 10      LD A, 10H * ZEITKONSTANTE LADEN
009C D3 21      OUT (CTC1),A
009E F1        POP AF
009F C9        RET
*****
** ZEITAKT INTERRUPT TEST PROGRAMM, NACH JEDEM INTER-
** RUPT WIRD INTERRUPTROUTINE INTPRI GESTARTET
00A0 F5          TINTZT PUSH AF
00A1 FB        EI
00A2 3E 83      LE A, 10000011B ** INTERRUPT FREIGABE
00A4 D3 02      OUT (P101A*2),A
00A6 76        HALT
00A7 3E 03      LD A, 00000011B
00A9 D3 02      OUT (P101A*2),A
00AB F1        POP AF
00AC C9        RET

```

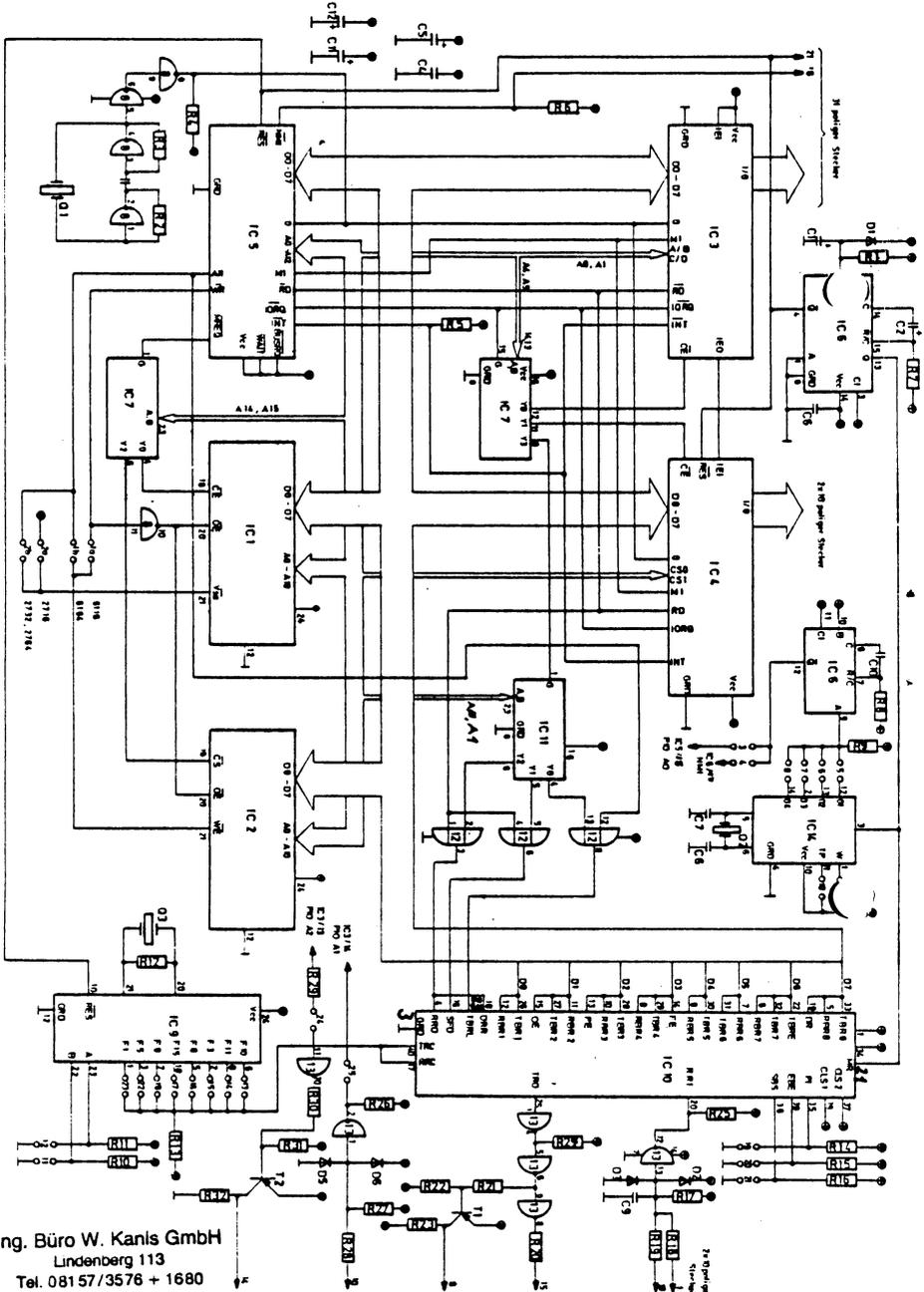
```
*****  
** INTERRUPTPROGRAMM GIBT EINE "0" UEBER UART AUS  
*****  
00A0 F5 INTPR1 PUSH AF  
00A6 3E 30 LD A,30H  
00B0 03 30 OUT (UARTSE),A  
00B2 0B 31 LS IN A,(UARTK0)  
00B4 0B 77 BIT 0,A  
00B6 CA B2 00 JMP Z,LS  
00B9 F1 POP AF  
00BA F0 EI  
00BB ED 40 RETI  
  
*****  
** INTERRUPTPROGRAMM GIBT EINE "1" UEBER UART AUS  
*****  
00C0 F5 INTPR2 PUSH AF  
00C6 3E 31 LD A,31H  
00C8 03 30 OUT (UARTSE),A  
00CA 0B 31 L0 IN A,(UARTK0)  
00CC 0B 77 BIT 0,A  
00CE CA C2 00 JMP Z,L0  
00D0 F1 POP AF  
00D2 F0 EI  
00D3 ED 40 RETI  
  
00CD DS 1000H  
10CD 00 END 2280H
```

001/2 Statements Assembled  
25601 Bytes free  
Keine Fehler erkannt



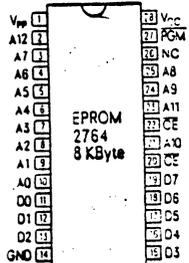
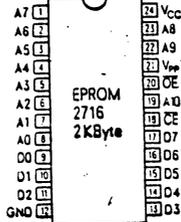
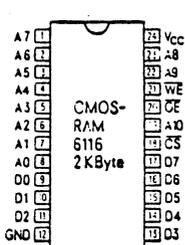
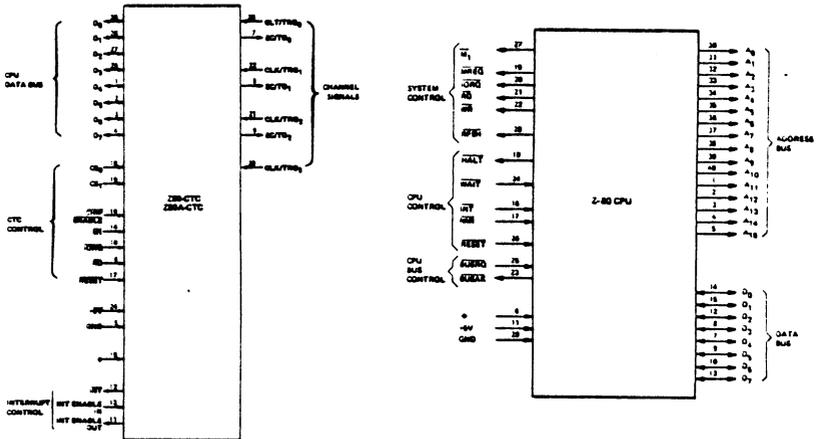
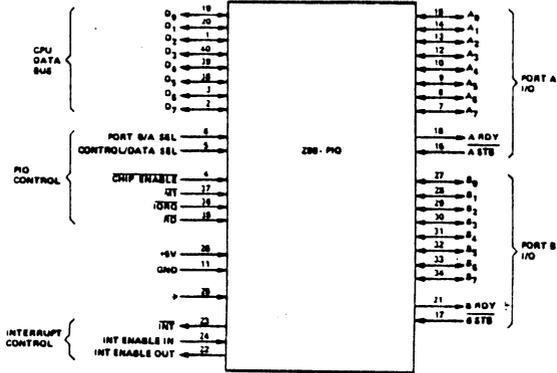






Ing. Büro W. Kanis GmbH  
 Lindenberg 113  
 Tel. 08157/3576 + 1680  
 8134 Pöcking

# 16.) Pinbelegung



Bitte beachten Sie auch unsere weiteren Mikroprozessorbaugruppen.

Fordern Sie bitte Einzelprospekt an.

Z80 EMUF - Einplatinencomputer

2K (8K) EPROM; 2K (8K) RAM; 2 (4) MHz Clock; 1xZ80 (A) CPU,  
2xZ80 (A) PIO; Wrapfeld:

Bausatz ab DM 99,90 Fertiggerät ab DM 131,15 Platine DM 33,--.

Z80 EMUF/V24 - Einplatinencomputer

2K (8K) EPROM; 2K (8K) RAM; 2,4576 MHz Clock; 1xZ80A CPU,  
2xZ80A PIO; 1x 8251 USART; 4xV24 Treiber und Empfänger; Wrapfeld.

Bausatz DM 172,--Fertiggerät DM 211,-- Platine DM 44,--.

Z80 EMUF Design Kit

Gehäusesystem zum Aufbau kompletter Mikroprozessorgeräte. Enthält Gehäuse, Netzteil, Busplatine, Laborplatine, Kabel Stecker, Buchse und alle Kleinteile.

Bausatz DM 281,--, Fertiggerät DM 382,--

Z80 EMUF Netzteil

Zur Versorgung der EMUF's. 5V, +12V, -12V.

Fertiggerät DM 162,50.

Z80 EMUF-HEX Tastatur

Eingabetastatur mit 16 hochwertigen Tastern.  
Decodierung und Entprellung durch eingebaute Elektronik.

Bausatz DM 129,--, Fertiggerät DM 154,--.

Z80 EMUF - Alphanumerisches Display

16stelliges 14Segment Display mit ASCII Schnittstelle; Zeichenhöhe 13 mm; 8bit parallel Schnittstelle.

Preis auf Anfrage!

Z80 EMUF - Numerisches Display

6stelliges 7Segment Display mit 8bit parallel Schnittstelle,  
Zeichenhöhe 13 mm.

Bausatz DM 151,50 Fertiggerät DM 175,--.

Z80 Analog EMUF - Einplatinencomputer

2K (8K) EPROM; 2K (8K) RAM; 4MHz Clock; 1x Z80A CPU  
1x Z80A PIO; 1x 8251 USART; 2 x 8bit Analoge Ausgabekanäle;  
8 x Analoge Eingabekanäle (8bit Auflösung).

Preis auf Anfrage.

Die angegebenen Preise verstehen sich ab Werk incl. 14 % MwSt.