

Die modernste Version dieses Betriebssystemes — CP/M 3.0 — sogar der 16-Bit-Ausführung CP/M-86 in einigen Punkten überlegen, wenn bestimmte Anforderungen an die Hardware des Rechners erfüllt werden. Der Prozessor sollte vom Typ Z 80 sein und es sollten mehr als 64 KByte RAM verfügbar sein, aufgeteilt in einzelne 'Banks'; außerdem sind (mindestens) ein Floppy-Laufwerk, ein Bildschirm mit 80 Zeichen pro Zeile und natürlich eine Tastatur erforderlich. Für die Dateiverwaltung braucht das System Uhrzeit und Datum, möglichst von einer batteriegepufferten Echtzeituhr. Eine weitere parallele oder serielle Schnittstelle wird zur Ansteuerung eines Druckers benötigt, denn man will seine Daten ja auch mal zu Papier bringen.

Das c't 80-System ist speziell für den Betrieb mit CP/M 3.0 ausgelegt und übertrifft diese Mindestvoraussetzungen bei weitem. Es besteht zunächst aus nur zwei Platinen: dem eigentlichen Zentralrechner (PROF-80) mit Floppy-Controller und Speicher, der in diesem Heft beschrieben wird, und der schon in der Juni-Ausgabe vorgestellten Grafik-Interface-Karte GRIP-1.

Eines der Hauptleistungsmerkmale für jeden Computer ist die Verarbeitungsgeschwindigkeit. Sie drückt sich für den Benutzer in erster Linie darin aus, wie lange er auf eine Reaktion des Rechners warten muß, nachdem er irgend etwas eingetippt hat. Die Schnelligkeit eines CP/M-Systems hängt weniger von der häufigen Diskettenoperationen neben der Zykluszeit des Prozessors von der Zugriffsgeschwindigkeit der Floppy-Laufwerke ab. Die Leistung des c't 80 kann sich in beiden Punkten sehen lassen.

Während sich viele 8-Bit-Systeme noch mit einer CPU-Taktfrequenz von 2—4 MHz begnügen, sind beim c't 80-Rechner bis zu 6 MHz möglich. Der Floppy-Controller kann Laufwerke im Acht-Zoll-Format mit doppelter Schreibdichte ansteuern. Die neuen, schnellen Mikrolaufwerke lassen sich ebenso betreiben wie deren anschlusskompatible 'Väter', die Fünf-Zoll-Laufwerke.

Ein weiteres Leistungsmerkmal ist die Erweiterungsfähigkeit.

Der Rechner sollte in der Lage sein, handelsübliche Zusatzkarten anzusteuern. Er muß folglich über eine Bus-Schnittstelle verfügen, die von vielen Hardware-Herstellern als Standard anerkannt wird. Der in Deutschland am weitesten verbreitete Standard für 8-Bit-Prozessoren der 80er-Familien ist der ECB-Bus. Dieser Bus wurde auch für den c't 80 gewählt. So lassen sich problemlos auch fremde Zusatzkarten betreiben.

Der ECB-Bus hat noch einen weiteren Vorteil: er läßt die Verwendung einer 96-poligen Busplatine zu, benutzt aber selbst nur 64 Leitungen. Über die restlichen 32 Leitungen kann, wie beispielsweise beim c't-86, ein Zusatz-Bus geführt werden. Das c't 80-System benutzt diese Leitungen für den Grafikbus, der den Grafik-Prozessor GRIP-1 mit geplanten Erweiterungen verbindet, wie beispielsweise mit dem Farbgrafik-Zusatz.

Insgesamt besitzt die Zwei-Platinen-Grundversion die folgenden Merkmale:

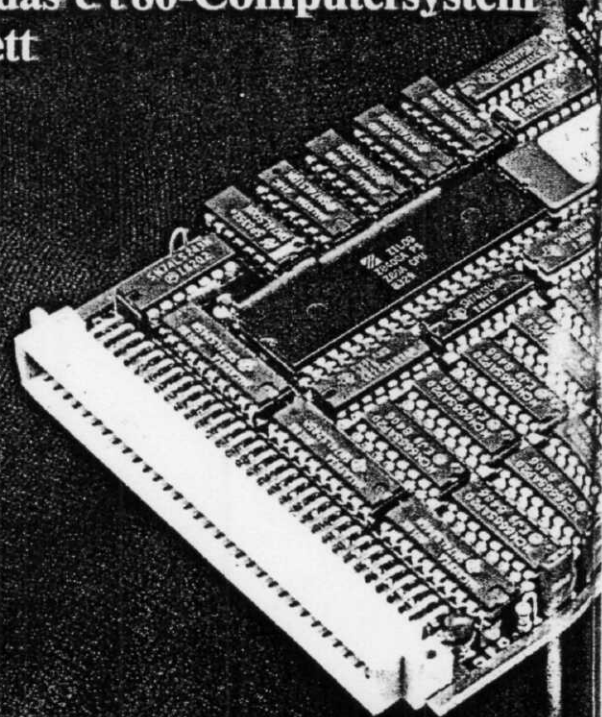
- Platinen im Einfach-Europapformat (100 mm x 160 mm)
- ECB-Bus und Grafikbus für Erweiterungen
- Zwei Z 80-Prozessoren, Taktrate maximal 6 MHz
- 1 MByte Adreßbereich durch eine Speicherverwaltungseinheit
- Textdarstellung: bis zu 30 x 85 Zeichen; Grafik: 768 x 280 Bildpunkte
- 194 KByte RAM, davon 128 KByte frei verfügbar
- Echtzeituhr/Kalender, akkugepuffert
- Floppy-Disk-Controller für maximal vier Laufwerke in sämtlichen Formaten
- Zwei parallele, vier serielle Schnittstellen
- Druckerspöoler
- Anschluß für Lichtgriffel und Lautsprecher

Die 'Zentrale' des c't 80

PROF-80 (PROzessor- und Floppykarte) ist für sich bereits ein komplettes CP/M-3.0-System, zusammengepackt auf einer Europaplatine. Obwohl die Karte mit dem Grafikprozessor GRIP-1 zusammenarbeiten soll, kann man sie auch ohne jede Erweiterung in Kombina-

PROF-80

Die Prozessor- und Floppy-Karte macht das c't 80-Computersystem komplett



Johannes C. Lotter

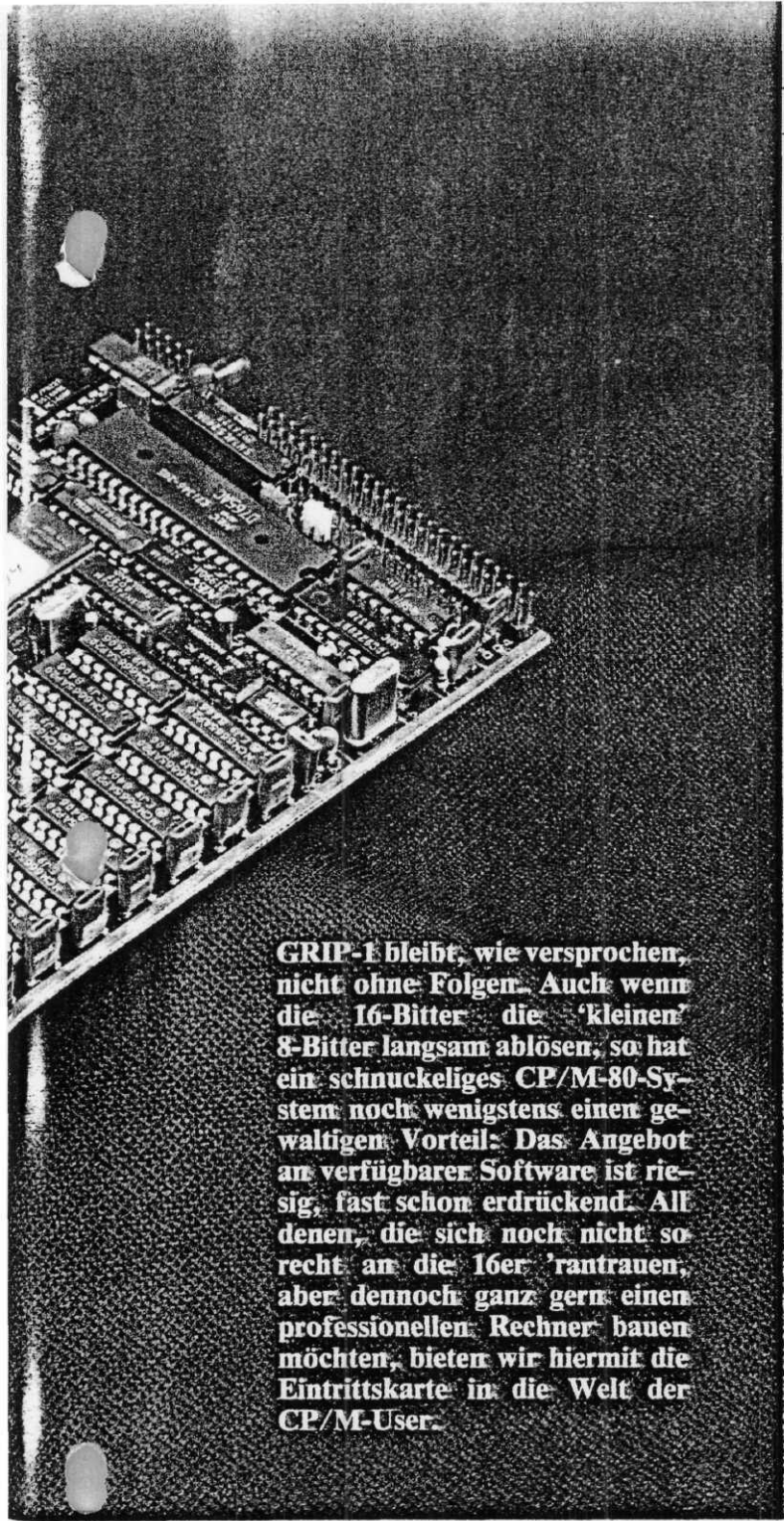
tion mit beliebigem Terminal und Drucker als Einplatinen-Rechner einsetzen. PROF-80 verfügt über eine Z 80-CPU mit Systemtakt bis zu 6 MHz, 128 KByte Hauptspeicher, eine Echtzeituhr, einen aufwendigen Floppycontroller, zwei serielle Schnittstellen und natürlich den voll gepufferten ECB-Bus-Anschluß.

Schaltung

Der aus vier Invertern (Z2, Z3) und dem Quarz X1 aufgebaute Taktoszillator erzeugt den 4-beziehungsweise 6-MHz-Takt für die CPU (Z1). Der Feldefekt-Transistor T1 wird zur

'Begründung' der Taktflanken eingesetzt; bei schnellen Z 80-Systemen (6 MHz) kann dies die Betriebssicherheit wesentlich erhöhen. Ein Schmitt-Trigger (Z47) sorgt mit Hilfe eines RC-Glieds (C1, der dazugehörige Widerstand ist in Z47 integriert) für den Reset-Impuls beim Einschalten.

Die internen Ports werden von dem Dekoder Z39 ausgewählt und liegen auf den Adressen D8h—DFh. Auf D8h wird ein aus zwei Multiplex-Latches (Z44, Z45) gebildetes Register angesprochen, mit dem sich 16 Steuerflags für den Floppy-Controller und andere Funktio-



GRIP-1 bleibt, wie versprochen, nicht ohne Folgen. Auch wenn die 16-Bitter die 'kleinen' 8-Bitter langsam ablösen, so hat ein schnuckeliges CP/M-80-System noch wenigstens einen gewaltigen Vorteil: Das Angebot an verfügbarer Software ist riesig, fast schon erdrückend. All denen, die sich noch nicht so recht an die 16er 'rantrauen, aber dennoch ganz gern einen professionellen Rechner bauen möchten, bieten wir hiermit die Eintrittskarte in die Welt der CP/M-User.

nen beeinflussen lassen. Auch die Ausgangsleitungen der seriellen Schnittstellen werden von diesem Register bedient.

Über den Tristate-Multiplexer Z41 können auf den Adressen DAh und DBh acht interne Statusleitungen abgefragt werden. Drei Flag- und drei Statusleitungen sind für die Schnittstellen vorgesehen; die Treiber- und Empfängerbausteine Z46 und Z47 sorgen für die Pegelanpassung (V24- beziehungsweise RS232-Norm). Es gibt eine Vollduplex-Schnittstelle für das Terminal und eine Simplex-Schnittstelle zum Ansteuern eines Druckers. Beide Schnitt-

stellen sind mit Handshake-Steuerleitungen versehen (RTS und CTS).

Das RTS-Signal ist eine Aufforderung zur Datenübertragung an das Terminal (Request-To-Send). Sobald diese Leitung den +12-Volt-Pegel annimmt, ist PROF-80 zum Empfang der seriellen Daten bereit. CTS (Clear-To-Send) entspricht RTS in umgekehrter Richtung; über dieses Signal wird die Karte vom angeschlossenen Peripheriegerät (Terminal oder Drucker) zum Senden aufgefordert. Beim Betrieb ohne Handshake muß die CTS-Leitung mit der +12-Volt-

Spannung verbunden werden.

Da die Seriell-Parallel-Wandlung von der CPU übernommen wird, beträgt die erreichbare Übertragungsgeschwindigkeit maximal 9600 Baud. Über eine Steckbrücke (J6) kann der serielle Eingangskanal der Duplex-Schnittstelle gleichzeitig auf den Interrupt-Eingang der CPU geleitet werden. Sobald Daten eintreffen, wird dann durch das Startbit ein Mode-1-Interrupt ausgelöst. Damit ist gewährleistet, daß kein Datenbyte von der Tastatur verlorengehen kann, auch wenn die CPU gerade mit anderen Dingen beschäftigt ist. Wenn die Duplex-Schnittstelle nicht verwendet wird oder eine Zusatzkarte den Interrupt-Modus 2 braucht, ist J6 offenzulassen. Im gebrückten Zustand kann sonst nämlich keine andere Interruptquelle mehr benutzt werden.

Weitere Flag- und Statusleitungen führen zu einem Jumperfeld (J4, J5), über das der CPU die System- und Schnittstellen-Konfiguration mitgeteilt wird. Es lassen sich insgesamt 25 Kombinationen mit zwei Jumpern einstellen, deren Bedeutung per Software festgestellt wird. Die gleichen Flags werden zum Ansteuern der Echtzeituhr (Z43) benutzt.

Diese Uhr vom Typ uPD 1990 enthält Zähler und Register für Sekunden, Minuten, Stunden, Tag, Monat und Jahr. Uhrzeit und Datum werden vom Betriebssystem CP/M 3.0 benötigt, um für jeden Datensatz den Zeitpunkt der letzten Änderung im Inhaltsverzeichnis (Directory) einzutragen. Die Datenein- und -ausgabe der Uhr erfolgt seriell über ein internes Schieberegister.

Wem die Genauigkeit von Quarzen allein nicht ausreicht, der kann die Taktfrequenz der Uhr über den Trimmkondensator (VC1) auf minimale Zeitabweichung einstellen. Da der Uhrenbaustein nur wenige Mikroampere an Strom verbraucht, kann er an einer Pufferbatterie beziehungsweise einem Nickel-Cadmium-Akku auch nach Abschalten des Systems weiterlaufen. Diese Batterie (mindestens 2,2 Volt) ist an die UBAT-Leitung des ECB-Bus anzuschließen; sie wird über D1 und R7 im Betriebszustand automatisch nachgeladen. Die Batteriean-

schlüsse sind auch auf der Karte (unterhalb von C23) direkt zugänglich.

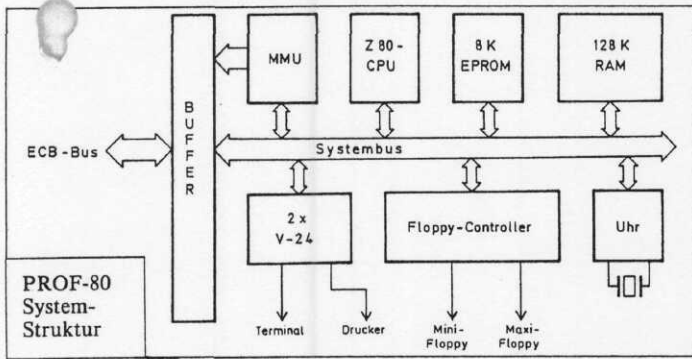
Floppy-Steuerung

Die für den späteren Betrieb mit Disketten im Hinblick auf die Geschwindigkeit und Datensicherheit wichtigste Peripherieeinheit ist natürlich der Floppy-Controller. Hier sollte man die wenigsten Kompromisse eingehen. Der Aufwand lohnt sich: PROF-80 kann praktisch alle Laufwerktypen — von 3- bis 8-Zoll, ein- oder zweiseitig — ansteuern, und dies sowohl in einfacher wie auch in doppelter Schreibdichte.

Als Floppy-Controller (Z38) wird der Baustein uPD765 von NEC benutzt, den es auch als 8272 von Intel und als 6765 von Rockwell gibt. Durch seinen mächtigen Befehlssatz ist er komfortabler zu programmieren als alle anderen Controller-typen und bietet einige zusätzliche Vorteile, wie programmierbares Timing, Erkennen von Diskettenwechsel, automatisches Formatieren, direkten Sektorvergleich und gleichzeitiges Kopfpositionieren auf verschiedenen Laufwerken. Allerdings benötigt er einen Zusatzbaustein zur Datenseparation und Schreib-Vorkompensation.

Der 9229B (Z40) ist für diese Zusatzfunktionen zuständig. Bei dem IC handelt es sich um einen hochintegrierten Baustein zur Takterzeugung, Datenerkennung und Schreibkompensation für Floppy-Laufwerke. Er enthält unter anderem eine digitale PLL (Phase Locked Loop) zur Takt-Daten-Trennung. Diese Schaltung sorgt für hohe Datensicherheit, ohne daß irgend etwas abgeglichen oder eingestellt zu werden braucht.

Die Schreib-Vorkompensation dient dem zeitlichen Versetzen des Schreibimpulses. Das ist bei doppelter Aufzeichnungsdichte (Double Density) erforderlich, um eine physikalisch bedingte Verschiebung der magnetischen Flußwechsel auf der Diskette auszugleichen. Mit dem 9229 läßt sich der Korrekturfaktor in sechs Stufen über drei der Steuerflags (C0—C2) per Software einstellen. Dazu dienen die Eingänge P0—P2.



Der in der üblichen Schaltung mit zwei Invertern (Z3) aufgebaute 16-MHz-Quarzoszillator versorgt den 9229 mit dem notwendigen Takt. An sich enthält der Baustein bereits einen internen Oszillator, der allerdings einen kleinen Nachteil hat: er oszilliert nicht immer. Die Herstellerfirma wird diesem Zustand wahrscheinlich so bald wie möglich abhelfen (IC-Maskenänderungen sind teuer). Darum wurde sicherheitshalber der externe Taktgenerator vorgesehen. Der Rest des 9229 dagegen arbeitet so, wie er soll.

Beim Austausch von Disketten zwischen verschiedenen CP/M-Systemen kann es Schwierigkeiten mit unterschiedlichen Controllertypen geben. Nach unseren Erfahrungen sind mit dem PROF-80 (also mit dem Controller 765) formatierte Disketten überall lesbar, während die mit den WD179x- bzw. 279x-Typen formatierten Disketten manchmal nur auf dem gleichen System wieder eingelesen werden können. Das passiert offenbar immer dann, wenn der erste Sektor einer Spur von dem 179x/279x-Formatierprogramm zu nahe am Indexloch angelegt wird. Darum ist es empfehlenswert, Disketten zum Datenaustausch — wenn möglich — mit dem 765 zu formatieren. Beschrieben und gelesen werden können sie dann von beiden Controllern. Voraussetzung ist natürlich, daß ein übereinstimmendes Sektorformat verwendet wird!

Bei den modernen Gleichstrom-Floppylaufwerken kann üblicherweise zur Schonung von Magnetköpfen und Lagern der Motor abgestellt werden. Dazu ist der Timer NE555 (Z42) vorgesehen, der als Monoflop beschaltet ist. Vor jedem Diskettenzugriff wird ein Flag (MOTOR) kurz auf '0' gesetzt. Dies startet den Timer, und der Motor beginnt zu laufen. Etwa 10 Sekunden nach

dem letzten Zugriff steht er dann wieder still. Diese Zeitspanne wird durch das RC-Glied R8—C6 bestimmt und kann — wenn gewünscht — durch Vergrößern von R8 entsprechend verlängert werden. Die Diode D2 erlaubt ein ständiges Nachtriggern des Monoflops.

Die Drehzahl des Laufwerkmotors läßt sich mit Hilfe des Indeximpulses über eine Statusleitung (INDEX) messen. Immer wenn das Index-Loch auf der rotierenden Diskette eine Lichtschranke im Laufwerk passiert, springt dieses Statusbit kurzzeitig auf '0'. Damit kann der Rechner nicht nur feststellen, wann der Motor auf Touren gekommen ist, sondern auch den Laufwerkstyp erkennen (Maxi, Mini oder Mikro). 8-Zoll-Disketten drehen sich generell mit 360 U/min, 5-Zoll- und 3-Zoll-Scheiben dagegen mit 300 U/min. Einige neue Mikrolaufwerke, deren Datenübertragung wie bei den Maxis mit doppelter Geschwindigkeit erfolgt, haben eine Umdrehungszahl von 600 U/min.

Da nicht jedes Mini-Laufwerk über eine READY-Leitung verfügt, kann dieses Signal durch ein Flag simuliert werden. Eine weitere Leitung (IN USE) ist zum Steuern der Leuchtdiode vorgesehen, die sich bei allen Laufwerken auf der Frontplatte befindet. Alternativ läßt sich das gleiche Signal bei einigen Typen auch zum Betätigen des Türverschlusses (DOOR LOCK) verwenden. Die Leuchtdiode (LED) auf der Platine wird ebenfalls über diese Leitung aktiviert.

Zum Anschluß der Laufwerke gibt es zwei Steckerleisten. N3 ist für Mini- und Mikrofloppies, N4 für 8-Zoll-Maxifloppies vorgesehen. Beide Typen dürfen gleichzeitig angeschlossen werden. Da Minifloppy-Stecker nicht immer einheitlich

J1 RDY/HDL

Bestimmt die Funktion von Leitung 2 des Minifloppy-Steckers N3.
Pos. 1—2: HDLD (default)
Pos. 2—3: READY

J2 RDY/DCHG

Bestimmt die Funktion von Leitung 34 von N3.
Pos. 1—2: DCHG
Pos. 2—3: READY (default)

J3 PORT-ADR.

Pos. 1—2 und 3—4: Portadressen D8h—DFh (default).
Pos. 1—4 und 2—3: Portadressen E8h—EFh.

J4 KONSOLE

Bestimmt das Verhalten der Karte beim Einschalten und die Schnittstelle, über die die Kommunikation mit dem Benutzer erfolgt (Konsole).

Pos.	Start-Einsprung	Konsole
Offen:	Monitor	GRIP-1
1—3:	Monitor	V24 DUPLEX
2—4:	Monitor	USER1
3—5:	Monitor	USER2
3—6:	Bootstrap (CP/M)	vom BIOS zugewiesen

In der Stellung 1—3 muß der Jumper J6 (INT) gebrückt sein.

J5 BAUD

Baudrate der V24-Duplex-Schnittstelle.

Offen:	9600 Baud
1—3:	4800 Baud
2—4:	2400 Baud
3—5:	1200 Baud
4—6:	300 Baud

Bei 9600 Baud erfolgt die Übertragung mit einem Fehler von 3%. Den meisten Terminals macht diese Abweichung allerdings nichts aus.

J6 INT

Gebrückt: Interrupt von der seriellen Datenleitung (nur für Interrupt-Modus 1)
Offen: Interrupt vom ECB-Bus, Interrupt-Modus 2.

J7 DMA-MMU

Gebrückt: DMA-Karte hat eigene MMU (default).
Offen: DMA benutzt PROF-MMU (für systemfremde DMA-Karten).

J8 AKTIV

Gebrückt: PROF ist CPU-Karte (default).
Offen: PROF ist reine Port/Speicher-Karte (CPU-Sockel leer, Pin 23 mit Pin 29 verbunden). In dieser Stellung kann PROF-80 mit einer anderen CPU-Karte vom ECB-Bus aus angesteuert werden.

J9 EPROM-TYP

Pos. 1—2: 2732/2764 (default)
Pos. 2—3: 27128

J10 WAIT

Offen: Wait-Zyklus bei jedem Speicherzugriff.
Pos. 2—3: Wait-Zyklus nur bei internem Speicherzugriff.
Pos. 1—2: Kein interner WAIT-Zyklus.

L1 WRITE

Polarität des WRITE DATA-Signals. Theoretisch ist die Polarität unwichtig; in der Praxis hat sich jedoch gezeigt, daß einige ältere oder exotische Laufwerkstypen ein nichtinvertiertes Signal benötigen. In diesem Fall ist L1 umzulöten.

Pos. 1—2: invertiert (default)
Pos. 2—3: nichtinvertiert.

Die mit (default) gekennzeichneten Positionen sind durch eine dünne Leiterbahn vorverbunden, die gegebenenfalls zu trennen ist.

Tabelle 1. PROF-80 Jumper-Einstellungen

sind, lassen sich einige Leitungen mit den Jumpfern J1 und J2 unterschiedlich konfigurieren.

Speicherverwaltung

Das 8-KByte-EPROM Z7 enthält das Betriebssystem von PROF-80 mit einem Monitorprogramm, Selbsttest-Routinen und dem Bootstrap-Lader zum Starten von CP/M. Der eigentliche Hauptspeicher auf der Karte (realisiert mit dynamischen RAM-ICs, Z21—Z36) ist 128 KByte groß. Das ist doppelt soviel, wie die Z80-CPU überhaupt adressieren kann! Trotzdem wird eine solche Speichergröße von CP/M 3.0 benötigt. Um den Speicher voll ausnutzen zu können, muß man zu einem Trick greifen.

Auf der Karte befindet sich eine sogenannte Memory-Management-Unit (MMU). Der (logische) 64-KByte-Adreßbereich der CPU wird in 16 Segmente zu je 4 KByte eingeteilt. Gleichzeitig besteht der gesamte adressierbare (physikalische) Speicherbereich des Systems aus 16 Blocks zu je 64 KByte (16 x 64 KByte = 1 MByte). Jedem Segment kann der entsprechende 4 KByte-Abschnitt (die 'Kachel') irgendeines Blocks zugeordnet werden. Auf diese Weise lassen sich über den logischen Adreßbereich immer diejenigen 16 Kacheln ansprechen, die den einzelnen Segmenten gerade zugeordnet sind.

Hauptbestandteil der MMU ist der schnelle 16 x 4-Bit-Speicherbaustein Z8. Seine 16 Zellen entsprechen den 16 Segmenten. Der 4-Bit-Code in jeder Zelle bestimmt den Speicherblock, dessen Kachel über das betreffende Segment angesprochen werden soll.

Die MMU kann mit Output-Befehlen auf der Adresse DEh programmiert werden. In der höherwertigen Hälfte von Register B steht dabei das Segment, die unteren 4 Bit des ausgegebenen Bytes bestimmen invertiert den zugeordneten Block. Das alles sieht ziemlich kompliziert aus, darum ein Beispiel; die folgenden Z80-Befehle legen die 2. Kachel von Block 10 (0Ah) auf den Adreßbereich 2000h—2FFFh (Segment 2):

```
LD B,20h ; Adressieren
          ; von Segment 2
LD A,05H ; Block 10 (0Ah)
          ; invertiert
```

```
Out (DEh),A ; Danach ist
             ; Block 10
             ; über Segment 2
             ; ansprechbar
```

Mit 16 solchen Ausgabebefehlen läßt sich der ganze Speicherbereich festlegen. Man muß allerdings aufpassen, daß das laufende Programm nicht gerade das eigene Segment undefiniert und sich dadurch selbst ausblendet!

Hardwaremäßig werden die 16 64-KB-Speicherblöcke über 4 höherwertige Adreßleitungen (A16—A19) ausgewählt, die am ECB-Bus anliegen. Damit können handelsübliche 256K-Byte-RAM-Karten angesteuert werden. Von dem theoretisch möglichen Adreßbereich (1 MByte) ist allerdings die Hälfte bereits von RAM und EPROM auf der Karte durch Mehrfachbelegungen blockiert. Die 128 KByte RAM sind in 4 Banks zu je 32 KByte aufgeteilt, wobei jede Bank sowohl den unteren Segmenten (Segment 0—7) wie auch den oberen (Segment 8—15) zugeordnet werden kann. Dadurch kann mit einem einzigen LDIR-Befehl von den 4 RAM-Banks belegt werden. Die 4 RAM-Banks belegen die Blocks 4, 5, 12 und 13, das EPROM liegt auf Block 15. Die Blocks 0—3 und 8—11 können externen RAM-Karten zugeordnet werden; so sind 512 KByte zusätzlich direkt adressierbar. Block 6, 7 und 14 sind intern belegt und dürfen nicht benutzt werden.

Ein Problem wurde noch nicht angesprochen: Beim Einschalten der Karte ist der Speicherbereich noch nicht definiert, da die MMU ja noch ihrer Programmierung harret. Sie bleibt darum nach einem Reset solange abgeschaltet, bis ein Systemflag (INIT) gesetzt wird. Im abgeschalteten Zustand werden die Adreßleitungen A16—A19 hochohmig; sie sind mit Pull-up-Widerständen (WR1) auf '1' gezogen, so daß dann normalerweise Block 15 (das EPROM) auf allen Segmenten liegt. Statt dessen könnte aber auch über den Bus eine andere Adresse angelegt werden.

Im DMA-Betrieb ist die MMU ebenfalls abgeschaltet. Mit einer entsprechenden Hardware kann damit ein DMA-Transfer zwischen Kacheln erfolgen, die gar nicht im CPU-Adreßbereich liegen. Durch Entfernen der Brücke J7 läßt sich dieses

Port D8h

Flag-Register (FLR). Die Flags sind in zwei Gruppen (FA0—FA7 und FB0—FB7) aufgeteilt; durch einen Port-Schreibbefehl auf D8h lassen sich zwei Flags — jeweils eins aus jeder Gruppe — mit folgendem Befehlsbyte ändern:

```
Bit 7 6 5 4 3 2 1 0
     FB SB2 SB1 SB0 SA2 SA1 SA0 FA
```

FA und FB bestimmen die neuen Werte, SA0—SA2 und SB0—SB2 die Nummer des Flags der jeweiligen Gruppe. Beim Einschalten sind alle Flags auf '0' gesetzt.

Die Bedeutung der durch SA2—0 ansprechbaren Flags:

```
000: C0/TDI
001: C1
010: C2
```

Die Flags C0—C2 erfüllen mehrere Funktionen. Sie steuern den Zustand des Jumperfeldes J4—5 (s. u.), die Verzögerungszeit für die Schreib-Vorkompensation, den Zugriff auf die Echtzeituhr und die Frequenz am Uhren-Testausgang TP.

C2	C1	C0	Uhr-Register	Kompensation Mini/Maxi
0	0	0	Halten	keine
0	0	1	Schieben	125/62,5 ns
0	1	0	Zeit setzen	250/125 ns
0	1	1	Zeit lesen	375/187,5 ns
1	0	0	TP = 32 Hz	500/250 ns
1	0	1	TP = 64 Hz	500/250 ns
1	1	0	TP = 256 Hz	625/312,5 ns
1	1	1	TP = 2048 Hz	625/312,5 ns

C0 wird gleichzeitig als serieller Dateneingang für die Uhr benutzt.

011: READY

Erzeugt ein internes READY-Signal für Floppy-Laufwerke, die selbst kein solches Signal liefern (einige Minilaufwerke).

```
'1': READY intern
'0': READY extern
```

100: TCK

Takt für das Uhren-Schieberegister.

101: IN USE

Steuerleitung für interne LED sowie Leuchtanzeige/Verriegelung des Laufwerks.

```
'1': LED/Leuchtanzeige/Verriegelung ein
'0': Inaktiv
```

110: MOTOR

Triggert das Monoflop für den Laufwerksmotor.

```
'0': Motor ein
'1': Motor nach 10 Sek. aus
```

111: SELECT

Ermöglicht das Ansprechen von Laufwerken über den Controller (Selektierung).

```
'1': Selektierung ein
'0': Selektierung gesperrt
```

Die Flags SB2—0:

000: RESF

Rücksetzimpuls für den Floppy-Controller. Ein '1'-Impuls stoppt alle Floppy-Operationen und initialisiert den Controller.

001: MINI

Laufwerkstyp

```
'0': Maxi- oder Maxi-kompatibles Mikro-Laufwerk
'1': Mini- oder Mini-kompatibles Mikro-Laufwerk
```

010: RTS

Ready-To-Send-Ausgang zur Duplex-Schnittstelle.

```
'0': Aufforderung zum Senden
'1': Nicht senden, Eingang blockiert
```


TX
 Datenausgang zur Duplex-Schnittstelle (Terminal)

100: MSTOP

Stoppt den Laufwerksmotor sofort, unabhängig von der 10-Sekunden-Verzögerung.

'0': Motor aus

'1': Motor gesteuert von Monoflop und Motor-Flag

101: TXP

Datenausgang zur Simplex-Schnittstelle (Drucker)

110: TSTB

Kommandoimpuls (Strobe) für die Uhr. Ein '1'-Impuls aktiviert den über C0—C2 voreingestellten Zustand.

111: MME

Einschalten der Memory-Management-Einheit (MMU).

'1': MMU aktiv

'0': MMU inaktiv, EPROM bzw. externe MMU aktiviert.

Beim Einschalten der Karte oder CPU-Reset werden alle Flags auf '0' gesetzt.

Port D9h

Nicht verwenden

Port DAh

Bit 0: **RX**

Invertierte Eingangsdaten von der Duplex-Schnittstelle (Terminal).

Bit 4: **CTS**

Clear-To-Send-Eingang von der Duplex-Schnittstelle.

'1': Schnittstelle empfangsbereit

'0': Schnittstelle blockiert

Bit 5: **INDEX**

Index-Eingang vom Floppy-Laufwerk. Kurzzeitig (für ca. 1 ms) auf '0', sobald das Index-Loch die Lichtschranke passiert.

Bit 7: **CTSP**

Clear-To-Send-Eingang von der Simplex-Schnittstelle (Drucker).

'1': Drucker empfangsbereit

'0': Drucker beschäftigt

Port DBh

Bit 0: **MOTOR**

Zustand des Floppy-Motors

'1': Motor steht

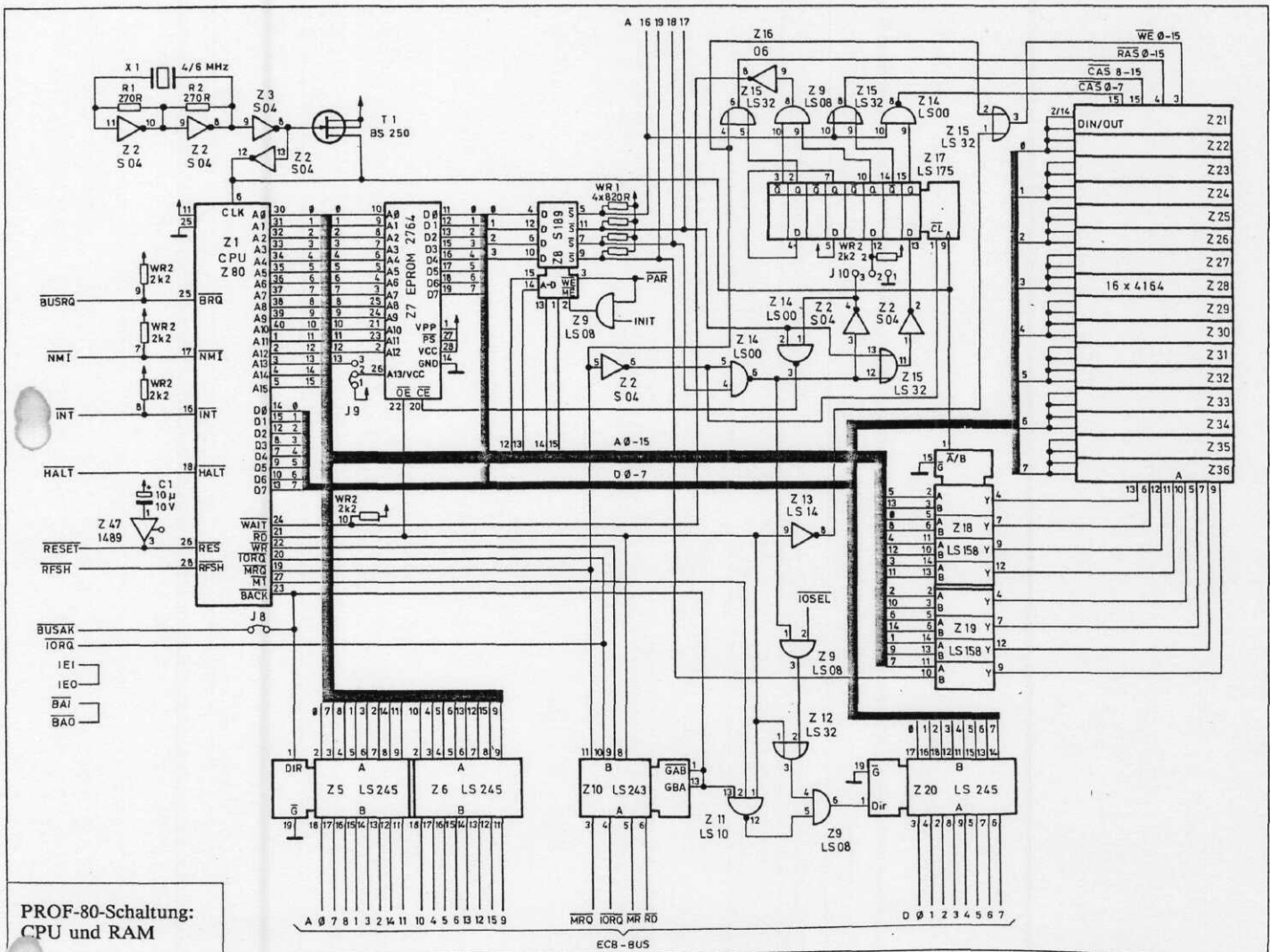
'0': Motor läuft

Bit 4—5: **JS4—5**

Jumperfeld. Es gibt 5 Möglichkeiten:

- immer auf '0' (kein Jumper)
- immer auf '1' (Stellung 1—3)
- C0 invertiert (Stellung 2—4)
- C1 invertiert (Stellung 3—5)
- C2 invertiert (Stellung 4—6)

Die Bedeutung der Jumperfunktionen hängt von der Software ab (s. Beschreibung).



PROF-80-Schaltung:
 CPU und RAM

Bit 7: TDO

Serieller Datenausgang der Uhr (invertiert).

Port DCh

Bit 0—3: FDBI—4

Status der Floppy-Laufwerke 1—4.

'0': Laufwerk frei für Lesen/Schreiben

'1': Laufwerk positioniert gerade

Bit 4: CB

Status des Floppy-Controllers.

'1': Lesen/Schreiben von/auf Diskette

'0': bereit für neue Befehle

Bit 5: EXM

Befehlsphase des Floppy-Controllers.

'1': Ausführungsphase

'0': Ergebnis- oder Kommandophase

Bit 6: DIO

Daten-Transferrichtung des Floppy-Controllers.

'1': zur CPU (Lesedaten oder Status)

'0': zum Controller (Schreibdaten oder Kommando)

Bit 7: RQM

Handshake-Bit zur Floppy-Datenübertragung.

'1': bereit zum Transfer

'0': nicht bereit, warten

Port DDh

Daten-, Kommando- und Statusregister des Floppy-Controllers (FDCC).

Port DEh

Nicht verwenden.

Port DFh

Bit 0—3: BLK

MMU-Blockregister. Es gibt für jedes Segment ein Blockregister, das über Register B der CPU ausgewählt wird (Tabelle 3). Der dem Segment zugeordnete Block ergibt sich aus dem in DFh eingeschriebenen Wert (BLK). Von den 16 Blocks sind einige schon auf der Karte belegt (Tabelle 4). Die Kacheln wiederholen sich bei den internen RAM-Blocks ab Segment 8, bei dem EPROM-Block ab Segment 2.

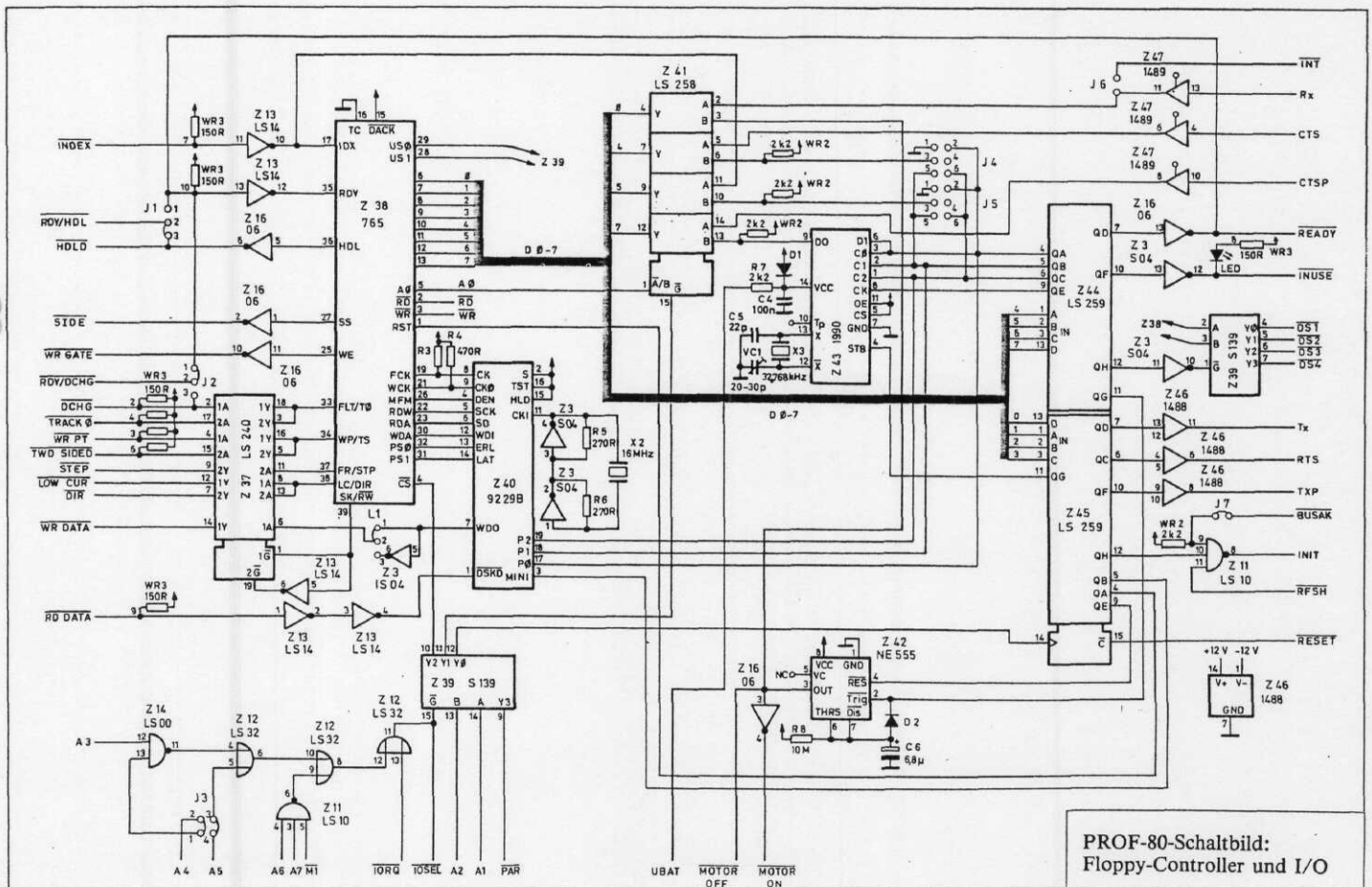
Tabelle 2. Portadressen

Feature jedoch außer Kraft setzen, so daß die DMA-Einheit immer auf die gleichen Blocks wie die CPU zugreift.

den, die derzeit ohnehin die gebräuchlichsten Typen sind.

Die auf der Karte verwendeten dynamischen RAMs speichern ihre Information in internen Kondensatoren und bedürfen daher ständiger Auffrischung. Dies geschieht automatisch bei jedem Befehlszyklus, so daß sich der Benutzer nicht darum zu kümmern braucht. Für Auffrischung und RAM-Ansteuerung sind die ICs Z14, Z15 und Z17 zuständig. Es können allerdings nur RAMs mit 128 Refresh-Zyklen verwendet wer-

Als letztes bleibt noch der ECB-Bus-Anschluß zu besprechen. Die Pufferbausteine Z5, Z6, Z10 und Z20 liefern ausreichende Pegel auf den Daten-, Adreß- und Steuerleitungen, so daß noch mindestens 10—20 weitere Karten an den Bus angeschlossen werden können. Die aus den restlichen Gattern von Z9, Z11 und Z12 gebildete Logik sorgt dafür, daß die Puffer im richtigen Moment umschalten. Die Signalrichtung ist dabei abhängig von Lese-, Schreib- oder Interrupt-Quit-



PROF-80-Schaltbild:
Floppy-Controller und I/O

B	Segment	Adreßbereich
0h	0	0000h—0FFFh
1h	1	1000h—1FFFh
2h	2	2000h—2FFFh
3h	3	3000h—3FFFh
4h	4	4000h—4FFFh
5h	5	5000h—5FFFh
6h	6	6000h—6FFFh
7h	7	7000h—7FFFh
8h	8	8000h—8FFFh
9h	9	9000h—9FFFh
A0h	10	A000h—AFFFh
B0h	11	B000h—BFFFh
C0h	12	C000h—CFFFh
D0h	13	D000h—DFFFh
E0h	14	E000h—EFFFh
F0h	15	F000h—FFFFh

Tabelle 3. Segmentzuweisungen über Register B.

BLK	Block	Bedeutung
00h	15	EPROM (8/16 KByte) gesperrt
01h	14	RAM 4 (32 KByte)
02h	13	RAM 3 (32 KByte)
03h	12	frei (64 KByte)
04h	11	frei (64 KByte)
05h	10	frei (64 KByte)
06h	9	frei (64 KByte)
07h	8	frei (64 KByte)
08h	7	gesperrt
09h	6	gesperrt
0Ah	5	RAM 2 (32 KByte)
0Bh	4	RAM 1 (32 KByte)
0Ch	3	frei (64 KByte)
0Dh	2	frei (64 KByte)
0Eh	1	frei (64 KByte)
0Fh	0	frei (64 KByte)

Tabelle 4. Blockzuordnung und Speicherbelegung.

tungszyklus, internen oder externen Adressen und CPU- oder DMA-Zugriff.

Aufbau und Inbetriebnahme

Der Zusammenbau eines Computers ist immer eine knifflige Sache, und PROF-80 macht da keine Ausnahme. Wer nicht über ein Oszilloskop verfügt und damit auch umgehen kann, sollte lieber zu einer Fertigversion greifen. Die Wahrscheinlichkeit, bei 800—900 Lötstellen einen Fehler zu machen, ist ziemlich groß, und dann führt kein Weg an einer aufwendigen Fehlersuche vorbei.

Die Inbetriebnahme erfolgt stufenweise. Arbeitswerkzeuge sind ein feiner LötKolben (15—25 Watt), ein 5-Volt-Netzgerät (rund 1,5 Ampere) zum Testen und das schon erwähnte Oszilloskop. Nützlich ist auch eine Leuchtlupe zur Kurzschlußsuche.

1. Zunächst sind alle IC-Sockel und die Steckerleisten einzulöten; anschließend kommen die Widerstände, Kondensatoren und Quarze an die Reihe. Bei

den drei Widerstands-Arrays WR1, WR2 und WR3 ist der gemeinsame Anschluß (Pin 1) im allgemeinen mit einem Punkt markiert. Zur Not kann man anstelle der Arrays auch Einzelwiderstände nehmen, die an einem Ende zusammengelötet sind. Als letztes sollten die Dioden und der Feldeffekttransistor bestückt werden. Der Katodenanschluß ist auf der Diode selbst mit einem farbigen Ring markiert.

2. Bei leeren IC-Sockeln wird jetzt die Versorgungsspannung angelegt. Es darf kein Strom fließen! Jetzt werden die Spannungsanschlüsse der IC-Sockel auf korrekte Betriebsspannung kontrolliert.

3. Die beiden 74S04 werden als erste ICs bestückt. An Pin 6 des CPU-Sockels muß der Systemtakt (4 oder 6 MHz, je nach Quarz) zu messen sein, auf Pin 11 des 9229 liegt dementsprechend ein 16-MHz-Signal.

4. Nun wird das System auf Minimalebene in Betrieb genommen. Dazu sind CPU, EPROM, 1489, 74LS00 und die beiden 74LS32 in die Sockel zu setzen. Nach Einschalten läuft die CPU in einer Testschleife. Daten-, Adreß- und Steuersignale auf den CPU-Anschlüssen müssen sauber und ausgeprägt sein, wenn man sie sich mit dem Oszilloskop anschaut.

5. Nach Bestücken von 74LS10, 74S139 und den beiden 74LS259 gibt es bereits etwas zu sehen: Die Leuchtdiode auf der Karte blinkt mit etwa 2 Hz. Tut sie das nicht, sind alle Daten-, Adreß- und Steuerleitungen mit dem Oszilloskop auf Unterbrechungen oder kurzschlußverdächtige Signalformen zu untersuchen.

6. Nun werden der 74LS08, die drei 74LS245, 74LS243, 74LS258 und der 1488 eingesetzt. Danach kann an die Karte ein Terminal oder — über den ECB-Bus — GRIP-1 angeschlossen werden. Beachten Sie dabei die Jumperstellung von J4 und J5! Das Terminal sollte auf Vollduplex-Betrieb eingestellt sein. Wenn die Schnittstellen funktionieren, müssen alle eingetippten Zeichen auf den Bildschirm zurückgesendet werden; weiter tut sich noch nichts.

	Belegung			Bedeutung
	a	b	c	
1:	+5 V	xxx	+5 V	+5 V: Betriebsspannung
2:	D5	xxx	D0	+12 V, -12 V: V24-Spannungen
3:	D6	xxx	D7	UBAT: Uhren-Akku (+2—3 Volt)
4:	D3	xxx	D2	GND: gemeinsame Masse
5:	D4	xxx	A0	
6:	A2	xxx	A3	D0—D7: 8-Bit-Datenbus
7:	A4	xxx	A1	A0—A15: 16-Bit-Adreßbus
8:	A5	xxx	A8	A16—A19: Adreßerweiterung auf 20 Bit (von MMU)
9:	A6	xxx	A7	
10:	WAIT	xxx	xxx	
11:	BUSRQ	xxx	IEI	RD: Lesen
12:	A18 !	xxx	A19 !	WR: Schreiben
13:	+12 V	xxx	xxx	MREQ: Speicherzugriff
14:	-12 V	xxx	D1	IORQ: Ein-/Ausgabe
15:	xxx	xxx	—	
16:	—	xxx	IE0	NMI: Vorrang-Interrupt
17:	A17 !	xxx	A11	INT: normaler Interrupt
18:	A14	xxx	A10	IEI: INT-Ketteneingang
19:	—	xxx	A16 !	IE0: INT-Kettenausgang
20:	M1	xxx	NMI	
21:	xxx	xxx	INT	
22:	—	xxx	WR	
23:	BAI !	xxx	—	BUSRQ: Busanforderung
24:	UBAT	xxx	RD	BUSAK: Busfreigabe für DMA
25:	BA0 !	xxx	HALT	BAI: DMA-Ketteneingang
26:	xxx	xxx	PCL	BA0: DMA-Kettenausgang
27:	IORQ	xxx	A12	
28:	RFSH	xxx	A15	PCL, RESET: System rücksetzen
29:	A13	xxx	CLOCK	WAIT: CPU warten
30:	A9	xxx	MREQ	HALT: CPU gestoppt
31:	BUSAK	xxx	RESET	
32:	GND	xxx	GND	CLOCK: CPU-Takt (4—6 MHz)
				M1: 1. Maschinenzklus
				RFSH: Auffrischzyklus

xxx = reserviert für spätere Erweiterungen
 — = zur freien Verwendung des Benutzers
 ! = abweichend von der KONTRON-ECB-Busbelegung

Tabelle 5. ECB-Bussteckerbelegung und Signalbezeichnungen (N1).

N2: Schnittstellen	
Belegung:	Bedeutung:
01,02: +12 V —12 V	+12 V, -12 V: V24-Spannungen
03,04: TXP CTSP	GND: Signalmasse
05,06: TX RX	TXP,CTSP: Simplex-Schnittstelle
07,08: RTS CTS	TX,RX, RTS,CTS: Duplex-Schnittstelle

N3: Minifloppy-Stecker	
Belegung:	Bedeutung:
01,02: GND READY_HOLD	GND: Signalmasse
03,04: GND IN USE	DS1—4: Laufwerksauswahl
05,06: GND DS4	HDLD: Kopf laden
07,08: GND INDEX	MOTOR ON: Motor ein
09,10: GND DS1	DIR: Spurwechsel-Richtung
11,12: GND DS2	STEP: Spurwechsel-Impuls
13,14: GND DS3	WR DATA: Schreibdaten
15,16: GND MOTOR ON	WR GATE: Schreiben ein
17,18: GND DIR	SIDE: Kopfauswahl
19,20: GND STEP	IN USE: Leuchtanzeige an
21,22: GND WR DATA	
12,24: GND WR GATE	READY: Laufwerk bereit
25,26: GND TRACK 0	INDEX: Indexloch-Impuls
27,28: GND WR PT	TRACK 0: Kopf auf Spur 0
29,30: GND RD DATA	WR PT: Schreibschutz ein
31,32: GND SIDE	RD DATA: Lesedaten
33,34: GND READY_DCHG	DCHG: Diskettenwechsel

N4: Maxifloppy-Stecker	
Belegung:	Bedeutung:
01,02: GND LOW CUR	GND: Signalmasse
03,04: GND MOTOR OFF	
05,06: GND —	DS1—4: Laufwerksauswahl
07,08: GND —	HDLD: Kopf laden
09,10: GND TWO SIDED	MOTOR OFF: Motor aus
11,12: GND DCHG	DIR: Spurwechsel-Richtung
13,14: GND SIDE	STEP: Spurwechsel-Impuls
15,16: GND IN USE	WR DATA: Schreibdaten
17,18: GND HDLD	WR GATE: Schreiben ein
19,20: GND INDEX	SIDE: Kopfauswahl
21,22: GND READY	IN USE: Leuchtanzeige an
23,24: GND —	LOW CUR: Schreibstrom niedrig
25,26: GND DS1	
27,28: GND DS2	READY: Laufwerk bereit
29,30: GND DS3	INDEX: Indexloch-Impuls
31,32: GND DS4	TRACK 0: Kopf auf Spur 0
33,34: GND DIR	WR PT: Schreibschutz ein
25,36: GND STEP	RD DATA: Lesedaten
37,38: GND WR DATA	DCHG: Diskettenwechsel
39,40: GND WR GATE	TWO SIDED: Zweiseitige Diskette
41,42: GND TRACK 0	
43,44: GND WR PT	
45,46: GND RD DATA	
47,48: GND —	
49,50: GND —	— = frei

Tabelle 6. Schnittstellensteckerbelegung und Signalbezeichnungen

PROF-80 Stückliste

Widerstände

R1,2,5,6	270 Ohm	
R3,4	470 Ohm	
R7	2,2 kOhm	Zum Akku-Nachladen
R8	10 MOhm	Regelt Motor-Nachlaufzeit
WR3	8x150 Ohm	Widerstands-Array
WR1	5x820 Ohm	Widerstands-Array
WR2	9x2,2 kOhm	Widerstands-Array

Kondensatoren

C1	10 µF	Tantal-Kondensator
C5	22 pF	Keramik-Kondensator
C4,7—21,C24	100 nF	Keramik-Kondensator
C26,C27	4,7 µ/22 V	Tantal-Kondensator
C6	6,8 µF/6,3 V	Tantal-Kondensator
C23	47 µF/6,3 V	Tantal-Kondensator
VC1	30 pF	Trimmkondensator (Uhr-Feinabgleich)

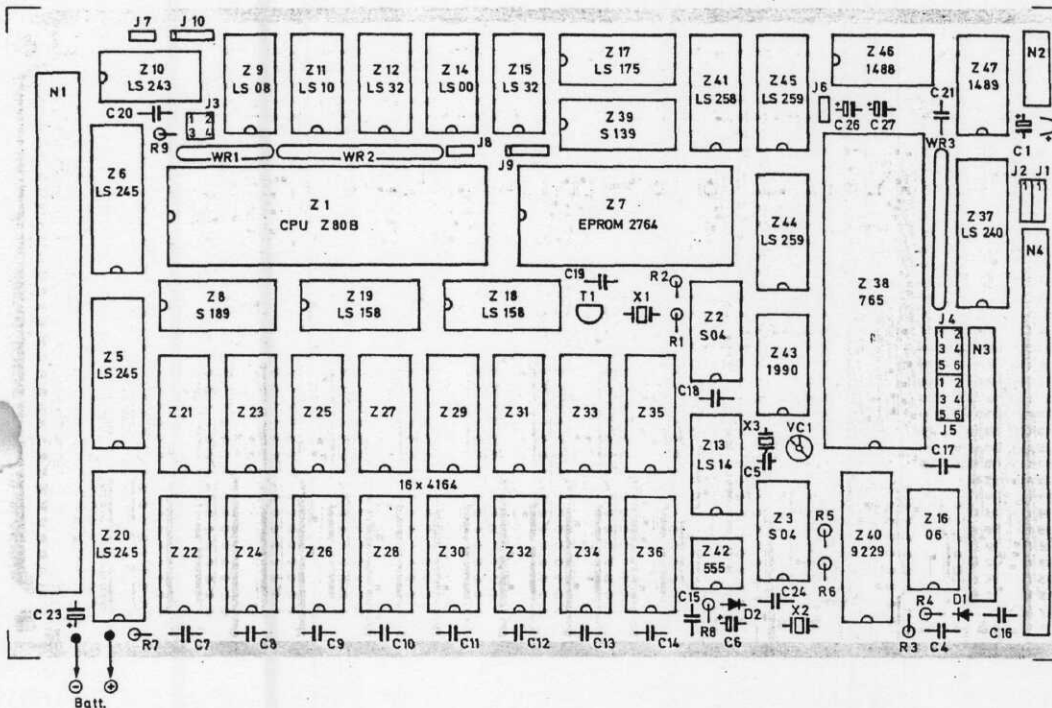
Quarze

X1	4/6 MHz	Systemtakt
X2	16 MHz	Floppy-Controller
X3	32,768 kHz	Uhr

Halbleiter und ICs

D1,2	AA117/118	Germanium-Diode
LED	rot	Leuchtdiode
T1	BS250	V-FET
Z14	74LS00	4xNAND, je 2 Eing.
Z2,3	74S04	6xInverter
Z16	7406	6xInverter m. o. K.
		Ersatztyp: 74S05
Z9	74LS08	4xAND, je 4 Eing.

Z11	74LS10	3xNAND, je 3 Eing.
Z13	74LS14	6xSchmitt-Trigger
Z12,15	74LS32	4xOR, je 2 Eing.
Z39	74S139	2xDekoder 4 aus 2
Z18,19	74LS158	4xMUX, invertierend
Z17	74LS175	Latch 4 Bit
Z8	74S189	RAM 16x4 Bit
		Ersatztyp: 74S289
Z37	74LS240	Buffer Tristate
Z10	74LS243	Transceiver
Z5,6,20	74LS245	Transceiver
Z41	74LS258	MUX Tristate, invertierend
Z44,45	74LS259	DEMUX Latch
Z46	1488, 75188	V24-Treiber
Z47	1489, 75189	V24-Empfänger
Z42	NE555	Timer
Z7	2764	8KByte-EPROM
		Mit PROF-Betriebssystem
Z21—36	4164-3	64KBit-DRAM
		Ersatzweise 6164, 4864
Z1	Z8400A/B	Z80A-CPU
Z38	765	FDC, Ersatztyp: 6765, 8272
Z40	9229B	FDLC
Z43	1990	RTC
Sonstiges		
1x	8-pol.	IC-Sockel
13x	14-pol.	IC-Sockel
24x	16-pol.	IC-Sockel
5x	20-pol.	IC-Sockel
1x	28-pol.	IC-Sockel
2x	40-pol.	IC-Sockel
N1	64pol.	VG-Leiste
N2	10pol.	Pfostenleiste
N3	34pol.	Pfostenleiste
N4	50pol.	Pfostenleiste
—	PROF-80	Platine



der Jumper im Laufwerk belasten werden. Beim Anschluß mehrerer Floppies sind aber unbedingt die Drive-Select-Jumper entsprechend den gewünschten Laufwerksnummern einzustellen. Auch die Pull-up-Widerstands-Arrays müssen bis auf eins entfernt werden. Näheres steht in dem betreffenden Laufwerk-Manual, das vor der Inbetriebnahme unbedingt, gründlich zu Rate gezogen werden sollte.

Nach Abschluß der Hardware-Arbeiten kann man daran gehen, die Funktionen mit Hilfe des Monitorprogramms auszuprobieren. Die einzelnen Befehle des PROF-Monitors werden im nächsten Beitrag beschrieben. □

7. Zur Inbetriebnahme des RAMs sind die beiden 74LS158, der 74LS175, der 74S189 und die erste Speicher-Bank (Z22—35) zu bestücken. Wenn das RAM funktioniert, muß das Blinken wieder aufhören (das allein beweist natürlich noch nichts). Auf dem Bildschirm meldet sich das System (hoffentlich) mit:

PROFMON V 1.2 (64 K)
CLOCK FAILURE

Beim Einschalten führt das System einen Selbsttest durch. 'CLOCK FAILURE' weist auf das Fehlen der Uhr hin, die der Monitor dabei zum Feststellen des Systemtakts benötigt.

8. Nach Bestücken der restli-

chen Bausteine sollte die Meldung lauten:

PROFMON V 1.2 (128 K)
SYSTEM SPEED xxxxxx Hz

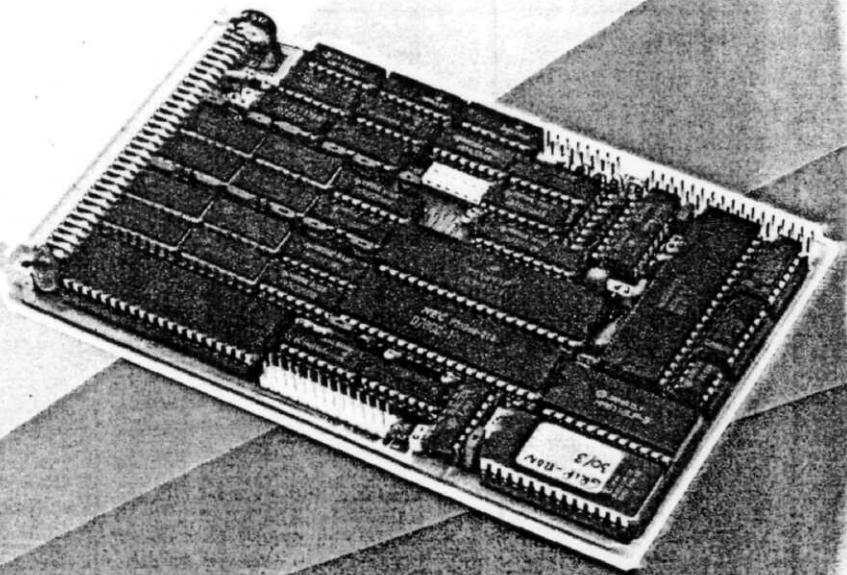
Ist die Karte soweit in Ordnung, werden als letztes die Floppy-Laufwerke angeschlossen. Im allgemeinen kann die fabrikmäßige Voreinstellung

Literatur:

- B. Pol, Umgang mit CP/M
- G. E. Neumann, Das Floppy-Laufwerk, c't 12/83—2/84
- H. Petersen, Software für alle(s), c't 1/84, 2/84
- J. C. Lotter, GRIP-1, c't 6/84
- Zilog, Z80 CPU Data Manual
- NEC, uPD765 FDC Data Sheet
- NEC, uPD1990 RTC Data Sheet

Johannes C. Lotter

Wer den Selbstbau eines Rechners in Angriff nimmt, benötigt zunächst nur ein Terminal für ASCII-Darstellung. Wenn aber später der Drang zur Grafik übermächtig wird, muß vielfach ein neues, meist ebenso teures, Terminal nur für Grafikzwecke angeschafft werden. GRIP-1 bietet Ihnen von vornherein beides: ASCII-Terminal und hochauflösende Grafik. Es stehen zwar an Stelle der Standardattribute 'Blinken' und 'halbe bzw. doppelte Helligkeit' 'nur' drei Schriftarten und Unterstreichen zur Verfügung, WordStar-Verträglichkeit ist aber dennoch gewährleistet. Die Auflösung beträgt 768x280-Bildpunkte, eine Farb-erweiterung wird es geben. Ach ja, vielleicht sollten wir das an dieser Stelle noch erwähnen: Die Prozessor-Schnittstellen-RAM-Floppycontroller-Karte, die mit GRIP-1 das vollständige c't 80-System bildet, wird selbstverständlich folgen.



Grafik-Interface-Prozessor GRIP-1

Hochauflösende Grafik und ASCII-Darstellung für Rechner mit und ohne ECB-Bus, Teil 1: Hardware

Grafik braucht man zur anschaulichen Präsentation von Ergebnissen, die mit dem Rechner ermittelt wurden, oft allerdings auch 'nur' zum Spielen. Eine brauchbare Grafik sollte auch Text im üblichen 80x24-Format darstellen können. Die in vielen Homecomputern eingebaute niedrigauflösende 'Micky-Maus-Grafik' ist damit bereits überfordert. Die hohe Auflösung des GRIP-1 ermöglicht eine ergonomisch günstige Zeichendarstellung, denn es steht eine 9x9-Punktmatrix zur Verfügung.

Es gibt aber auch andere Kriterien, die für die qualitative Beurteilung eines Terminals eine wichtige Rolle spielen. So ist der GRIP zum Beispiel reichlich mit Schnittstellen gesegnet: Außer den üblichen Schnittstellen (serielle Schnittstelle, Tastaturanschluß) gibt es einen Drucker-(Centronics) und einen Lichtgriffelanschluß. Auch Erweiterungen im Hinblick auf Modem oder Btx und zuletzt eine Installie-

rungsmöglichkeit für Super-Tape wurden im Konzept berücksichtigt. Und die Spiel-Fans wurden natürlich nicht vergessen: einen 'Lärm'-Generator hat GRIP natürlich ebenfalls.

Um keine Mißverständnisse aufkommen zu lassen, vorweg noch eine Anmerkung für die Nachbauer des c't 86:

GRIP-1 ist ein mögliches und bestens geeignetes Terminal für den c't 86, aber noch nicht das eigens für ihn entwickelte!

Abgesehen davon, daß der GRIP-Bus seinerseits 96polig ist, die b-Reihe aber völlig anders (Grafikbus) als beim c't 86 verwendet wird, ist auch das CPU-Timing des 8086 etwas kritisch. Empfehlenswert ist der Anschluß des c't 86 daher zunächst über die serielle Schnittstelle.

Leistungsmerkmale

GRIP soll den System-Prozessor vom Datentransfer entlasten. Dafür sorgt eine eigene Z80-CPU, die die Schnittstellen bedient, den Bildschirm

verwaltet und Grafikberechnungen ausführt. Im Grunde ist GRIP also ein eigenständiges Computersystem (Bild 1).

Die Karte läßt sich auf zwei verschiedene Arten vom Host-Rechner (Host, engl.: Wirt, Gastgeber. Hier: das zentrale Prozessorsystem, von dem alle Peripheriegeräte bedient werden) ansteuern (Bild 2a—b): über eine V24/RS232-Schnittstelle oder direkt über den ECB-Bus. Beim c't 80-System wird von dieser letzten Möglichkeit Gebrauch gemacht. Da die Karte 66-KByte-RAM enthält, können alle Schnittstellen gepuffert werden, das heißt, die eingehenden Daten werden vor der Verarbeitung oder Ausgabe erst einmal zwischengespeichert. Etwa die Hälfte des RAM steht als Pufferspeicher zur Verfügung, der Rest wird für Tabellen, Text und Grafik gebraucht.

GRIP-1 verfügt über eine Auflösung von 768x280-Bildpunkten. Die Grafik wird von der Software durch Vektor-Zeichenbefehle unterstützt und dürfte wohl auch hohen Ansprüchen genügen. Wenn nicht, läßt sich die Auflösung durch eine Softwareänderung auf 768x560-Bildpunkte verdoppeln, allerdings auf Kosten des Pufferspeichers. Eine Erweiterung

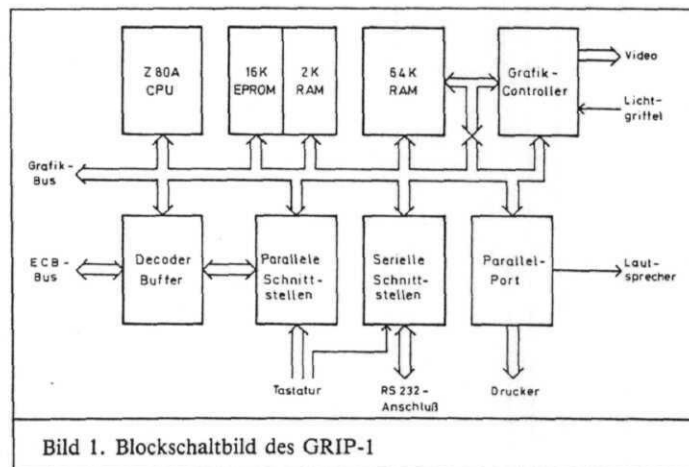
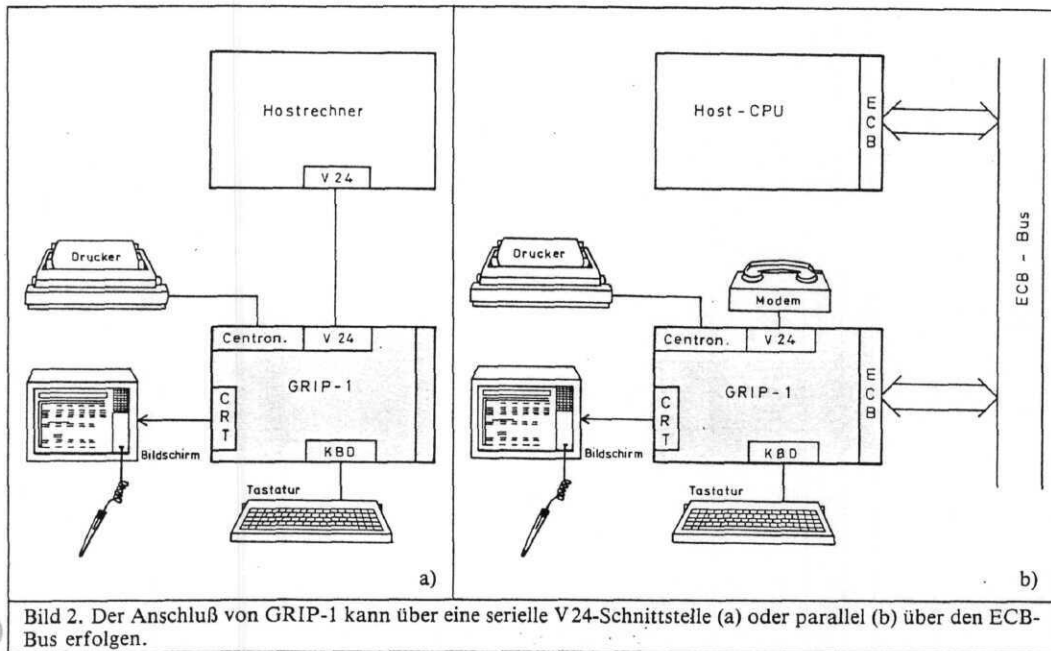


Bild 1. Blockschaltbild des GRIP-1



Systemtakt heruntergeteilt werden. Beim Einschalten erzeugt ein RC-Glied (C21) zusammen mit dem Schmitt-Trigger Z11-A einen kurzen Reset-Impuls, der die CPU und die Portbausteine initialisiert. Als zeitbestimmender Widerstand für das RC-Glied wird der Eingangswiderstand des Schmitt-Triggers ausgenutzt.

Speicher und I/O-Ports werden von den Dekoder-ICs Z12 und Z13-A ausgewählt. Die Ports belegen alle internen Adressen von 00h—7Fh. Das Betriebssystem und die verschiedenen Zeichensätze stehen in einem 16-KByte-EPROM vom Typ 27128 (Z2). Ein statisches 2-KByte-RAM (Z3) bietet Platz für Stack, Parameter und einen Teil der Zeichenpuffer. Dieses Zusatz-RAM ist notwendig, weil die CPU auf den 64-KByte-Hauptspeicher nur zu bestimmten Zeiten (Dunkelphasen) zugreifen kann. Andernfalls gibt es Bildstörungen in Form von schwarzen Streifen auf dem Schirm.

Der Demultiplexer mit Latchausgängen (Z8) steuert acht Leitungen für die Kontrollflags FLASH, PAGE, VOL0-1, CC1-2, CCON und RTS. Diese Flags beeinflussen Funktionen des Grafikcontrollers und der Schnittstellen (s. u.). Jedes Flag kann von der CPU über einen von acht Ports umgeschaltet werden.

Schnittstellen

Für serielle Kommunikation, Tonerzeugung und Interrupts ist der STI (Serial Timer Interrupt)-Baustein Z9 zuständig. Dieser hochintegrierte Schaltkreis enthält eine serielle Schnittstelle, vier Zeitgeber und acht Interrupteingänge. Er unterstützt dabei die Vektor-Interrupts der Z80-CPU.

Zwei der Zeitgeber erzeugen die Baudraten für die serielle Schnittstelle; jede Rate von 50—19200 Baud ist programmierbar. Insbesondere können Eingangs- und Ausgangsdaten mit verschiedenen Geschwindigkeiten übertragen werden, was für den eventuellen Anschluß eines Bildschirmtext-Modems wichtig ist. Ein Takt-signal, das der 16fachen Baudrate entspricht, steht am Ausgang BAUD zur Verfügung. Statt dessen kann aber auch ein externer Baudratentakt über

Die Zeichen lassen sich in zwei verschiedenen Größen (8x7- oder 6x5-Bildpunkte innerhalb einer 9x9-Matrix) auf den Bildschirm bringen. Dies ermöglicht hoch- oder tiefgestellte Indizes. Technisch/wissenschaftliche Formeln, die die meisten Videokarten und -Terminals 'nicht schaffen', sind damit also ohne weiteres darstellbar. Zum Vergleich ist in Bild 3 der kleine und große Buchstabe 'G' in beiden Zeichengrößen zu sehen. Das Textformat beträgt 30 Zeilen zu je 80 Zeichen.

Zusätzlich sind in der Software noch Sonderfunktionen vorgesehen: Eine Statuszeile mit laufender Uhr, ein Monitortestbild und anderes mehr. Im Befehlssatz sind die Steuer-codes häufig benutzter Terminals enthalten. Die Text-Steuerbefehle entsprechen denen des Televideo-TVI950, die Grafikbefehle sind die gleichen wie beim Tektronix-Grafikterminal TX4010. Dies erleichtert die Softwareanpassung und wird von den üblichen Textverarbeitungsprogrammen, wie zum Beispiel WORDSTAR, unterstützt.

Zur Dateneingabe gibt es Anschlüsse für einen Lichtgriffel und eine parallele oder serielle ASCII-Tastatur. Über eine interne Tabelle läßt sich jede Taste mit einem beliebigen Befehl oder einer Zeichenfolge belegen, die dann auf Tastendruck zum Host-Rechner gesendet wird. Damit kein Tastendruck 'verlorengeht' kann, werden die letzten 64 Eingaben zwischengespeichert.

Für akustische Meldungen (oder um Schlachtenlärm für Computerspiele zu liefern) besitzt GRIP-1 einen NF-Ausgang, der Signale in drei Lautstärkestufen von einem programmierbaren Ton- und Melodiegenerator liefert. Dieser Ausgang wird auch für das ASCII-Glockensignal (BELL) benutzt. Die Töne klingen ganz nett, aber man darf hier natürlich keine HiFi-Qualität erwarten.

Schließlich gibt es noch ein Centronics-Druckerinterface mit einem Zeichenpuffer von 30 KByte Länge. Damit können

rund 10 DIN-A4-Seiten Text auf einen Schlag an die Karte ausgegeben und dann mit größtmöglicher Geschwindigkeit gedruckt werden, während der Host-Prozessor bereits wieder für andere Aufgaben frei ist. Dieser sogenannte Spooler-Betrieb ist immer dann sinnvoll, wenn ein schnelles System Daten an ein langsames Peripheriegerät sendet, wie zum Beispiel an einen Drucker.

Schaltung

Der Übersicht halber wurde der Schaltplan in zwei Funktionsgruppen aufgeteilt. Bild 4a zeigt den CPU-Teil der Karte, Bild 4b den Grafik-Teil mit dem 64-KByte-RAM.

Ein aus drei Invertiern (Z18-A,B,C, Bild 4b) gebildeter Quarzoszillator erzeugt den zentralen 16-MHz-Systemtakt, von dem die meisten Signale auf der Karte abgeleitet sind. Die Z80-CPU (Z1, Bild 4a) läuft mit 4-MHz-Taktfrequenz, die über den Zähler Z34 vom

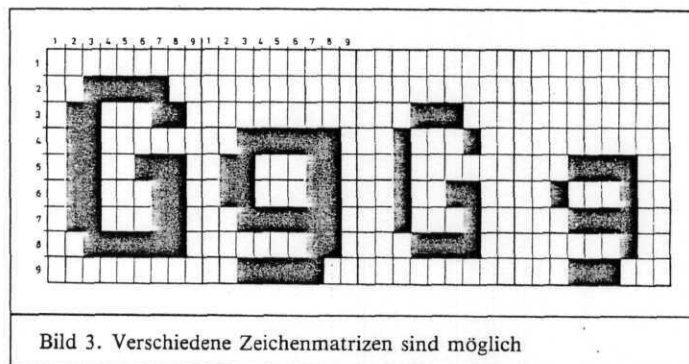


Bild 3. Verschiedene Zeichenmatrizen sind möglich

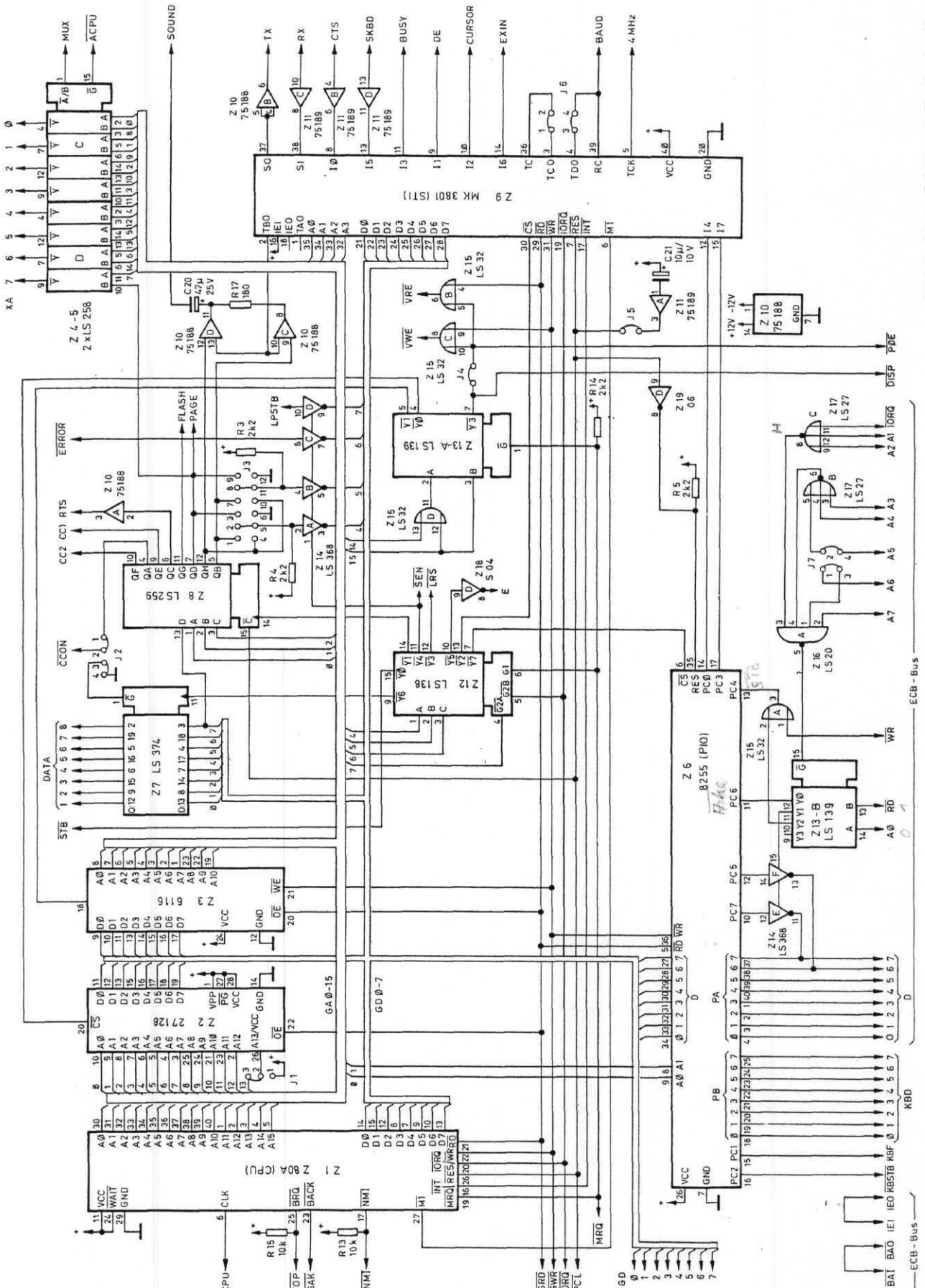


Bild 4a. Dieser Schaltungsteil zeigt den Prozessorbaustein und die Schnittstellen

LD	C,41h	; ASCII-Zeichen für 'A'
L1:	IN A,(C1h)	; Abfragen des Statusports
BIT	6,A	; Fertig zum Einschreiben?
JR	Z,L1	; Wenn nicht, wieder abfragen
LD	A,C	; Auszugebendes Zeichen
OUT	(C0h),A	; Einschreiben in den Datenport

Bild 5. Beispielroutine zum Ausgeben von 'A'

Bit 7 erlaubt das Senden, eine '1' auf Bit 5 das Empfangen des nächsten Bytes. Nach erfolgter Lese- oder Schreiboperation schaltet das entsprechende Statusbit wieder auf '0' um. Zur Beschleunigung des Transfers kann über die STI ein Interrupt ausgelöst werden, sobald eines dieser Bits auf '1' springt.

Peripherie

Am Port B des 8255 läßt sich eine ASCII-Tastatur mit Parallelausgang anschließen. Dazu befindet sich der Port im 'strobed input'-Modus. Die Daten von der Tastatur werden durch einen negativen Impuls am Strobe-Eingang (KBSTB) von Port B übernommen. Sie können dann auf der Karte zwischengespeichert, eventuell durch die programmierbare interne Tabelle umgesetzt und dann über den ECB-Bus oder die serielle Schnittstelle (sehr wichtig für Systeme ohne ECB-Bus) an den Host-Rechner gesendet werden.

Als Alternative ist ein Eingang des STI für eine serielle Tastatur vorgesehen; in diesem Fall wird Port B des 8255 zum Anschluß von Joysticks oder ähnlichem frei. Da die Baudrate von seriellen Tastaturen ziemlich niedrig ist (üblicherweise 600 Bd), kann die Seriell-Parallel-Wandlung von der CPU, also per Software, übernommen werden. Der dritte Timer des STI erzeugt hierfür den Baudratentakt durch periodische Interrupts.

Der Tongenerator benutzt den vierten STI-Timer, zwei Kontrollflags und die freien Ausgangstreiber (Z10-C,D). Die Schaltung erzeugt Töne beliebiger Frequenz in drei Lautstärkestufen. Die Lautstärke läßt sich dabei über die oben erwähnten Flags VOL0-1 einstellen. An den SOUND-Ausgang kann ein hochohmiger Lautsprecher (180 Ohm) oder ein NF-Verstärker angeschlossen werden. Das Signal 'kommt' mit 24-Volt Amplitude, bei Verwendung eines Verstärkers

sollte deshalb zur Abschwächung ein Spannungsteiler dazwischengesetzt werden.

Das Centronics-Interface dient der Ansteuerung eines Druckers mit der üblichen parallelen Schnittstelle. Es wird von dem 8-Bit-Parallelport Z7 und einigen Steuerleitungen (STB, BUSY, INIT, ERROR) gebildet. INIT initialisiert den Drucker beim Einschalten, STB fordert ihn mit einem '0'-Impuls zur Übernahme des nach Z7 eingeschriebenen Datenbytes auf. Die BUSY-Rückmeldung ist auf den STI geführt und löst einen Interrupt aus, sobald der Drucker zum Empfang des nächsten Bytes bereit ist. ERROR meldet einen Fehler des Druckers. Für spezielle Anwendungen können die acht Datenleitungen der Schnittstelle (DATA1-8) über das Flag CC2 in den hochohmigen Zustand versetzt werden.

Zwei Ausgänge (CC1-2), ein Eingang (SENSE) und eine bidirektionale I/O-Leitung des STI (EXIN) sind noch für Zusatzfunktionen frei; sie werden vom Betriebssystem nicht benutzt. Mit einer kleinen Zusatzkarte und entsprechender Software läßt sich zum Beispiel über CC1 und SENSE ein Kassetteninterface im c't-Supertape-Verfahren betreiben. Die EXIN-Leitung kann, als Eingang programmiert, auf jeder Flanke des anliegenden Signals einen Vektorinterrupt erzeugen.

Video

Die zweite Funktionsgruppe der Karte (Bild 4b) enthält den 64-KByte-Hauptspeicher, der von CPU und Grafik-Controller (Z30) gemeinsam benutzt wird. Als Controller wird ein Video-Steuerbaustein (6845) verwendet, der eigentlich für textorientierte Bildschirme entworfen wurde. Er läßt sich jedoch ebenso gut für Grafik-Zwecke einsetzen.

Zwar sind bereits speziell für Grafik entwickelte Vektorprozessoren erhältlich, sie brau-

chen aber entweder zuviel Speicher oder bieten eine zu geringe Auflösung, um auch für Text sinnvoll einsetzbar zu sein. Ihr größter Vorteil ist das schnelle Zeichnen von Linien (Vektoren) mit vorgegebenen Anfangs- und Endpunkten. Das wird hier — entsprechend langsamer — von der Z80-CPU übernommen. Der interne Kommando-Zwischenspeicher macht die Zeitverluste allerdings wieder wett. Die für Textverarbeitung wichtige Übertragung von Zeichen oder Symbolen hingegen erfolgt mit dem 6845 viel schneller als mit Vektorprozessoren, weil die CPU hier direkt auf den Bildschirmspeicher zugreifen kann.

Für die CPU sieht der 6845 wie ein I/O-Baustein mit 18 internen Registern aus. Mit Hilfe der Register kann unter anderem das Bildschirmformat, die Zeilenfrequenz und -anzahl und der Adreßbereich des Grafik-Speichers programmiert werden. Durch entsprechende Einstellung lassen sich Teile des Bildes dunkelschalten oder verschieben (Scrolling).

Der Hauptspeicher ist in zwei Seiten zu je 32 KByte unterteilt, die den oberen Adreßbereich der CPU (8000H—FFFFH) belegen. Die Seiten werden durch das PAGE-Flag umgeschaltet. Das FLASH-Flag entscheidet, ob die CPU oder der Grafik-Controller auf das RAM zugreifen können. Solange der Speicher der CPU zugeordnet ist, bleibt der Bildschirm dunkel.

Die fünf Multiplexer Z4, Z5, Z28, Z29 und Z37 schalten die RAM-Adressen und die Zugriffssignale zwischen CPU und Grafik-Controller um. Für das richtige Timing und das notwendige ständige Auffrischen (Refresh) der Speicherbausteine sorgen die Flipflops Z35-A und Z35-B. Das Schieberegister Z36 liest ständig die gerade angesprochenen Bildschirmadressen aus, wandelt die Daten in die serielle Form um und gibt sie über zwei Inverter an den Video-Ausgang. Das Video-Signal steht mit TTL-Pegel am Ausgang GRN zur Verfügung, mit 1-Volt-Pegel am Ausgang BAS.

Die Bildpunkte (Pixels) sind in etwas eigenwilliger Weise den Bits im Speicher zugeordnet (siehe auch Bild 6). Der Bildschirm besteht aus rechteckigen

Blocks von 8x8 Pixels. Acht aufeinanderfolgende Bytes bilden dabei von oben nach unten die Pixelzeilen des Blocks, beginnend mit Bit 0. Das ganze Bild besteht aus 3360 (96x35) solcher zeilenweise aufeinanderfolgenden Blocks; dies entspricht einer Auflösung von 215040 (768x280) Bildpunkten. Wenn die Karte im Zeilensprung-Verfahren (interlaced) betrieben wird, verdoppelt sich die Anzahl der Zeilen auf 560.

Das Zeilensprung-Verfahren wird zum Beispiel beim Fernsehen benutzt, hat aber wegen der dabei auf 25 Hz reduzierten effektiven Bildwechselfrequenz einen entscheidenden Nachteil: Das Bild flimmert. Beim Fernsehen mit seinen bewegten Bildern fällt das nicht so auf, aber für Computerterminals ist es ergonomisch ungünstig (Kopfschmerzen!). Es gibt allerdings Bildschirme mit langer Nachleuchtdauer (mit P39-Phosphorbeschichtung), die für dieses Verfahren geeignet sind. Dies wird mit dem Nachteil erkauft, daß bewegte Objekte auf dem Bildschirm 'Fahren' hinter sich herziehen. Das Zeilensprung-Verfahren ist, obwohl mit der Karte machbar, im Betriebssystem nicht implementiert.

Für manche Anwendungen will man ein externes Videosignal, zum Beispiel von einer Kamera oder einem Videorecorder, mit der computererzeugten Grafik überlagern (Titeleinblendung). Mit einfachem Mischen ist es nicht getan. Die Zeilen- und Bildsprünge beider Signale erfolgen dann nämlich noch völlig unsynchronisiert, das Ergebnis ist 'Bildsalat'. Deshalb muß man das von GRIP erzeugte Videosignal mit der Zeilenfrequenz der Kamera synchronisieren. Zu diesem Zweck kann über die Leitung CKPIX ein externes Taktsignal eingespeist werden, wenn man die Brücke J10 vorher entfernt. Die Frequenz sollte ungefähr 16 MHz betragen und läßt sich beispielsweise mit einer PLL-Schaltung aus dem Videosignal der Kamera gewinnen.

Mit der gleichen Methode lassen sich auch mehrere GRIP-1-Karten zur Erzeugung eines gemeinsamen Videosignals kombinieren. Das ist für eine ganz spezielle Anwendung von Vorteil: Zur Erzeugung superschneller, bewegter Echtzeit-Grafiken. Jede Karte ist dabei

nur für ein einziges grafisches Objekt oder auch nur für einen Teil davon zuständig. Mit entsprechend hohem Aufwand können die Bewegungen dabei fast beliebig schnell gemacht werden, denn alle Prozessoren auf den Einzelkarten rechnen ja völlig parallel. Eine theoretische Grenze liegt nur in der Unterteilbarkeit der Grafik-Objekte.

Der 6845 besitzt einen Cursor-Ausgang, der einen Impuls erzeugt, sobald der Elektronenstrahl der Bildröhre eine durch ein internes Register bestimmte Stelle auf dem Bildschirm überstreicht. Dieses Signal wird auf einen Eingang des STI geführt, so daß bei Erreichen einer beliebigen Bildschirmposition ein Interrupt ausgelöst werden kann.

Eine weitere Besonderheit des 6845 ist der Lichtgriffel-Eingang (LP). Bei einer positiven Flanke an diesem Eingang wird die augenblickliche Bildschirmadresse in zwei internen Registern zwischengespeichert. Ein Lichtgriffel besteht im allgemeinen aus einem Stift mit einem Phototransistor in der Spitze. Wird der Stift auf eine helle Stelle des Bildschirms gesetzt, so wird der Phototransistor durchgesteuert, wenn der Elektronenstrahl diese Stelle überstreicht. Der Transistor ist zwischen den LPEN-Eingang und Masse zu schalten; R15 setzt die Widerstandsänderung in einen LOW-Impuls um.

Dieser Lichtgriffel-Impuls wird durch den Timer-Komparator Z31 aufbereitet und digitalisiert. Die Ansprechschwelle läßt sich dabei mit dem Trimmwiderstand TR1 einstellen. Liegt der Impuls über der Schwelle, löst er über den LP-Eingang des 6845 und über das Tristate-Latch Z33 die Speicherung der gerade angesprochenen Bildschirmadresse aus. Die Auflösung beträgt vier Bildpunkte in der horizontalen und zwei in der vertikalen Richtung. Nach dem Auslösen ist der Lichtgriffel-Detektor für weitere Impulse so lange gesperrt, bis er durch einen I/O-Befehl über das Signal LRS wieder 'scharf' gemacht wird.

An die Karte läßt sich ein monochromer Monitor anschließen, dessen Bandbreite wegen der hohen Auflösung möglichst über 20 MHz liegen sollte. Normalerweise werden die Video-

und Synchronisationssignale getrennt zugeführt. Zur Ansteuerung eines Monitors mit kombiniertem Video- und Synchronisationssignal (BAS-Eingang) können die drei Ausgänge BAS, HSYN und VSYN zur Erzeugung des BAS-Signals einfach miteinander verbunden werden.

Für spätere Erweiterungen — insbesondere für die noch in der Entwicklung befindliche Farb-Zusatzkarte — gibt es einen aus 32 Leitungen bestehenden Grafikbus. Dieser Grafikbus belegt die b-Leiste des Steckers, so daß die Erweiterungsplatinen später wie normale Systemkarten in den ECB-Bus eingesteckt werden können. Natürlich braucht man dazu eine Busplatine, auf der auch die b-Reihen untereinander verbunden sind. Wird GRIP-1 am Bus des c't-86-Systems betrieben, so darf der Grafikbus nicht verwendet werden, denn auf der b-Leiste liegen hier ja die 8086-Signale. Wie bereits eingangs erwähnt, sollte die Kommunikation auf den Betrieb über die serielle Schnittstelle beschränkt werden.

Aufbau und Inbetriebnahme

Die Karte ist wegen der dichten Bestückung (fast tausend Lötstellen) auch für den Profibastler nicht ganz leicht aufzubauen. Wenn man noch nicht viel Erfahrung hat, ist für den Aufbau und die Inbetriebnahme mindestens ein Tag an Zeitaufwand anzusetzen. Bei sorgfältigem Vorgehen spricht allerdings nichts dagegen, daß das Gerät beim Einschalten auf Anhieb funktioniert.

Die Inbetriebnahme sollte trotzdem stufenweise erfolgen, damit eventuelle Fehler frühzeitig lokalisiert werden können. Ein hochohmiger Lautsprecher, ein Multimeter und ein Oszilloskop sind dabei hilfreich; zur Not tut's statt des Oszilloskops auch ein (selbstgebastelter) Logik-Teststift, der Impulse anzeigen kann. Optimisten können natürlich auch gleich die Karte ganz bestücken, die Spannung einschalten und hoffen, daß sie von Murphy's Gesetz diesmal verschont bleiben. Für alle anderen sind im folgenden die einzelnen Stufen des Aufbaus beschrieben.

Am Anfang steht das Löten. Man sollte mit einem feinen LötKolben (8—16 W) arbeiten und alle 30 Minuten eine kurze Pause einlegen, um sich zu entspannen und das bisherige Werk zu kontrollieren. Zuerst sind alle IC-Sockel und die Steckerleisten einzulöten; anschließend kommen die Widerstände, der Trimmer, die Kondensatoren und der Quarz an die Reihe. Pin 1 aller ICs zeigt zur VG-Leiste oder zum Tastaturstecker. Die ICs werden noch nicht in die Sockel eingesetzt!

Fast alle Fehler, deren Auswirkungen sich erst später zeigen, werden in dieser Phase gemacht. Wenn die Lötarbeit beendet ist, wird es spannend: Jetzt werden die Funktionen der Karte der Reihe nach ausgetestet.

Alle IC-Fassungen bleiben vorerst leer. Nun wird die 5-Volt-Betriebsspannung über den ECB-Bus-Stecker angelegt und die Stromaufnahme gemessen. Sie muß — nach einem kurzen Sprung zum Aufladen der Kondensatoren — exakt 0 (Null) mA betragen, sonst ist etwas faul. Kurzschlüsse und verkehrt gepolte Elektrolytkondensatoren machen sich jetzt (im allgemeinen mit Rauchsignalen) bemerkbar. Wenn alles soweit in Ordnung ist, sind sämtliche Versorgungspins der IC-Sockel anhand des Schaltplans auf korrekte Betriebsspannung zu kontrollieren. Bei den dynamischen RAMs liegen Masse und +5 Volt gegenüber den TTL-ICs genau andersherum!

Als erstes IC wird der 74S04 (Z18) in den Sockel gesteckt. Vor jedem IC-Einsetzen die Spannung ausschalten! Nach dem Wiedereinschalten muß an den Pins 4 und 6 des 74S04 ein symmetrisches 16-MHz-Signal anliegen.

Die ICs Z11 (1489) und Z34 (74LS163) werden nun bestückt. An Pin 6 des CPU-Sockels (Z1) sollte das 4-MHz-Taktsignal erkennbar sein. Pin 26 muß auf '1' liegen.

Jetzt kann der CPU-Teil in Betrieb genommen werden. Zu bestücken sind vorerst nur die CPU (Z1), das EPROM (Z2) und drei ICs zur Dekodierung, nämlich Z12, Z13 und Z15 (74LS138, 74LS139, 74LS32). Beim Einschalten muß jetzt bereits ein Programm ausgeführt

werden: Solange der Video-Steuerbaustein nicht auf der Karte ist, verzweigt das Betriebssystem in eine Testroutine, bei der unter anderem zyklisch alle Ports angesprochen werden. Folglich sind auf den SELECT-Eingängen der I/O-Chips periodische LOW-Impulse von etwa 700 ns Dauer zu erwarten.

Diese Impulse sind abgreifbar an folgenden IC-Pins: Z6-6, Z7-11, Z8-14, Z9-30, Z14-1, Z33-1,2, Z30-23. Bei dem letzten IC, dem 6845, sind die Select-Impulse invertiert.

Wenn nichts zu sehen ist, sollte man zuerst versuchen, durch mehrfaches Rücksetzen der CPU (mit einem Stück Draht zwischen Pin 26 und 29) das Programm doch noch zu starten. Gelingt es, liegt der Fehler an der RESET-Leitung oder an dem Kondensator C21; andernfalls sind alle Signale am EPROM zu überprüfen. Kurzschlüsse und Unterbrechungen der Daten- und Adreßleitungen lassen sich im allgemeinen bereits an der Signalform erkennen.

Die Pegel auf den Adreßleitungen müssen sauber und ausgeprägt sein. Eine Datenleitung, deren Signalform von denen der sieben anderen abweicht, ist 'verdächtig'. Ohne Oszilloskop führt kein Weg daran vorbei, bei einem Fehler alle ICs wieder zu entfernen und die Leitungen mit dem Ohmmeter 'durchzuklingeln' beziehungsweise auf Kurzschlüsse, zum Beispiel durch unsauberes Löten, zu kontrollieren.

Jetzt kann ein kleiner Lautsprecher oder Kopfhörer an den SOUND-Ausgang angeschlossen werden. Nach Bestücken der ICs Z8 (74LS259), Z10 (1488) und der STI (Z9) muß nach dem Wiedereinschalten ein 1000-Hz-Pfeifton zu hören sein.

Das Schwierigste ist damit geschafft. Nun werden alle restlichen ICs bis auf Z32 (74LS244) und den VDC-Baustein Z30 eins nach dem anderen in die Fassungen gesetzt. Nach jedem Einsetzen sollte kontrolliert werden, ob der Pfeifton noch zu hören ist.

Nach Einsetzen von Z32 muß die Tonhöhe des Pfeiftons um eine Oktave abnehmen. Daran läßt sich das Funktionieren des 64-KByte-Hauptspeichers erkennen.

MODUS 3:
CCON ist ein Eingang, der die Ausgänge DATA1—8 abschaltet, wenn ein HIGH-Pegel angelegt wird. CC3 hat hier keine Funktion.

MODUS 1: J2/1—2, 3—4
MODUS 2: J2/2—3, 1—2
MODUS 3: J2/2—3

J3: Jumperfeld

Das Feld J3 besteht aus zwei Jumpern mit je 5 Stellungen, die von der CPU auf den Eingangsleitungen JS0 und JS1 abgefragt werden können. Näheres dazu in der Softwarebeschreibung im zweiten Teil.

(c-26) an. Soll das Reset-Signal ausschließlich vom Bus kommen, ist J5 zu öffnen; damit ist der interne Power-on-Reset abgeschaltet.

J6: V24/RS232-Baudrate

Die Baudrate der seriellen Schnittstelle wird normalerweise intern (von den STI-Timern C und D) erzeugt und steht an der Leitung BAUD zur Verfügung. Alternativ kann die Schnittstelle auch mit externer Baudrate über diese Leitung betrieben werden. Die Konfigurationen werden mit J6 (Tabelle 2) eingestellt.

Baudrate Sender	Empfänger	BAUD-Leitung	Verbindung
Timer C/16	Timer D/16	Timer D	J6/1—2, 3—4
Timer D/16	Timer D/16	Timer D	J6/2—4, 3—4
Timer C/16	BAUD/16	Eingang	J6/1—2
BAUD/16	BAUD/16	Eingang	J6/2—4

Tabelle 2. Auswahl der Baudratenerzeugung

J4: Zusatzkarte

Bei Verwendung der Farb-Zusatzkarte ist J4 zu öffnen.

J5: Power-on-Reset

Normalerweise erzeugt GRIP-1 beim Einschalten selbst ein Reset-Signal zur Initialisierung. Dieses Signal liegt am ECB-Bus

J7: ECB-Bus-Adresse

Durch Umstecken von J7 lassen sich die externen I/O-Adressen des Daten- und Statusports von C0h—C1h auf A0h—A1h ändern. Dies ist erforderlich, wenn C0h oder C1h auf dem System schon anderweitig belegt sind.

I/O-Adressen C0h, C1h:
J7/1—3, 2—4
I/O-Adressen A0h, A1h:
J7/1—2, 3—4

J8: PAGE-Flag

Normalerweise ist nur die Hälfte des Video-RAMs auf dem Bildschirm sichtbar, die durch das PAGE-Flag adressiert wurde. Wenn J8 umgesteckt wird, kann das gesamte Video-RAM angezeigt werden. Dies ist beim Zeilensprung-Verfahren (interlaced) erforderlich, da der sichtbare Teil des Speichers dann größer als 32 KByte ist. Auf die Adressierung des Speichers von der CPU her hat J8 keinen Einfluß.

Bildgröße max. 32 KByte:

J8/1—2

Bildgröße max. 64 KByte:

J8/2—3

J9: CPU-Taktrate

2MHz: J9/2—3

4 MHz: J9/1—2

J10: Pixel-Taktfrequenz

Zur Synchronisierung mit fremden Videosignalen kann der Bildpunkttakt extern — über die Leitung CKPIX — eingespeist werden. Dazu ist J10 zu öffnen. Normalerweise liegt auf CKPIX der interne 16-MHz-Systemtakt.

Auf dem Platinenlayout sind die Jumper J1—J10 durch Leiterbahnen voreingestellt. Bei einer Änderung müssen die entsprechenden Bahnen mit einem scharfen Messer durchtrennt werden.

Voreinstellung	Bedeutung
J1/2—3	2764 oder 27128
J2/1—2, 3—4	MODUS 1
J3: offen	S. Softwarebeschreibung
J4: geschlossen	Kein Farbzusatz
J5: geschlossen	Interner Reset
J6/1—2, 3—4	Interne Baudraten
J7/1—3, 2—4	Adressen C0h, C1h
J8/1—2	Bildgröße max. 32KByte
J9/1—2	CPU-Takt 4 MHz
J10: geschlossen	Interner Bildpunktakt

Tabelle 3. Jumper-Voreinstellungen

N1: ECB-Bus-Stecker			Leitung	Typ	Funktion
a	b	c			
1:	+5V	+5V	+5V:	I,U	Betriebsspannung
2:	D5	POE	+12V, -12V:	I,U	V24-Spannungen
3:	D6	GRD	-5V:	I,U	nicht benutzt
4:	D3	GWR	GND:	I,U	gemeinsame Masse
5:	D4	GD0	DO—D7:	IO,TS	Externer Datenbus
6:	A2	GD1	A0—A7:	I	Externer Adreßbus
7:	A4	XA0	RD,WR:	I	Extern lesen/schreiben
8:	A5	XA6	IORQ:	I	Externe Ein-/Ausgabe
9:	A6	GD2	NMI:	I	Vorrang-Interrupt
10:	xxx	GD3	PCL:	I/O,OD	Karte Rücksetzen
11:	xxx	XA1	IEI,IEO:	I,O	INT-Kette
12:	xxx	XA2	BAI,BAO:	I,O	DMA-Kette
13:	+12V	DIS	GD0—7:	IO,TS	Grafik-Datenbus
14:	-12V	GD4	XA0—7:	O,TS	Grafik-Adreßbus
15:	-5V	GD5	DISP:	O	8000h—FFFFh Select
16:	—	XA5	POE:	I/O	Video-RAM Select
17:	xxx	XA7	GRD,GWR:	IO,TS	Intern lesen/schreiben
18:	xxx	GD6	GIORQ:	IO,TS	Interne Ein-/Ausgabe
19:	—	GD7	STOP:	I	Interner DMA-Zugriff
20:	xxx	CAS	ADIS:	O	VDC-Zugriff
21:	xxx	XA3	RAS,CAS:	IO,TS	RAM-Steuersignale
22:	—	XA4	CKPIX:	I/O	Bildpunktakt
23:	BAI !	STOP	LDPIX:	O	Ladetakt
24:	xxx	GIORQ	VDO:	O,OD	Video-Signal
25:	BAO !	RAS	VSYN,HSYN:	O	Sync-Signale
26:	xxx	VDO			
27:	IORQ	VSYN			
28:	xxx	HSYN			
29:	xxx	ADIS			
30:	xxx	LDPIX			
31:	xxx	CKPIX			
32:	GND	GND			

xxx = reserviert für spätere Erweiterungen
— = zur freien Verwendung
! = abweichend von KONTRON-Busbelegung

Typ:
I = Eingang
O = Ausgang
ST = Schmitt-Trigger
OD = Offener Kollektor/Open Drain
TS = Tri-State
V24 = V24-Spannungspegel
I/O = Eingang/Ausgang, wählbar
IO = Eingang/Ausgang, umschaltbar
A = Analog-Ein-/Ausgang
U = Betriebsspannung

Tabelle 4. Bus-Belegung und Signalbezeichnungen

N2: Video-Signale		Leitung	Typ*	Funktion
01—02	GND BAS	GND:	O,U	gemeinsame Masse
03—04	VSYN VSYN	BAS:	O,OD	Video-Signal
05—06	HSYN HSYN	GREEN:	O,OD	Video-Signal TTL
07—08	GND —	VSYN,HSYN:	0	pos. Sync-Signale
09—10	GND GREEN	VSYN,HSYN:	O,OD	neg. Sync-Signale
11—12	GND —			
13—14	GND CKPIX	CKPIX:	I/O	Bildpunktakt (s. J10)
15—16	GND SOUND	SOUND:	O,A	NF-Ausgang

Für Monitore mit BAS-Eingang müssen die Leitungen BAS, VSYN und HSYN (Pins 2, 4, 6) zur Erzeugung des BAS-Signals miteinander verbunden werden.

* Siehe Tabelle 4

Tabelle 5. Bezeichnung und Lage der Video-Signale am Postenfeld N2

N3: Schnittstellen		Leitung	Typ*	Funktion
01—02	+5V +5V	+5V, -5V:	O,U	Versorgungsspannungen
03—04	DATA1 DATA2	+12V, -12V:	O,U	für externe Geräte
05—06	DATA3 DATA4	GND:	O,U	gemeinsame Masse
07—08	DATA5 DATA6			
09—10	DATA7 DATA8	DATA1—8:	O,TS	Centronics-Daten
11—12	STB BUSY	STB:	0	Übergabe-Impuls
13—14	INIT ERROR	BUSY:	IO,TS	Nicht empfangsbereit
15—16	CC1 CC2	INIT:	O,OD	Initialisieren
17—18	GND GND	ERROR:	I	Fehler
19—20	GND SOUND	CCON:	I/O	Steuerleitung (s. J2)
21—22	2 MHz SENSE			
23—24	LPEN -5V	TX:	O,V24	V24-Datenausgang
25—26	+12V -12V	RX:	I,ST	V24-Dateneingang
27—28	SKBD BAUD	RTS:	O,V24	Handshake-Ausgang
29—30	TX RX	CTS:	I,ST	Handshake-Eingang
31—32	RTS CTS	BAUD:	I/O	16facher Baudraten-Takt (s. J6)
33—34	GND GND			

N4: Schnittstellen		Leitung	Typ*	Funktion
01—02	+5V +5V	KBD1—8	IO,TS	Tastatur-Daten
03—04	KBD1 KBD2	KBSTB:	IO,TS	Übergabe-Impuls
05—06	KBD3 KBD4	KBF:	IO,TS	Nicht empfangsbereit
07—08	KBD5 KBD6	SKBD:	I,ST	Serieller Tastatur-Eingang
09—10	KBD7 KBD8			
11—12	KBSTB KBF	CC1—2:	0	Ausgangsleitungen
13—14	EXIN SENSE	SENSE:	I	Eingangslleitung
15—16	CC1 CCON	EXIN:	IO,TS	Interruptleitung
17—18	GND GND	2 MHz:	0	Taktsignal
19—20	+12V SOUND			
21—22	2 MHz SENSE	SOUND:	O,A	NF-Ausgang
23—24	LPEN -5V			
25—26	GND GND	LPEN:	I,A	Lichtgriffel-Impuls

* Siehe Tabelle 4

Tabelle 6. Bezeichnung und Lage der Signale an den Schnittstellen-Postenleisten N3 und N4

GRIP-1: Adreßbelegung

Der Speicherbereich ist folgendermaßen aufgeteilt:

- 0000h—3FFFh EPROM
- 4000h—4800h CPU-RAM
- 8000h—FFFFh VIDEO-RAM

Das Video-RAM besteht aus zwei 32-KByte-Blöcken (Pages), die über die Adressen 8000h—FFFFh angesprochen und mit dem PAGE-Flag umgeschaltet werden. Auf dem Bildschirm sind (von oben nach unten) zuerst Page 0 und dann

Page 1 abgebildet. Im Non-Interlaced-Modus ist allerdings nur ein Teil einer Page sichtbar.

Jeweils acht aufeinanderfolgende Bytes im Video-RAM bilden auf dem Schirm einen rechteckigen Block von 64 (8x8) Pixels. Die einzelnen Bytes bilden von oben nach unten die Pixelzellen des Blocks. Ein Ausschnitt des Bildschirms, beginnend an einer

Port	R/W	Bit	Name	Funktion
00h	—	—	STB	Strobe-Signal für die Centronics-Schnittstelle. Ein Ansprechen dieses Ports durch einen Schreib- oder Lesebefehl löst einen LOW-Impuls von ca. 700 ns Dauer auf der STB-Leitung aus.
10h	W	7	CC3	Ausgangs-Steuerleitung CCON, auch zum Abschalten der Centronics-Schnittstelle (s. J2).
11h	W	7	VOL0	Regelt in Kombination mit VOL1 die Lautstärke des Tongenerators nach folgender Tabelle: VOL1—0: 00 01 10 11 Ton: aus leise normal laut
12h	W	7	RTS	Handshake-Signal zur V24/RS232-Schnittstelle 0: Bereit zum Datenempfang
13h	W	7	PAGE	Schaltet den Zugriff von CPU und VDC zwischen der unteren und oberen 32K-Page des Video-RAMs um. 0: Video-RAM Page 0 selektiert 1: Video-RAM Page 1 selektiert
14h	W	7	CC1	Ausgangs-Steuerleitung für Zusatzfunktionen
15h	W	7	CC2	Ausgangs-Steuerleitung für Zusatzfunktionen
16h	W	7	FLASH	Regelt den Zugriff auf das Video-RAM. 0: Zugriff von VDC 1: Zugriff von CPU (Bild dunkel)
17h	W	7	VOL1	Tongenerator-Lautstärke (s. VOL0)
20h	R/W	0—7	IDR	Zugriff auf die indirekten STI-Register
21h	R	0	CTS	Handshake-Signal von der V24/RS232-Schnittstelle 0: Senden möglich 1: Warten
	R	1	DE	Position des Elektronenstrahls 0: Strahl im Dunkelfeld am Bildschirmrand 1: Strahl im Hellfeld
	R	2	CU	Cursor-Impuls; Cursorposition einstellbar über VDC-Register 14 und 15 0: Strahl außerhalb der Cursorposition 1: Strahl auf Cursorposition (ca. 500 ns)
	R	3	BUSY	Handshake-Signal vom Centronics-Interface 0: Senden möglich 1: Warten
	R	4	IB	Interrupt von 8255-Port B (Parallel-Tastatur) 0: Kein Interrupt 1: Interrupt von Tastatur ausgelöst
	R	5	SKB	Serieller Tastatureingang (invertiert)
	R	6	EXIN	Externer Interrupteingang für Zusatzfunktionen
22h	R/W	0—7	IPRB	Interrupt-Zustandsregister B
	R/W	0—7	IPRA	Interrupt-Zustandsregister A

GRIP-1: Jumperfunktionen

J1: EPROM-Typ

- 2732 (4 KByte): J1/1—2
- 2764 (8 KByte): J1/2—3
- 27128 (16 KByte): J1/2—3

J2: Datenausgänge der Centronics-Schnittstelle

Bei speziellen Anwendungen kann es sinnvoll sein, die Aus-

Blockgrenze mit Byte N, ist dem RAM nach dem Schema in Bild 6 zugeordnet.

Die Ports auf der Karte belegen die I/O-Adressen gemäß Tabelle 1.

Byte	0	1	2	3	4	5	6	7	0	1	2	3	4	5	6	7	0	1	2	...			
N	x	x	x	x	x	x	x	x	N+8	x	x	x	x	x	x	x	x	N+16	x	x	x	x	N+24
N+1	x	x	x	x	x	x	x	x	N+9	x	x	x	x	x	x	x	N+17	x	x	x	x	N+25	
N+2	x	x	x	x	x	x	x	x	N+10	x	x	x	x	x	x	N+18	x	x	x	x	N+26		
N+3	x	x	x	x	x	x	x	x	N+11	x	x	x	x	x	x	N+19	x	x	x	x	N+27		
N+4	x	x	x	x	x	x	x	x	N+12	x	x	x	x	x	x	N+20	x	x	x	x	N+28		
N+5	x	x	x	x	x	x	x	x	N+13	x	x	x	x	x	x	N+21	x	x	x	x	N+29		
N+6	x	x	x	x	x	x	x	x	N+14	x	x	x	x	x	x	N+22	x	x	x	x	N+30		
N+7	x	x	x	x	x	x	x	x	N+15	x	x	x	x	x	x	N+23	x	x	x	x	N+31		
N+768	x	x	x	x	x	x	x	x	N+776	x	x	x	x	x	x	N+784	x	x	x	x	N+792		
N+769	x	x	x	x	x	x	x	x	N+777	x	x	x	x	x	x	N+785	x	x	x	x	N+793		

Bild 6. Organisation des Bildspeichers

Port	R/W	Bit	Name	Funktion	
24h	R/W	0—7	ISRB	Interrupt-Serviceregister B	
25h	R/W	0—7	ISRA	Interrupt-Serviceregister A	
26h	R/W	0—7	IMRB	Interrupt-Maskenregister B	
27h	R/W	0—7	IMRA	Interrupt-Maskenregister A	
28h	R/W	0—7	PVR	Zeiger/Vektor-Register	
29h	R/W	0—7	TABC	Betriebsmodus für Timer A und B	
2Ah	R/W	0—7	TBDR	Timer B Daten (Melodiegenerator-Tonhöhe)	
2Bh	R/W	0—7	TADR	Timer A Daten	
2Ch	R/W	0—7	UCR	Betriebs-Modus der RS232-Schnittstelle	
2Dh	R/W	0—7	RSR	V24/RS232-Empfängerstatus	
2Eh	R/W	0—7	TSR	V24/RS232-Senderstatus	
2Fh	R/W	0—7	UDR	V24/RS232-Daten	
30h	—	—	LRS	Ansprechen dieses Ports setzt das LPS-Flag zurück und macht den Lichtgriffel-Detektor wieder 'scharf'.	
40h	R	0—2	LPA0—2	Lichtgriffel-Adreßbits innerhalb des 8x8-Pixel-Blocks. Der Block selbst wird von VDC-Register 16 und 17 bestimmt. Jeweils 8 einzelnen Pixeln des Blocks entspricht eine LPA-Adresse nach folgendem Schema: Spalte: 0 1 2 3 4 5 6 7 Zeile: 0 1 2 3 4 5 6 7 LPA2—1—0	
	R	3	SENSE	Eingangssignalleitung für Zusatzfunktionen	
	R	4—5	JS0—1	Status-Jumperfeld. Siehe Software-Beschreibung im zweiten Teil.	
	R	6	ERROR	Fehlermeldung vom Centronics-Interface 0: Fehler aufgetreten 1: Alles O.K.	
	R	7	LPS	Lichtgriffeldetektor 0: Nicht angesprochen 1: Lichtgriffel erkannt (rücksetzbar mit LRS)	
	50h	W	0—4	VAD	VDC-Registeradresse
	52h	W	0—7	VDW	VDC-Daten (schreiben in Register)
53h	R	0—7	VDR	VDC-Daten (lesen aus Register)	
60h	W	0—7	DATA	Datenport der Centronics-Schnittstelle	
70h	R/W	0—7	PA	8255-Port A (ECB-Bus)	
71h	R/W	0—7	PB	8255-Port B (Parallel-Tastatur)	
72h	R/W	0—7	PC	8255-Port C (Status für A und B)	
73h	W	0—7	PM	Betriebsmodus für Port A, B, C	

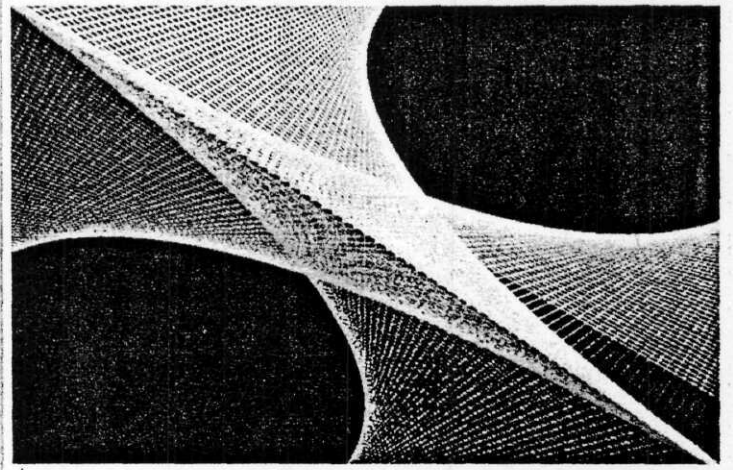
Tabelle 1. Adreßbelegung der internen Ports

gänge DATA1—8 in den hochohmigen Zustand zu versetzen. Dafür ist J2 und das Steuerflag CC2 vorgesehen. Es lassen sich die folgenden Modi einstellen:
MODUS 1:
Die Ausgänge DATA1—8 sind immer durchgeschaltet; CCON

ist eine Ausgangsleitung, die von CC3 gesteuert wird. Dieser Modus ist voreingestellt.
MODUS 2:
Die Ausgänge DATA1—8 werden hochohmig, sobald CC3 auf '1' gesetzt wird. CCON verhält sich wie in MODUS 1.

Johannes C. Lotter

Daß der GRIP-1 einiges kann, ließ sich bereits aus der Hardware-Beschreibung im ersten Teil entnehmen. Wie man ihn dazu bringt, sein Können zu demonstrieren, das erfahren Sie in diesem Artikel. Da wir noch ein paar Seiten für andere Beiträge frei lassen wollten, sahen wir uns gezwungen, Ihnen eine geballte Ladung konzentrierter Information zu verabreichen. Trotzdem, so richtig kurz ist der Artikel doch nicht geworden. . .



Grafik-Interface-Prozessor GRIP-1

Hochauflösende Grafik und ASCII-Darstellung für Rechner mit und ohne ECB-Bus, Teil 2: Software

GRIP-1 ist sowohl Grafik-Interface als auch ASCII-Terminal. Im ersten Fall wird weitgehend das Tektronix-Terminal 4010/4 emuliert, im zweiten orientiert sich Grip am TVI-950. Beide Emulationen sind nicht zu hundert Prozent eingehalten worden, aber das ist keineswegs ein Nachteil; denn etliche Features auch relativ moderner Standards stammen aus der Computer-Steinzeit. Bestes Beispiel, wenn auch aus einem anderen Bereich: Welcher CP/M-Anwender besitzt wohl einen Lochstreifen-Stanzer (Punch), den er als logisches Gerät ansprechen kann? Auf der einen Seite wurde deshalb Ballast weggelassen, auf der anderen Seite aber auch Nützliches hinzugefügt.

Bevor es ins Eingemachte geht, einige Bemerkungen zum Gesamtkonzept. Um die wichtigsten Befehle in allen Betriebsarten (und Emulationen) einheitlich zu halten, werden nicht die bekannten ESCAPE-Sequenzen verwendet, also Zeichenfolgen, die mit 1Bh eingeleitet werden,

sondern Doppel-ESCAPE-Sequenzen (1Bh 1Bh).

Zum ‚Hochfahren‘ des Interfaces wird man es im Lokal-Modus (durch Jumper J3 einstellbar, siehe Tabelle 1) betreiben. Dann wird kein Host-Rechner benötigt, und alle Zeichen, die von der Tastatur kommen, werden direkt von GRIP-1 bearbeitet. Im Unterschied dazu werden in Verbindung mit einem Host-Rechner die Tastaturdaten zunächst an den Host gesendet, dort verarbeitet und – je nach laufendem Programm – veranlaßt dieser den entsprechenden Bildaufbau.

Auf der GRIP-1-Platine befinden sich auch etliche Schnittstellen, nicht zuletzt, weil die zugehörige Host-Rechner-Karte (CPU, 128K RAM, Floppy-Controller) auch recht voll ist. Die Kommunikation zwischen (beliebigem) Host-Rechner und GRIP-1 findet grundsätzlich in ‚ASCII‘ statt. Wenn also beispielsweise dem Terminal vom Host ein User-Programm überspielt wird (näheres dazu siehe unten), so werden hexadezimale Bytes (zum Beispiel F7h) in ihre ASCII-Bestandteile (F $\hat{=}$ 46h, 7 $\hat{=}$ 37h) umcodiert und übertragen. Das

Terminal macht diese Codierung dann wieder rückgängig. Nur auf diese Art ist zu gewährleisten, daß GRIP-1 mit einem Rechner kommunizieren kann, dessen serielle Schnittstelle nur sieben Bits pro Zeichen übertragen kann. Man spricht dabei von einer Übertragung im Hex-Format.

Da der ‚normale‘ Betrieb eines Terminals aber im Austausch von ASCII-Zeichen besteht, ist der Betriebsfall mit Umcodierung auf einige Sonderfälle beschränkt, im wesentlichen auf die Ansteuerung der GRIP-Schnittstellen vom Host.

Allerdings ist auch ein Grafikmodus davon betroffen, wenn nämlich ein im Hauptrechner abgespeichertes Bild bitweise an das

Das von der CPU abfragbare Jumperfeld J3 besteht aus zwei Jumpern mit je 5 möglichen Positionen. Über den ersten Jumper läßt sich die Art der Ansteuerung durch den Hauptrechner (Host) einstellen.

Pos.	Host-Kanal
offen:	Host = ECB-Bus
1-2:	Host = V24, 19200 Baud, 7 Bit
2-3:	Host = V24, 9600 Baud, 7 Bit
4-5:	Host = V24, 2400 Baud, 7 Bit
5-6:	Host = Tastatur (Lokal-Modus)

Im Lokal-Modus werden die Daten von der Tastatur als Befehle interpretiert; auf diese Weise kann man die Karte auch ohne angeschlossenen Host-Rechner austesten.

Der zweite Jumper bestimmt die Art der Tastatur. Es lassen sich parallele und serielle ASCII-Tastaturen mit TTL- oder V24-Pegel und verschiedenen Baudraten und Datenlängen an GRIP-1 betreiben. Die Polarität der Daten wird am Ruhepegel erkannt.

Pos.	Tastatur-Art
offen:	Tastatur = Parallel mit Strobe, 8 Bit
7-8:	Tastatur = seriell, 1200 Baud, 8 Bit
8-9:	Tastatur = seriell, 1200 Baud, 7 Bit
10-11:	Tastatur = seriell, 600 Baud, 8 Bit
11-12:	Tastatur = seriell, 600 Baud, 7 Bit

Tabelle 1. Jumperfeld J3

Video-RAM des GRIP übergeben wird. Dieser Vorgang verlangsamt sich durch den Transfer von zwei ASCII-Zeichen pro Hex-Byte zwar, allerdings ist die Grafikausgabe über Ports schon prinzipbedingt immer langsam im Vergleich mit memory-mapped-organisierten Systemen (bei denen der Bildspeicher Bestandteil des Arbeitsspeichers vom Host-Rechner ist).

Deswegen beschreibt man auch völlig andere Wege, um mit Grafik-Terminals Grafiken schnell generieren zu können. Man macht die Terminals selbst bereits so intelligent, daß man das Terminal mit wenigen Steuerbefehlen anweisen kann, diverse Grafikoperationen, wie beispielsweise das Zeichnen von Linien selbständig durchzuführen. Über derartige Fähigkeiten verfügt natürlich auch GRIP-1 in seinem Grafikmodus.

Die Befehle . . .

Je nach Konfiguration der Host-Schnittstelle kann GRIP-1 Befehle und Daten mit 8 oder nur mit 7 Bit Wortlänge empfangen. Es lassen sich alle Funktionen auch mit nur 7 Bit steuern; trotzdem wurden einige 8-Bit-Kommandozeichen definiert, um gegebenenfalls die Übertragung zu beschleunigen. Im ECB-Bus-Betrieb stehen in jedem Fall 8 Bit zur Verfügung.

Die Reaktion auf ein Befehls- oder Datenbyte richtet sich nach dem Modus, in dem sich die Karte gerade befindet. Im TVI-Modus verhält sich GRIP-1 wie ein TVI950-Terminal, im TX-Modus wie ein Tektronix4010/4014-Grafikterminal mit Speicherbildröhre. Es sind wie erwähnt nicht sämtliche Befehle der beiden Terminals realisiert. Im TVI-Betrieb wurde das Blinken durch Schmalschrift ersetzt. Die verschiedenen Edit-Modi sind zu einem einzigen zusammengefaßt, die Attribute wurden dafür wesentlich erweitert. Neu ist die Möglichkeit, verschiedene Zeichensätze auf den Bildschirm zu bringen und Formeln darzustellen. Einige hardwarespezifische Befehle (Einstellen der Schnittstelle u.a.) wurden durch Dopplescape-Sequenzen ersetzt. Alle gebräuchlichen Kommandos, die von den Standard-Softwarepaketen (z.B. RDSTAR) benutzt werden, sind implementiert.

Die Ausführung von Befehlen,

die Änderungen am Bildschirm bewirken, erfolgt intern in zwei Schritten. Der „Hellprozeß“ übernimmt die Daten vom Host und bearbeitet sie für den „Dunkelprozeß“. In diesem werden sie dann auf den Bildschirm geschrieben. Um Bildstörungen auszuschließen, darf der Dunkelprozeß nur während der Dunkelphase des Bildschirms, also in den Rücklaufperioden des Elektronenstrahls, aktiv werden. Deshalb wechseln sich alle 20 Millisekunden der Hell- und der Dunkelprozeß je einmal ab. Die komplizierte Software-Struktur mit zwei Prozessen hat den Vorteil, daß auch bei Veränderungen auf dem Bildschirm das Bild selbst stabil und ruhig bleibt. Ohne den Dunkelprozeß würden – wie bei vielen anderen Videokarten und Terminals – in dieser Zeit weiße oder schwarze Streifen über den Bildschirm wandern.

Die meisten internen Datenströme zwischen asynchronen Prozessen laufen über Zwischenspeicher (Puffer), um die Geschwindigkeit der Karte zu erhöhen und Datenverlust auszuschließen. Es gibt Puffer für Befehle (Host-Puffer), für die Kommunikation zwischen Hell- und Dunkelprozeß (Fenster), für Daten von der Tastatur (Tastenspeicher), für eine Eingangsschnittstelle (Quellenpuffer) und für den Melodiegenerator (Musikpuffer). Der mit 30 KByte größte Zwischenspeicher ist der für die Ausgangsschnittstelle (Spooler). Der Zustand einiger Puffer wird in der Statuszeile am oberen Bildrand angezeigt.

Das Zeilenrollen (Scrollen) geschieht über Veränderung der Startadresse des Video-Speichers und erfolgt deswegen sehr schnell. Die vertikale Bildposition wird nach jedem Scrollen geringfügig (um einige Bildpunkte nach oben oder unten) verschoben. Dieser Effekt ist für den Benutzer nicht sichtbar und bewirkt, daß die Phosphorschicht des Bildschirms gleichmäßiger ausgenutzt und damit geschont wird. An einem Bildschirm, der jahrelang in Betrieb gewesen ist, lassen sich nämlich normalerweise die einzelnen Buchstabenpositionen bereits an den dunklen Flecken im Phosphor erkennen.

. . . im einzelnen

In den folgenden Kommandodarstellungen sind einige Befehle mit der Bemerkung „default“

versehen. Die durch diese Befehle eingestellten Parameter sind beim Einschalten oder Rücksetzen der Karte ausgewählt. Als erstes werden die Doppel-Escape-Sequenzen aufgeführt.

Parametereinstellung

ESC ESC 0 x

V24-Empfängerbaudrate einstellen

x	Baudrate
"0"	wie J3 (default)
"1"	19200 Baud
"2"	9600 Baud
"3"	4800 Baud
"4"	2400 Baud
"5"	1200 Baud
"6"	600 Baud
"7"	300 Baud
"8"	150 Baud
"9"	110 Baud
","	75 Baud
","	50 Baud

ESC ESC 1 x

V24-Senderbaudrate einstellen

x	Baudrate
"0"	wie J3 (default)
"1"	19200 Baud
"2"	9600 Baud
"3"	4800 Baud
"4"	2400 Baud
"5"	1200 Baud
"6"	600 Baud
"7"	300 Baud
"8"	150 Baud
"9"	110 Baud
","	75 Baud
","	50 Baud

ESC ESC 2 x

V24-Kontrollflags

x = 0. w1. w0. s1. s0. p1. p0.X

w1-0	Wortlänge
0 0	8 Bit
0 1	7 Bit (default)
1 0	6 Bit
1 1	5 bit

s1-0	Stop-Bits
0 1	1 (default)
1 0	1,5
1 1	2

p1-0	Parität
0 1	keine (default)
1 0	ungerade
1 1	gerade

X = 0: XON/XOFF-Protokoll aus (default)
X = 1: Protokoll ein

Beim XON/XOFF-Protokoll sendet die Schnittstelle ein X-OFF-Zeichen (13h), wenn während des Datenempfangs der Empfangspuffer überzulaufen droht (Platz nur noch für weniger als 16 Bytes). Daraufhin muß die angeschlossene Einheit das Senden unterbrechen. Ist der Puffer wieder leer, wird mit einem X-ON-Zeichen (11h) zum Weiter-senden aufgefordert.

Das XON-XOFF-Protokoll ist dann sinnvoll, wenn die Handshake-Leitungen RTS und CTS nicht benutzt werden können.

ESC ESC 3 x

Baudrate und Wortlänge für serielle Tastatur einstellen.

x	Baudrate, Wortlänge
"2"	9600 Baud, 7 Bit
"3"	4800 Baud, 7 Bit
"4"	2400 Baud, 7 Bit
"5"	1200 Baud, 7 Bit
"6"	600 Baud, 7 Bit
"7"	300 Baud, 7 Bit

The image shows three overlapping screenshots of a terminal window. Each screenshot displays a grid of characters. The top-left screenshot is labeled 'Index-Zeichensätze: 'ASCII'' and shows a standard ASCII character set. The top-right screenshot is labeled 'Deutsch' and shows a German character set including letters with umlauts and special characters. The bottom-left screenshot is labeled 'Skandinavisch' and shows a Scandinavian character set including letters with diacritics. The bottom-right screenshot is labeled 'Dänisch' and shows a Danish character set including letters with diacritics. The screenshots are tilted and overlap each other.