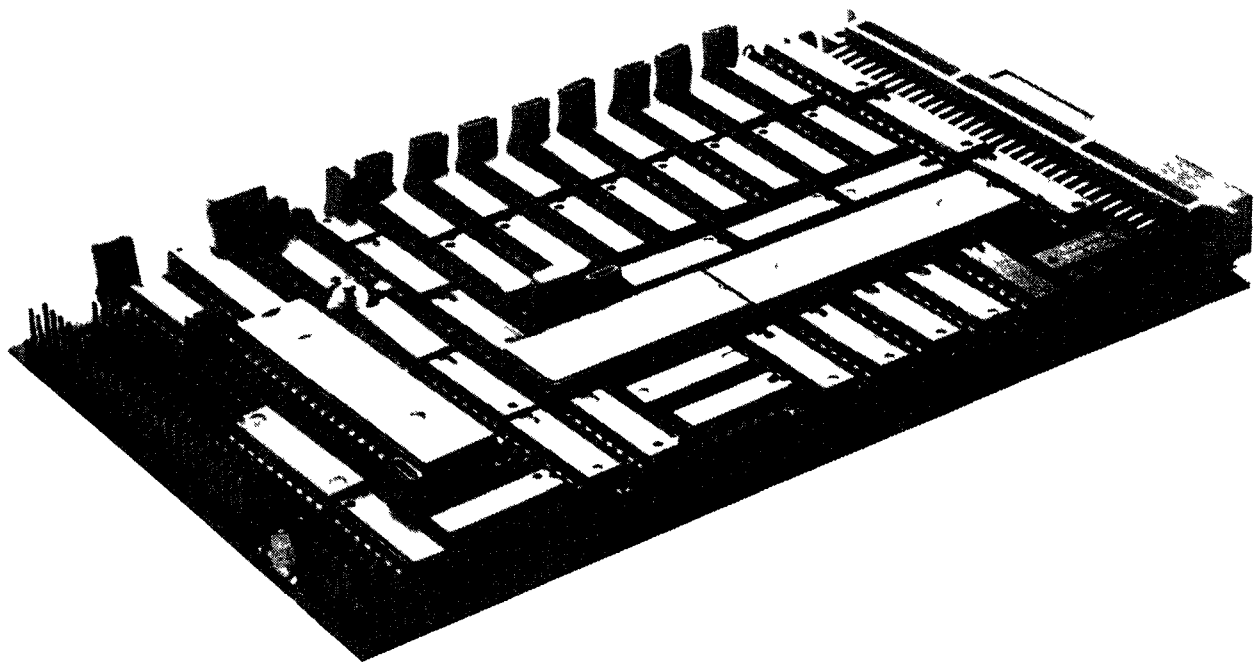


PROF-80

**Prozessor RAM-
Floppy Controller**

Handbuch



 **CONITEC**
J H Christian Lotter KG Datensysteme

Schuchardstraße 4 · 6100 Darmstadt · Telefon: (06151) 26013

I N H A L T S V E R Z E I C H N I S

Technische Daten	2
PROF-80 - CP/M auf einer Karte	3
Schaltung	3
Schnittstellen	4
Die Echtzeituhr	4
Floppy-Steuerung	5
Speicherverwaltung	7
Aufbau und Inbetriebnahme	8
Anschluß der Laufwerke	10
Software	12
Der Monitor	14
Monitor-Fehlermeldungen	20
Die Konsolenschnittstelle	21
Die Systempage	23
Speicherbelegung	24
Adressbelegung	25
Jumper	29
Fehlerschleife	31
Systempage	32
Schaltplan	33
Bestückungsplan	34
Stückliste	34
Steckerbelegungen	35

PROF-80 - t e c h n i s c h e D a t e n

- Prozessorkarte für ECB-Bus- oder Stand-alone-Systeme, ideal geeignet zum Betrieb mit CP/M 2.2 oder 3.0
- Z80-CPU, Systemtakt 4 oder 6 MHz (ohne interne Waitzyklen!)
- Memory-Management-Logik für 1 MByte Adressbereich, erzeugt die vier höherwertigen Adressbits A16-A19; Segmentgröße: 4 KByte
- 64 KByte oder 128 KByte RAM als Hauptspeicher auf der Karte
- 8 KByte Betriebssystem im EPROM mit Selbsttest, komfortablem Monitor und Bootstrap-Lader für CP/M; auch 16-KByte-EPROM (27128) einsetzbar
- Aufwendiger Floppy-Controller für bis zu 4 Maxi-, Mini- oder Micro-Laufwerke in beliebiger Kombination; einfache oder doppelte Schreibdichte (FM/MFM), auch bei Acht-Zoll-Betrieb; ein- oder zweiseitige Disketten; bis zu 80 Tracks; 34- und 50polige Steckeranschlüsse; alle Parameter per Software für jedes Laufwerk einzeln einstellbar; Motorsteuerung mit Drehzahlauswertung; selbstständige Typ- und Formaterkennung; mehrstufige Write-Precompensation; hochintegrierter PLL-Datenseparator (kein Abgleichen notwendig)
- 2 V24/RS232-Schnittstellen mit Steuersignalen (RTS/CTS) für Terminal (Vollduplex) und Drucker (Simplex), Baudraten per Jumper bzw. Software einstellbar
- Echtzeituhr/Kalender für Batterie/Akkupufferung
- Jumperfeld mit 25 Kombinationen für Systemparameter, von CPU abfragbar
- ECB-Bus-Anschluß, Daten, Adressen und Steuersignale gepuffert, voll Interrupt- und DMA-fähig, mit erweiterter Adressierung (A16-A19)
- Einstellbarer Wait-Zyklus-Generator, erlaubt den Anschluß langsamer Speicher-Erweiterungskarten
- Karte umkonfigurierbar zum Passiv-Betrieb mit externer CPU
- Stromversorgung: 5 Volt (ca. 1200 mA); für V24: +/- 12 Volt (20 mA)
- Platinengröße: 100x160 mm (Europaformat)

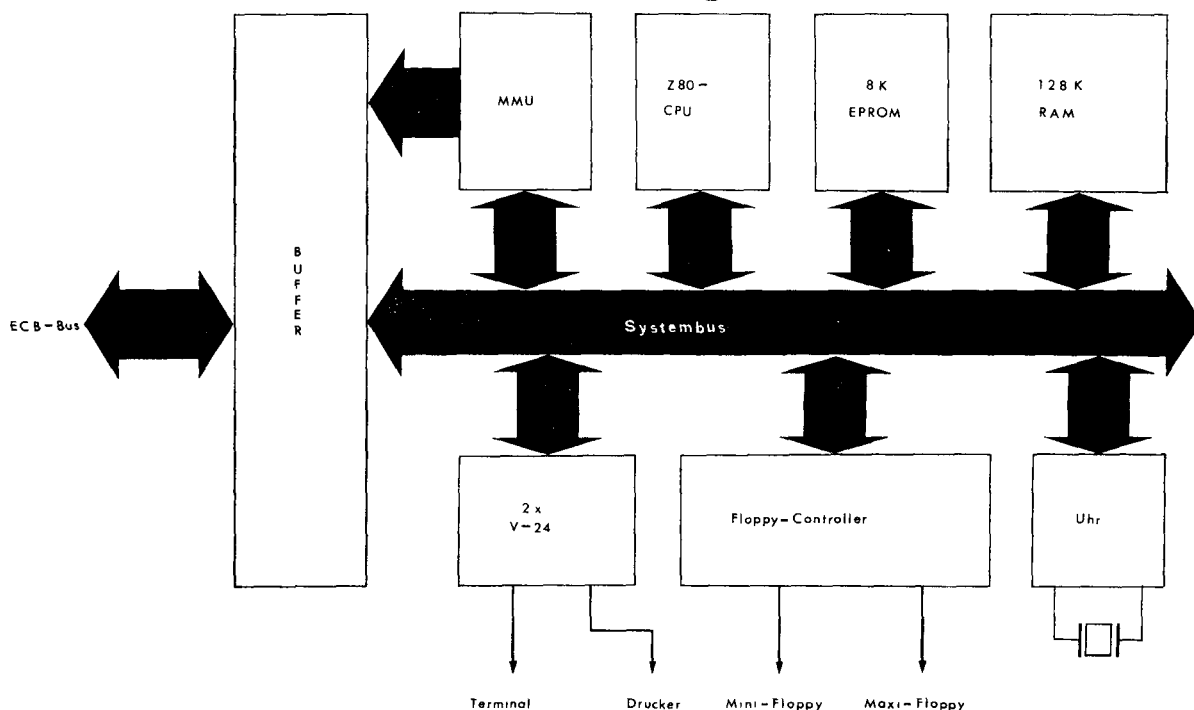
CP/M ist ein eingetragenes Warenzeichen von Digital Research.

- 2 -

PROF-80 - CP/M auf einer Karte

PROF-80 (Prozessor- und Floppykarte) ist für sich bereits ein komplettes CP/M-3.0-System, zusammengepackt auf einer Europaplatine. Obwohl die Karte zur Zusammenarbeit mit dem Grafikprozessor GRIP-1 ausgelegt ist, kann man sie auch ohne jede Erweiterung in Kombination mit Terminal und Drucker als Einplatinen-Rechner einsetzen.

PROF-80 verfügt über eine Z80-CPU mit Systemtakt bis zu 6 MHz, 128 KByte Hauptspeicher, eine Echtzeituhr, einen aufwendigen Floppycontroller, zwei serielle Schnittstellen und natürlich den voll gepufferten ECB-Bus-Anschluß. Das Blockschaltbild zeigt den internen Aufbau.



Schaltung

Der aus vier Invertern (Z2, Z3) und dem Quarz X1 aufgebaute Taktoszillator erzeugt den 4- bzw. 6-MHz-Takt für die CPU (Z1). Der Feldeffekt-Transistor T1 wird zur "Begradigung" der Taktflanken eingesetzt; bei schnellen Z80-Systeme (6 MHz) kann dies nämlich die Betriebssicherheit wesentlich verbessern.

Ein Schmitt-Trigger (Z47) sorgt mit Hilfe eines RC-Glieds (C1; der dazugehörige Widerstand ist in Z47 integriert) für den Reset-Impuls beim Einschalten.

Die internen Ports werden von dem Dekoder Z39 ausgewählt und liegen auf den Adressen D8h-DFh. Auf D8h wird ein aus zwei Multiplex-Latches (Z44, Z45) gebildetes Register angesprochen, mit dem sich 16 Steuerflags für den Floppy-Controller und andere Funktionen beeinflussen lassen.

Auch die Ausgangsleitungen der seriellen Schnittstellen werden von diesem Register bedient.

S c h n i t t s t e l l e n

Über den Tristate-Multiplexer Z41 können auf den Adressen DAh und DBh 8 interne Statusleitungen abgefragt werden. Drei Flag- und drei Statusleitungen sind für die Schnittstellen vorgesehen; die Treiber- und Empfängerbausteine Z46 und Z47 sorgen für die Pegelanpassung (V24- bzw. RS232-Norm). Es gibt eine Vollduplex-Schnittstelle für das Terminal und eine Simplex-Schnittstelle zum Ansteuern eines Druckers.

Beide Schnittstellen sind mit Handshake-Steuerleitungen versehen (RTS und CTS). Das RTS-Signal ist eine Aufforderung zur Datenübertragung an das Terminal (Request-To-Send). Sobald diese Leitung den +12-Volt-Pegel annimmt, ist PROF-80 zum Empfang der seriellen Daten bereit.

CTS (Clear-To-Send) entspricht RTS in umgekehrter Richtung; über dieses Signal wird die Karte vom angeschlossenen Peripheriegerät (Terminal oder Drucker) zum Senden aufgefordert. Beim Betrieb ohne Handshake muß die CTS-Leitung mit der +12-Volt-Spannung verbunden werden.

Da die Seriell-Parallel-Wandlung von der CPU übernommen wird, beträgt die erreichbare Übertragungsgeschwindigkeit maximal 9600 Baud. Über eine Steckbrücke (J6) kann der serielle Eingangskanal der Duplex-Schnittstelle gleichzeitig auf den Interrupt-Eingang der CPU geleitet werden. Sobald Daten eintreffen, wird dann durch das Startbit ein Mode-1-Interrupt ausgelöst.

Damit ist gewährleistet, daß kein Datenbyte von der Tastatur verloren gehen kann, auch wenn die CPU gerade mit anderen Dingen beschäftigt ist. **Wenn die Duplex-Schnittstelle nicht verwendet wird oder eine Zusatzkarte den Interrupt-Modus 2 braucht, ist J6 offenzulassen.** Im gebrückten Zustand kann sonst nämlich keine andere Interruptquelle mehr benutzt werden.

Weitere Flag- und Statusleitungen führen zu einem Jumperfeld (J4, J5), über das der CPU die System- und Schnittstellen-Konfiguration mitgeteilt wird. Es lassen sich insgesamt 25 Kombinationen mit zwei Jumpers einstellen, deren Bedeutung von der Software festgelegt wird (s.u.). Die gleichen Flags werden zum Ansteuern der Echtzeituhr (Z43) benutzt.

D i e E c h t z e i t u h r

Der Uhrenbaustein vom Typ uPD 1990 enthält Zähler und Register für Sekunden, Minuten, Stunden, Tag, Monat und Jahr. Uhrzeit und Datum werden vom Betriebssystem CP/M 3.0 benötigt, um für jeden Datensatz den Zeitpunkt der letzten Änderung im Inhaltsverzeichnis (Directory) einzutragen. Die Datenein- und -ausgabe der Uhr erfolgt seriell über ein internes Schieberegister. Die Taktfrequenz läßt sich über den Trimm-

kondensator (VC1) auf minimale Zeitabweichung einstellen.

Da der Uhrenbaustein nur wenige Microampere an Strom verbraucht, kann er an einer Pufferbatterie bzw. einem Nickel-Cadmium-Akku auch nach Abschalten des Systems weiterlaufen. Diese Batterie (mindestens 2.2 Volt) ist an die UBAT-Leitung des ECB-Bus anzuschließen; sie wird über D1 und R7 im Betriebszustand automatisch nachgeladen. Die Batterieanschlüsse sind auch auf der Karte (unterhalb von C23) direkt zugänglich.

F l o p p y - S t e u e r u n g

Die für den späteren Betrieb, die Geschwindigkeit und Datensicherheit wichtigste Peripherieeinheit ist natürlich der Floppy-Controller. Hier sollte man die wenigsten Kompromisse eingehen. Der Aufwand lohnt sich aber: PROF-80 kann praktisch alle Laufwerktypen - von 3- bis 8-Zoll, ein- oder zweiseitig - ansteuern, und dies sowohl in einfacher wie auch in doppelter Schreibdichte.

Als Floppy-Controller (Z38) wird der Baustein uPD765 von NEC benutzt, den es neuerdings auch als 8272 von Intel und als 6765 von Rockwell gibt. Er ist von der Softwareseite her komfortabler als alle anderen Controllertypen und bietet einige zusätzliche Vorteile, wie programmierbares Timing, Erkennen von Diskettenwechsel, automatisches Formatieren, direkten Sektorvergleich und gleichzeitiges Kopfpositionieren auf verschiedenen Laufwerken. Allerdings benötigt er einen Zusatzbaustein für Datenseparation und Schreib-Vorkompensation.

Der 9229B (Z40) ist für diese Zusatzfunktionen zuständig. Bei diesem IC handelt es sich um einen hochintegrierten Baustein zur Takterzeugung, Datenerkennung und Schreibkompensation für Floppy-Laufwerke. Er enthält unter anderem eine digitale PLL (Phase Locked Loop) zur Takt-Daten-Trennung. Diese Schaltung sorgt für hohe Datensicherheit, ohne daß irgend etwas abgeglichen oder eingestellt zu werden braucht.

Die Schreib-Vorkompensation dient dem zeitlichen Versetzen des Schreibimpulses. Das ist bei doppelter Aufzeichnungsdichte (Double Density) erforderlich, um eine physikalisch bedingte Verschiebung der magnetischen Flußwechsel auf der Diskette auszugleichen. Mit dem 9229 läßt sich der Korrekturfaktor in 6 Stufen über drei der Steuerflags (CO-C2) per Software einstellen. Dazu dienen die Eingänge PO-P2.

Der in der üblichen Schaltung mit zwei Invertern (Z3) aufgebaute 16-MHz-Quarzoszillator versorgt den 9229 mit der notwendigen Taktfrequenz. An sich enthält der Baustein bereits einen internen Oszillator, der nur einen kleinen Nachteil hat: er oszilliert nicht immer. Die Herstellerfirma wird diesem Zustand wahrscheinlich so bald nicht abhelfen (IC-Maskenänderungen sind teuer). Darum wurde sicherheitshalber der externe Taktgenerator vorgesehen. Der Rest des 9229 dagegen arbeitet so, wie er sollte.

Beim Austausch von Disketten zwischen verschiedenen CP/M-Systemen kann es Schwierigkeiten mit unterschiedlichen Controllertypen geben. Nach unseren Erfahrungen sind auf PROF-80 (d.h. mit dem Controller 765) formatierte Disketten überall lesbar, während die mit den WD179x- bzw. 279x-Typen formatierten Disketten manchmal nur auf dem gleichen System wieder eingelesen werden können.

Das passiert offenbar immer dann, wenn der erste Sektor einer Spur von den 179x/279x-Formatierprogrammen zu nahe am Indexloch angelegt wird. Darum sollten Disketten zum Datenaustausch immer, wenn möglich, mit dem 765 formatiert sein. Beschrieben und gelesen werden können sie dann von beiden Controllern. Voraussetzung ist natürlich übereinstimmendes Sektorformat!

Bei den modernen Gleichstrom-Floppylaufwerken kann i.a. zur Schonung von Magnetköpfen und Lagern der Motor abgestellt werden. Dazu ist der Timer NE555 (Z42) vorgesehen, der als Monoflop beschaltet ist. Vor jedem Diskettenzugriff wird ein Flag (MOTOR) kurz auf "0" gesetzt. Dies startet den Timer, und der Motor beginnt zu laufen. Etwa 10 Sekunden nach dem letzten Zugriff steht er dann wieder still. Diese Zeitspanne wird durch das RC-Glied R8-C6 bestimmt und kann, wenn gewünscht, durch Vergrößern von R8 entsprechend verlängert werden. Die Diode D2 erlaubt ständiges Nachtriggern des Monoflops.

Die Drehzahl des Laufwerkmotors läßt sich mit Hilfe des Indeximpulses über eine Statusleitung (INDEX) messen. Immer wenn das Index-Loch auf der rotierenden Diskette eine Lichtschranke im Laufwerk passiert, springt dieses Statusbit kurzzeitig auf "0".

Damit kann der Rechner nicht nur feststellen, wann der Motor auf Touren gekommen ist, sondern auch den Laufwerkstyp erkennen (Maxi, Mini oder Micro). 8-Zoll-Disketten drehen sich generell mit 360 U/min, 5-Zoll- und 3-Zoll-Scheiben dagegen mit 300 U/min. Einige neue Microlaufwerke, deren Datenübertragung wie bei den Maxis mit doppelter Geschwindigkeit erfolgt, haben eine Umdrehungszahl von 600 U/min.

Da nicht jedes Mini-Laufwerk über eine READY-Leitung verfügt, kann dieses Signal durch ein Flag simuliert werden. Eine weitere Leitung (IN USE) ist zum Steuern der Leuchtdiode vorgesehen, die sich bei allen Laufwerken auf der Frontplatte befindet. Alternativ läßt sich das gleiche Signal bei einigen Typen auch zum Betätigen des Türverschlusses (DOOR LOCK) verwenden. Die Leuchtdiode (LED) auf der Platine wird ebenfalls über diese Leitung aktiviert.

Zum Anschluß der Laufwerke gibt es zwei Steckerleisten. N3 ist für Mini- und Microfloppies, N4 für 8-Zoll-Maxifloppies vorgesehen. Beide Typen dürfen gleichzeitig angeschlossen werden. Da Minifloppy-Stecker nicht immer einheitlich sind, lassen sich einige Leitungen mit den Jumpfern J1 und J2 unterschiedlich konfigurieren.

Speicherverwaltung

Das 8-KByte-EPROM Z7 enthält das Betriebssystem von PROF-80 mit einem Monitorprogramm, Selbsttest-Routinen und dem Bootstrap-Lader zum Starten von CP/M. Der eigentliche RAM-Hauptspeicher auf der Karte (Z21-Z36) ist 128 KByte groß - doppelt soviel, wie die Z80-CPU überhaupt adressieren kann! Trotzdem wird eine solche Speichergröße von CP/M 3.0 benötigt. Um den Speicher voll ausnutzen zu können, muß man zu einem Trick greifen.

Auf der Karte befindet sich eine sogenannte **Memory-Management-Einheit** (MMU). Der (logische) 64-KByte-Adressbereich der CPU ist in 16 Segmente zu je 4 KByte eingeteilt. Gleichzeitig besteht der gesamte adressierbare (physikalische) Speicherbereich des Systems aus 16 Blocks zu je 64 KByte (16x64 KByte = 1 MByte).

Jedem Segment kann der entsprechende 4 KByte-Abschnitt (die "Kachel") irgendeines Blocks zugeordnet werden. Auf diese Weise lassen sich über den logischen Adressbereich immer diejenigen 16 Kacheln ansprechen, die den einzelnen Segmenten gerade zugeordnet sind.

Hauptbestandteil der MMU ist der schnelle 16x4-Bit-Speicherbaustein Z8. Seine 16 Zellen entsprechen den 16 Segmenten. Der 4-Bit-Code in jeder Zelle bestimmt den Speicherblock, dessen Kachel über das betreffende Segment angesprochen werden soll.

Die MMU kann mit den Z80-spezifischen Output-Befehlen über Register C auf der Adresse DEh programmiert werden. In der höherwertigen Hälfte von Register B steht dabei das Segment, die unteren 4 Bit des ausgegebenen Bytes bestimmen invertiert den zugeordneten Block. Dazu ein Beispiel; die folgenden Z80-Befehle legen die 2. Kachel von Block 10 (0Ah) auf den Adressbereich 2000h-2FFFh (Segment 2):

LD C,DEh ;Adresse der MMU
 LD B,20h ;Adressieren von Segment 2
 LD A,05h ;Block 10 (0Ah) invertiert
 OUT (C),A ;Danach ist Block 10 über Segment 2 ansprechbar

0E
 86
 3E
 ED79

Mit 16 solchen Ausgabebefehlen läßt sich der ganze Speicherbereich festlegen. Man muß allerdings aufpassen, daß das Programm nicht gerade das **eigene** Segment undefiniert und sich dadurch selbst ausblendet!

Hardwaremäßig werden die 16 64-KB-Speicherblocks über 4 höherwertige Adressleitungen (A16-A19) ausgewählt, die am ECB-Bus anliegen. Damit können handelsübliche 256K-Byte-RAM-Karten angesteuert werden. Von dem theoretisch möglichen Adressbereich (1 MByte) ist allerdings die Hälfte bereits von RAM und EPROM auf der Karte mehrfach belegt.

Die 2 64K-RAM-Bänke auf der Karte sind in 4 Blocks zu je 32 KByte aufgeteilt, wobei jeder Block sowohl den unteren Segmenten (Segment 0-7) wie auch den oberen (Segment 8-15) zugeordnet werden kann. Dadurch kann mit einem einzigen LDIR-Befehl von Bank zu Bank kopiert werden. Das RAM belegt die Blocks 4,5,12 und 13, das EPROM liegt auf Block 15.

Die Blocks 0-4 und 8-11 können externen RAM-Karten zugeordnet werden; so sind 512 KByte zusätzlich direkt adressierbar. Block 6, 7 und 14 sind intern belegt und dürfen nicht benutzt werden.

Ein Problem ist noch nicht angesprochen: Beim Einschalten der Karte ist der Speicherbereich noch nicht definiert, da die MMU ja noch ihrer Programmierung harrt. Sie bleibt darum nach Reset solange abgeschaltet, bis ein Systemflag (INIT) gesetzt wird. Im abgeschalteten Zustand werden die Adressleitungen A16-A19 hochohmig; sie sind mit Pull-up-Widerständen (WR1) auf "1" gezogen, so daß dann normalerweise Block 15 (das EPROM) auf allen Segmenten liegt. Stattdessen könnte aber auch über den Bus eine andere Adresse angelegt werden.

Im DMA-Betrieb ist die MMU ebenfalls abgeschaltet. Mit der entsprechenden Hardware, z.b. der erwähnten RAM-Karte, kann damit ein DMA-Transfer zwischen Kacheln erfolgen, die gar nicht im CPU-Adressbereich liegen. Durch Entfernen der Brücke J7 läßt sich diese Feature jedoch außer Kraft setzen, so daß die DMA-Einheit immer auf die gleichen Blocks wie die CPU zugreift.

Die auf der Karte verwendeten dynamischen RAMs speichern ihre Information in internen Kondensatoren und bedürfen daher ständiger Auffrischung. Dies geschieht automatisch bei jedem Befehlszyklus, so daß sich der Benutzer nicht darum zu kümmern braucht. Für Auffrischung und RAM-Ansteuerung sind die ICs Z14, Z15 und Z17 zuständig. Es dürfen nur RAMs mit 128 Refresh-Zyklen verwendet werden, aber das sind sowieso die häufigsten Typen.

Als letztes bleibt noch der ECB-Bus-Anschluß zu besprechen. Die Pufferbausteine Z5, Z6, Z10 und Z20 liefern ausreichende Pegel auf den Daten-, Adress- und Steuerleitungen, so daß noch mindestens 10-20 weitere Karten an den Bus angeschlossen werden können. Die aus den restlichen Gattern von Z9, Z11 und Z12 gebildete Logik sorgt dafür, daß die Puffer im richtigen Moment umschalten. Die Signalrichtung ist dabei abhängig von Lese-, Schreib- oder Interrupt-Quittungszyklus, internen oder externen Adressen und CPU- oder DMA-Zugriff.

A u f b a u u n d I n b e t r i e b n a h m e

Der Zusammenbau eines Computers ist immer eine knifflige Sache, und PROF-80 macht keine Ausnahme. Für die, die's trotzdem probieren wollen, ist hier der Aufbau mit Inbetriebnahme stufenweise beschrieben. Arbeitswerkzeuge sind ein feiner LötKolben (15-25 Watt), ein 5-Volt-Netzgerät zum Testen und - fast unentbehrlich - ein gutes Oszilloskop. Nützlich ist auch eine Leuchtlupe zur Kurzschlußsuche.

I. Als erstes sind alle IC-Sockel und die Steckerleisten einzulöten; anschließend kommen die Widerstände, Kondensatoren und Quarze an die

Reihe. Bei den drei Widerstands-Packs WR1, WR2 und WR3 ist der gemeinsame Anschluß (Pin 1) im allgemeinen mit einem Punkt markiert. Zur Not kann man anstelle der Packs auch Einzelwiderstände nehmen, die an einem Ende zusammengelötet sind.

Als letztes sollten die Dioden und der Feldeffekttransistor bestückt werden. Der Kathodenanschluß ist auf dem Bestückungsplan mit einem kurzen Strich und auf der Diode selbst mit einem farbigen Ring markiert.

II. Bei leeren IC-Sockeln wird jetzt die Versorgungsspannung angelegt. Es darf kein Strom fließen! Die Spannungsanschlüsse der IC-Sockel sind auf korrekte Betriebsspannung zu kontrollieren.

III. Die beiden 74S04 werden als erste ICs bestückt. An Pin 6 des CPU-Sockels muß der Systemtakt (4 oder 6 MHz) zu messen sein, auf Pin 11 des 9229 liegt ein 16 MHz-Signal.

IV. Nun wird das System auf Minimalebene in Betrieb genommen. Dazu sind CPU, EPROM, 1489, 74LS00 und die beiden 74LS32 in die Sockel zu setzen. Beim Einschalten springt die CPU in eine Testschleife. Daten-, Adress- und Steuersignale auf den CPU-Anschlüssen müssen sauber und ausgeprägt sein.

V. Nach Bestücken von 74LS10, 74S139 und den beiden 74LS259 gibt es bereits etwas zu sehen: Die Leuchtdiode auf der Karte blinkt mit etwa 2 Hz. Tut sie das nicht, sind alle Daten-, Adress- und Steuerleitungen mit dem Oszilloskop auf Unterbrechungen oder kurzschlußverdächtige Signalformen zu untersuchen.

VI. Nun werden der 74LS08, die drei 74LS245, 74LS243, 74LS258 und der 1488 eingesetzt. Danach kann an die V24-Schnittstelle GRIP-1 oder ein beliebiges Terminal angeschlossen werden. Jumperstellung von J4 und J5 beachten! Das Terminal sollte auf Vollduplex-Betrieb eingestellt sein. Wenn die Schnittstellen funktionieren, müssen alle eingetippten Zeichen auf den Bildschirm zurückgesendet werden; weiter tut sich noch nichts.

VII. Zur Inbetriebnahme des RAMs sind der 7406, der 74LS14, die beiden 74LS158, der 74LS175, der 74S189 und eine der Speicherbänke (Z22-36, untere oder obere Reihe) zu bestücken. Wenn das RAM funktioniert, muß das Blinken wieder aufhören (das allein beweist natürlich noch nichts).

P R O F - 8 0

Auf dem Bildschirm meldet sich das System (hoffentlich) mit:

PROF-80 MONITOR
64K RAM
Clock failure
Disc access not possible
:

Beim Einschalten führt das System einen Selbsttest durch. "Clock failure" weist auf das Fehlen der Uhr hin, die der Monitor dabei zum Feststellen des Systemtakts benötigt.

VIII. Nach Bestücken der restlichen Bausteine sollte die Meldung lauten:

PROF-80 MONITOR
128K RAM
SYSTEM SPEED xxxxxxxx Hz
Press (RETURN) to enter Monitor
or any other key to boot CP/M

Der Systemtakt wird nur dann korrekt angezeigt, wenn kein Wait-Zyklus eingestellt ist (J10 1-2, J11 offen). Ist die Karte soweit o.k., werden als letztes die Floppy-Laufwerke angeschlossen.

A n s c h l u ß d e r L a u f w e r k e

Grundsätzlich können fast alle gängigen Diskettenlaufwerke vom PROF-80 benutzt werden. Um jedoch ganz sicher zu sein, daß ein Drive an den PROF-80 angeschlossen werden kann, ist hier eine Liste aller notwendigen Signale vom und zum Laufwerk angegeben.

Signale, die für alle Laufwerke unbedingt erforderlich sind:

/DS1, /DS2, /DS3	Auswahl eines Laufwerks
/DIR	Spurwechsel-Richtung
/STEP	Spurwechsel
/WR DATA	Schreibdaten
/WR GATE	Schreiben ein
/INDEX	Indexloch-Impuls
/TRACK 0	Kopf auf Spur 0
/RD DATA	Lesedaten

Signale, die PROF-80 zusätzlich für spezielle Laufwerke liefert:

/DS4	Auswahl des vierten Laufwerkes
/HDLD	Kopf laden
/MOTOR ON	Motor ein (nur am Ministecker)
/MOTOR OFF	Motor aus (nur am Maxistecker)
/SIDE	Kopfauswahl
/LOW CUR	Schreibstrom niedrig
/IN USE	Leuchtanzeige/Türverriegelung

Die folgenden Signale werden vom PROF-80 zwar nicht unbedingt benötigt, sie erhöhen aber die Zugriffszeit (beim Ready-Signal), die Sicherheit oder den Komfort beim Benutzen des Computers.

/READY	Laufwerk bereit; bei einigen älteren Mini-Laufwerken gibt es dieses Signal nicht. PROF-80 erkennt dies durch Überprüfen des Index-Signals und simuliert die Ready-Leitung mit einem internen Flag.
/WR PT	Schreibschutz; Disketten, die mit einem Schreibschutz versehen sind, können nicht beschrieben werden.
/TWO SIDED	Wird nur von 8" Laufwerken geliefert und zeigt an, daß eine zweiseitig beschreibbare Diskette im Laufwerk ist. Dieses Signal wird nicht unbedingt benötigt, da auch ohne Two-Side-Signal die Rückseite der Diskette benutzt werden kann (natürlich nur, wenn das Laufwerk zwei Köpfe besitzt).
/DCHG	Diskettenwechsel. Kann von der Software (CP/M 3.0) ausgewertet werden.

Im allgemeinen kann die fabrikmäßige Voreinstellung der Jumper im Laufwerk belassen werden. Beim Anschluß mehrerer Floppies sind die Drive-Select-Jumper entsprechend den Laufwerksnummern einzustellen, die Pull-up-Widerstandspacks müssen bis auf eins entfernt werden. Näheres steht in dem betreffenden Laufwerk-Manual, das vor der Inbetriebnahme unbedingt gründlich konsultiert werden sollte.

Nach Abschluß der Hardware-Arbeiten kann man daran gehen, die Funktionen mit Hilfe des Monitorprogramms auszuprobieren.

P R O F - 8 0

S o f t w a r e

Ein Computer ist erst durch ein sinnvolles Programm arbeitsfähig. Da das RAM zusammen mit der Versorgungsspannung auch seine Daten verliert, besitzt der PROF-80 ein EPROM, das auch nach dem Abschalten der Versorgungsspannung seine Daten behält. Nach dem Einschalten des Computers oder nach Drücken der Reset-Taste wird die Programmkontrolle an das EPROM übergeben.

Die Aufgaben, die dieses EPROM übernimmt, sind folgende:

- 1.) Es führt einen Selbsttest des Computers durch und gibt entsprechende Fehlermeldungen auf dem Bildschirm aus.
- 2.) Es initialisiert verschiedene Speicherzellen im RAM.
- 3.) Das EPROM bietet die Möglichkeit das Betriebssystem CP/M von einer Diskette in das RAM zu laden und auszuführen. Viele Unterprogramme, die das BIOS des CP/M benötigt, sind im EPROM vorhanden (z.B. Disk I/O).
- 4.) Das EPROM beinhaltet einen Monitor-Teil, der den Computer auch ohne CP/M einsetzbar macht. Dieser Monitor stellt vorallem bei einer eventuellen Fehlersuche ein wichtiges Hilfsmittel dar.

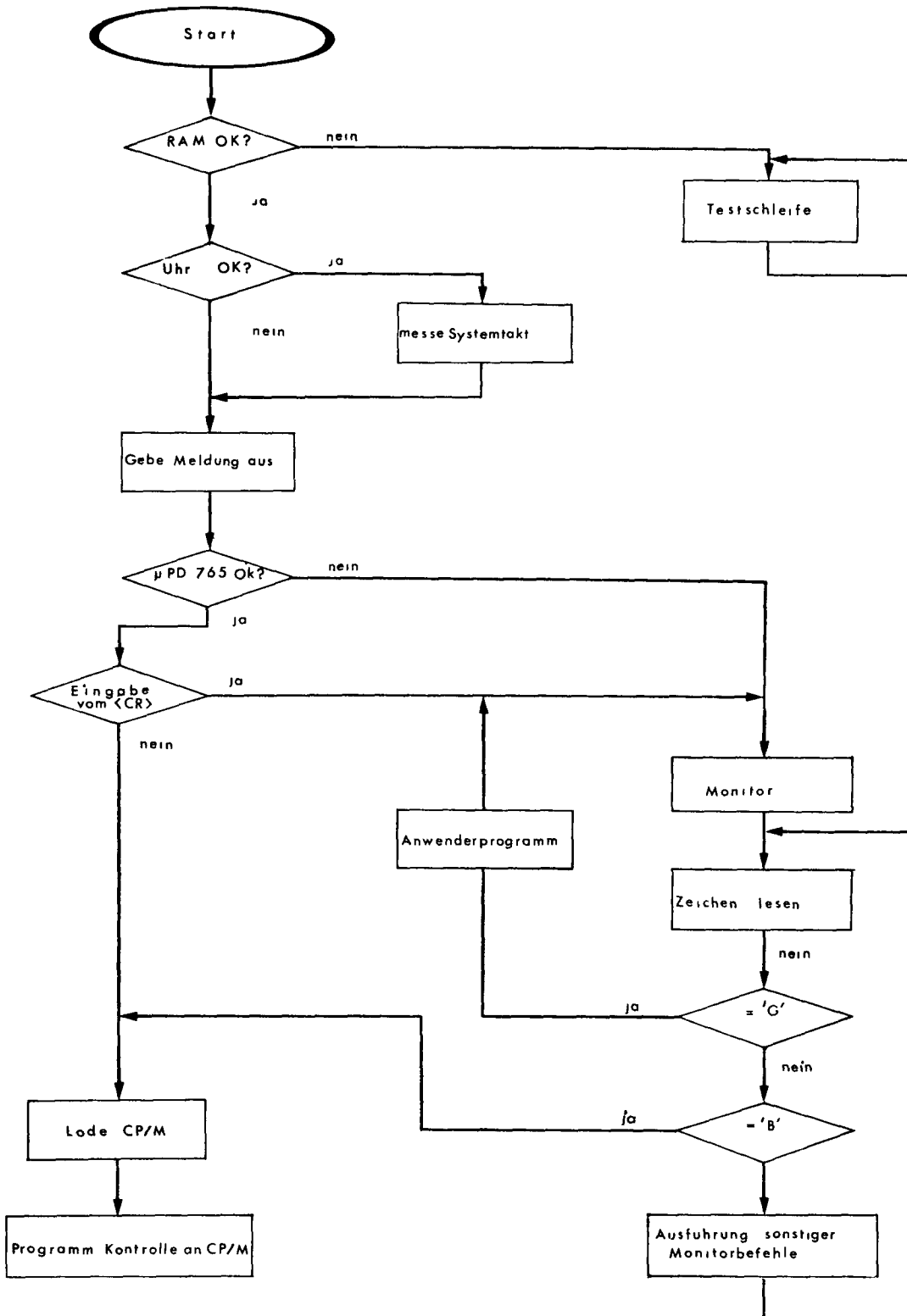
Nach dem Starten des Computers wird zuerst getestet, ob das RAM in Ordnung ist. Dabei treten folgende Möglichkeiten auf:

- 1.) Beide 64K-Banks sind fehlerhaft. Da kein Schreib-Lese-Speicher für Rücksprungadressen und Merzzellen zur Verfügung steht, sind auch die restlichen Programmteile des EPROMS nicht arbeitsfähig. Weil in diesem Fall auch keine Ausgabe auf den Bildschirm möglich ist, wird dieser Hardwarefehler durch ein Rechtecksignal von etwa 2 Hz an der "IN USE"-Leitung und durch Blinken der LED angezeigt. Bevor mit dem Computer gearbeitet werden kann, muß zumindest eine der beiden 64 k Banks funktionieren.

Außer dem 2 Hz-Signal wird der Pegel der RX-Leitung auf die TX-Leitung gegeben und der Pegel der CTS-Leitung auf die RTS-Leitung gegeben; dadurch ist es möglich, diese vier Leitungen auf ihre Funktion zu prüfen.

- 2.) Nur eine 64K-Bank ist in Ordnung. Diejenige Bank, die o.k. ist, wird eingeschaltet, das EPROM überlagert dabei den Bereich 0000h bis 1FFFh. Der Computer ist jetzt arbeitsfähig und gibt auf dem Bildschirm aus, welche Bank in Ordnung ist.
- 3.) Beide 64K-Banks sind in Ordnung. Es wird die logische Bank 0 eingeschaltet, wobei das EPROM den Bereich 0000h bis 1FFFh überlagert.

Die Blink-Schleife, die bei defektem RAM angesprungen wird, ist am Ende dieses Handbuchs aufgelistet. Das Flußdiagramm stellt die internen Funktionsabläufe im EPROM dar.



Nach dem Testen der RAM's wird geprüft, ob die Echtzeituhr funktioniert. Wenn dies der Fall ist, wird mit ihrer Hilfe die Taktrate des Computers gemessen und das Datum und die Zeit auf dem Bildschirm ausgegeben. Die gemessene Systemfrequenz wird als Dezimalzahl auf dem Bildschirm ausgegeben.

Falls wegen eines Fehlers in der Uhr die Systemfrequenz nicht gemessen werden kann, wird angenommen, daß es sich um ein 4 MHz-System handelt. Die Systemfrequenz/100 wird in den Speicherzellen FF07h-FF08h als Hexadezimalzahl abgelegt und dient dazu, die Baudrate der beiden seriellen Kanäle auf der PROF-80 Karte auch bei unterschiedlichen Prozessortaktraten konstant zu halten.

Als letztes wird getestet, ob der Floppy-Controller-Baustein o.k. ist. Ist dies nicht der Fall, dann erfolgt eine Fehlermeldung, und es wird zum Monitor gesprungen. Ist alles in Ordnung, erfolgt die Aufforderung, eine CP/M Diskette in Laufwerk A zu legen und irgendeine Taste zu drücken, um das Betriebssystem zu laden oder aber durch Drücken der Return-Taste den Monitor zu starten.

D e r M o n i t o r

Nach dem Starten des Monitors erscheint die Meldung "Monitor" mit einem nachfolgenden Doppelpunkt als Bereitschaftszeichen auf dem Bildschirm. Der Computer wartet nun auf die Eingabe eines Monitor-Befehls.

Alle eingegebenen Kleinbuchstaben werden vom Monitor in Großbuchstaben umgewandelt (einzige Ausnahme hiervon bildet die Register-Angabe im X-Befehl).

Ein Befehl wird durch Tippen eines einzigen Buchstabens eingeleitet. Der Computer ergänzt dann diesen Buchstaben durch einen kurzen Text, der die Funktion des Befehls angibt. Je nachdem, um welchen Befehl es sich handelt, müssen nun noch einige Parameter eingegeben werden, um den Befehl mit den nötigen Daten zu versorgen. Nach der Ausführung des Monitor-Befehls kehrt der Computer wieder auf die Befehlseingabe-Ebene zurück. Eine Ausnahme bilden der B-Befehl, der CP/M zur Ausführung bringt, und der G-Befehl, der ein Anwender-Programm im Arbeitsspeicher ausführt.

Alle Zahlenwerte, die eingegeben werden, sind Hexadezimalzahlen (einzige Ausnahme bildet die Eingabe des Datums und der Uhrzeit). Es sind dabei immer nur die letzten vier (bei Byte-Werten die letzten zwei) Ziffern gültig; somit ist es möglich, falsch eingegebene Zahlen zu korrigieren. Gibt man weniger als vier Hexadezimalziffern ein, so werden diese durch führende Nullen ergänzt (die Eingabe von "7" entspricht "0007"). Alle Zeichen, die keine Hexadezimalziffern sind, werden ignoriert.

Die Ausgabe von Zahlenwerten erfolgt meist in hexadezimaler Darstellung, jedoch geben einige Befehle auch Werte in dezimaler Form aus,

diese sind durch ein vorangestelltes #-Zeichen gekennzeichnet.

Bei der Beschreibung der Monitor-Befehle werden folgende Abkürzungen verwandt:

- sadr Angabe der Startadresse eines Speicherbereichs
- eadr Angabe der Endadresse eines Speicherbereichs. Ist "eadr" kleiner "sadr", dann wird "eadr" gleich "sadr" gesetzt.
- dadr Angabe der Zieladresse eines Speicherbereiches
- adr allgemeine Angabe einer Speicheradresse
- padr Portadresse. Bei den I- und O-Befehlen wird die volle 16 Bit Adresse als Portadresse ausgegeben.
- byte zweistellige Hexadezimalzahl
- snr Anzahl der Sektoren, die bei dem R- bzw. W-Befehl übertragen werden.
Wird versucht, über das Spurende hinauszulesen (schreiben), dann wird zwar eine Fehlermeldung ausgegeben, die Übertragung bis zum letzten Sektor auf der Spur findet jedoch statt.
- reg Buchstabe, der ein entsprechendes Z80-Register kennzeichnet. Die Zweitregister werden mit kleinen Buchstaben gekennzeichnet, dies ist der einzige Fall, bei dem zwischen großen und kleinen Buchstaben unterschieden wird. Folgende Registerangaben sind erlaubt: A,B,C,D,E,F,H,L,M,P,S,a,b,c,d,e,f,h,l,m,X,Y,I,R.
Die einzelnen Register sind bei der Beschreibung des X-Befehls erläutert.
- d Buchstabe für Laufwerkskennung. Es werden maximal vier Laufwerke mit den Bezeichnungen A,B,C,D unterschieden.
- CR Return-Taste. Die meisten Befehle werden durch Eingabe der Return-Taste abgeschlossen.
- , Trennzeichen. Es kann sowohl ein Komma als auch ein Leerzeichen eingegeben werden. Das Trennzeichen dient zum Trennen von verschiedenen Eingabe-Parametern und zum Weiterschalten bei den Befehlen A,S und X.
- () Eingabe-Parameter, die in Klammern stehen, können bei Bedarf weggelassen werden.
- /// Von Eingabe-Parametern die zwischen Schrägstrichen stehen, muß genau einer ausgewählt werden.

Jetzt folgt die Beschreibung der Befehle im Einzelnen. Eingaben, die

der Benutzer machen muß, sind unterstrichen!

Address for read (write) from (to) disk d

Es werden das Laufwerk, die Spur, die Seite und der Sektor für einen nachfolgenden R- bzw. W-Befehl angezeigt. Spur, Seite und Sektor können durch Eingeben von neuen Werten neu gesetzt werden (Eingabe von neuen Werten wie beim X-Befehl).

Boot CP/M

Dieser Befehl lädt den ersten Sektor von Spur 0, Laufwerk A in den Arbeitsspeicher und verzweigt dann auf das in Sektor 1 stehende Programm. Der Befehl dient im allgemeinen dazu, das CP/M Betriebssystem von der Diskette zu laden und auszuführen. Der B-Befehl wird auch ausgeführt, wenn nach dem Starten des Computers nicht mit RETURN in den Monitor gesprungen wird, sondern irgendeine andere Taste gedrückt wird.

Check drive d

Dieser Befehl hat zwei Funktionen: Er dient erstens dazu, das Format der Diskette im Laufwerk, das mit "d" spezifiziert wird, zu erkennen und zweitens ein Laufwerk für nachfolgende A-,R- oder W-Befehle einzuloggen. Nach Eingabe dieses Befehles werden die ID-Felder auf Spur 1 des angegebenen Laufwerks gelesen. Dabei wird folgendes festgestellt:

- 1.) Mini- oder Maxi-Format
- 2.) Anzahl der Köpfe (1 oder 2)
- 3.) Single- oder Double-Density
- 4.) Anzahl der Bytes pro Sektor
- 5.) Anzahl der Sektoren pro Spur

Die Werte werden auf dem Bildschirm in dezimaler Form dargestellt. Bei Laufwerken, die das "Two-Sided"-Signal nicht liefern können, wird bei der Anzahl der Köpfe immer eine "1" ausgegeben; die Möglichkeit, trotzdem auf die zweite Seite der Diskette zuzugreifen, bleibt davon natürlich unberührt.

Soll das Format auf einer anderen Spur als auf Spur 1 getestet werden, so ist die Spur-Nr. in Speicherzelle FF25h einzutragen!

Display memory (sadr)(,eadr) CR

Der Speicherbereich von "sadr" bis "eadr" wird auf dem Bildschirm in hexadezimaler und ASCII Darstellung ausgegeben. Wird "sadr" weggelassen, dann wird ab der zuletzt mit dem D-Befehl ausgegebenen Speicherzelle +1 ausgegeben. Wird ",eadr" weggelassen, so wird bis "sadr"+256 ausgegeben. Durch Drücken der Escape-Taste wird die Ausgabe abgebrochen, durch

Drücken einer anderen Taste gestoppt und durch erneutes Drücken wieder gestartet.

EPROM end location adr

Dieser Befehl gibt die letzte im EPROM benutzte Adresse an. Eigene Programme (z.B. Schnittstellentreiber) können hinter die Adresse "adr" ins EPROM einprogrammiert werden.

Fill memory sadr,eadr,byte CR

Der Speicherbereich "sadr" bis "eadr" wird mit dem Wert von "byte" gefüllt.

Go to (adr) CR

Mit diesem Befehl können Programme, die sich im Arbeitsspeicher befinden, zur Ausführung gebracht werden. Es werden die mit dem X-Befehl gesetzten Register in den Prozessor geladen, und die Programmsteuerung verzweigt nach "adr". Taucht irgendwo im Anwenderprogramm ein RST 7 auf (FFh), dann wird der Inhalt aller Register gerettet und die Kontrolle wieder an den Monitor übergeben; der X-Befehl zeigt dann den neuen Stand der Register an.

Wird "adr" weggelassen, so wird auf die Adresse, die im P-Register steht, (siehe X-Befehl) verzweigt.

Help

Nach Eingabe von "H" werden alle zur Verfügung stehenden Befehle aufgelistet.

In port padr CR

Es wird ein Byte vom I/O-Kanal mit der Adresse "padr" eingelesen und in hexadezimaler und binärer Form auf dem Bildschirm ausgegeben.

List time

Nach der Eingabe von "L" erscheinen Datum und Uhrzeit auf dem Bildschirm.

Move memory sadr,eadr,dadr CR

Der Speicherbereich "sadr" bis "eadr" wird Byte für Byte nach "dadr"

kopiert.

New date and time set

Dieser Befehl dient zum Setzen der Uhr. Das genaue Format der Eingabe wird nach dem Eingeben des N-Befehls auf dem Bildschirm angezeigt und ist mit dem "DATE SET"-Kommando des CP/M 3.0 identisch.

Out port padr,byte CR

Der mit "byte" angegebene Wert wird über die I/O Adresse "padr" ausgegeben.

Read from drive d adr,snr CR

Bevor dieser Befehl angewendet wird, muß mit dem C-Befehl ein Laufwerk eingeloggt und mit dem A-Befehl eine Adresse auf der Diskette eingestellt worden sein. Der R-Befehl lädt die mit "snr" angegebene Anzahl von Sektoren von der Diskette in den Arbeitsspeicher ab Adresse "adr". Zu beachten ist, daß die Anzahl der gelesenen Bytes von der Sektorgröße abhängig ist!

Substitute memory adr,

Die mit "adr" angegebene Speicherzelle wird angezeigt und kann durch Eingeben eines neuen Wertes verändert werden. Mit "," wird die nächste Speicherzelle angezeigt und mit "CR" wird zur Befehls-Eingabe zurückgekehrt. Wird bei einer Speicherzelle kein neuer Wert eingegeben, sondern mit "," zur nächsten Zelle gesprungen, dann bleibt der alte Wert erhalten.

Test memory sadr,eadr CR

Der Speicherbereich "sadr" bis "eadr" wird, ohne die Inhalte zu zerstören, getestet. Fehlerhafte Bits werden auf dem Bildschirm angezeigt; eine "0" bedeutet dabei: Bit ist o.k.; eine "1" bedeutet: Bit ist nicht o.k.. Dieser Speicher-Test kann nur ganz schwerwiegende RAM-Fehler erkennen (wenn sich ein Bit nicht verändern läßt). Um den Speicher endgültig zu prüfen, sollte unter CP/M ein Speichertest gestartet werden.

Durch Drücken der Escape-Taste wird die Ausgabe abgebrochen, durch Drücken einer anderen Taste gestoppt und durch erneutes Drücken wieder gestartet.

Verify memory *sadr, eadr, dadr* CR

Der Speicherbereich "sadr" bis "eadr" wird mit dem Bereich, der bei "dadr" beginnt, Byte für Byte paarweise verglichen. Stimmen zwei Bytes nicht überein, so werden sie auf dem Bildschirm ausgegeben.

Durch Drücken der Escape-Taste wird die Ausgabe abgebrochen, durch Drücken einer anderen Taste gestoppt und durch erneutes Drücken wieder gestartet.

Write to drive *d adr, snr* CR

Siehe hierzu die Beschreibung des R-Befehls. Im Gegensatz zum R-Befehl werden jedoch die Daten vom RAM auf die Diskette geschrieben.

X Register /CR/reg/

Dieser Befehl dient zum Anzeigen und Ändern der Z80-Register, die beim G-Befehl in den Prozessor geladen werden bzw. die nach Ausführung einer RST 7 Anweisung im Prozessor stehen.

Nach Eingabe von "X" und "CR" werden alle Register angezeigt, kleine Buchstaben stehen für Z80-Zweitregister.

Nach Eingabe von "X" und "reg" wird das mit "reg" spezifizierte Register angezeigt und kann durch Eingeben eines neuen Wertes verändert werden. Mit "," wird zum nächsten Register gesprungen (Reihenfolge siehe Beschreibung von "reg") und mit "CR" zur Befehls-Eingabe zurückgekehrt. Wenn kein neuer Wert eingegeben wird, sondern mit "," zum nächsten Register gesprungen wird, dann bleibt der alte Wert erhalten. Die einzelnen Register haben folgende Bedeutung:

A,B,C, Es handelt sich hier um die gleichnamigen 8-Bit Z80-D,E,H,L Register.

F Diese 8-Bit enthalten die Z80 Bedingungsbits. Die einzelnen Bitpositionen haben folgende Bedeutung:

- Bit 0 Carry-Flag
- Bit 1 Add/Subtract-Flag
- Bit 2 Parity/Overflow-Flag
- Bit 3 nicht verwendet
- Bit 4 Half-Carry-Flag
- Bit 5 nicht verwendet
- Bit 6 Zero-Flag
- Bit 7 Sign-Flag

M Das HL-Registerpaar ist mit dem Buchstaben "M" als 16-Bit Register einzeln ansprechbar.

- P Hier steht eine 16-Bit Adresse, die bei dem G-Befehl als Default-Adresse benutzt wird. Nachdem im Anwenderprogramm eine RST 7 Anweisung aufgetreten ist, wird hier die Adresse, die dieser Anweisung folgt, abgelegt.
- S Stackpointer des Anwenderprogramms
- X Z80 Indexregister X (16-Bit)
- Y Z80 Indexregister Y (16-Bit)
- I Z80 Interruptvektor-Register (8-Bit)
- R Z80 Refresh-Register (8-Bit)

M o n i t o r - F e h l e r m e l d u n g e n

What?

Diese Fehlermeldung erfolgt bei allen Syntaxfehlern.

Can not boot

Falls beim Laden des CP/M Betriebssystems ein Fehler auftaucht, erfolgt diese Meldung.

Clock failure

Wird beim Selbsttest ein fehlerhaftes Verhalten der Echtzeituhr (uPD 1990) erkannt, dann werden die Befehle G und N gesperrt, und die Fehlermeldung erscheint auf dem Bildschirm.

Disk not correct

Diese Meldung erscheint, falls beim B- oder C-Befehl das Format der Diskette nicht erkannt werden konnte.

Drive access not possible

Wird beim Selbsttest ein fehlerhaftes Verhalten des Floppy Controllers (uPD 765) erkannt, dann werden die Befehle A,B,C,R und W gesperrt, und die Fehlermeldung erscheint auf dem Bildschirm.

Drive not ready, retry (Y/N)?

Das angesprochene Laufwerk ist nach einem B-,C-,R- oder W-Befehl nicht betriebsbereit (z.B keine Diskette im Laufwerk). Durch Eingeben von "Y" wird der Zugriff auf das Laufwerk wiederholt, durch Eingeben von "N" wird zur Monitor-Befehleingabe zurückgekehrt.

Read error on d , track fxx, head fx, sector fx

Taucht beim Lesen von der Diskette ein Fehler auf, dann wird diese Fehlermeldung ausgegeben. Zusätzlich werden noch die Status Bytes 1 und 2 des uPD 765 im Klartext angezeigt.

Write error on d, track fxx, head fx, sector fx

Siehe "Read error...", Fehler ist jedoch beim Schreiben auf die Diskette aufgetreten.

D i e K o n s o l e n s c h n i t t s t e l l e

Mittels Jumperfeld 4 kann eine von vier Schnittstellen als Konsole ausgewählt werden:

- 1.) Wird kein Jumper gesetzt, dann wird die Grafik-Karte GRIP-1 als Konsole benutzt.
- 2.) Wird ein Jumper auf J4/1-3 gesetzt, dann ist die Duplex-Schnittstelle auf der PROF-80 Karte als Konsole definiert. Dies ist die einzige Jumperstellung bei der die RX-Leitung einen Interrupt auslösen muß; der Jumper J6 ist deshalb zu setzen.

Liefert das Terminal kein CTS-Signal, dann muß diese Leitung auf +12 Volt gelegt werden, da mit der Ausgabe eines Zeichens solange gewartet wird, bis CTS aktiv ist.
- 3.) Ein Jumper auf J4/2-4 wählt die Schnittstelle USER1 aus. Soll eine eigene Schnittstelle als Konsolenschnittstelle benutzt werden, so können die Treiber in das EPROM einprogrammiert werden. Mit dieser Jumperstellung werden dann alle Konsolen Ein-Ausgaben auf diese Treiber geleitet.
- 4.) Ein Jumper auf J4/3-5 wählt die Schnittstelle USER2 aus, sonst wie J4/2-4.
- 5.) Wird J4/4-6 gesetzt, so wird keine Konsole für das EPROM ausgewählt, sondern sofort nach dem Selbsttest und der Initialisierung das Betriebssystem gebootet. Die Konsolenzuweisung erfolgt vom BIOS des CP/M.

P R O F - 8 0

Mit **Jumperfeld 5** wird die Baudrate der Duplex-Schnittstelle auf der PROF-80 Karte eingestellt:

Kein Jumper	9600 Baud
J5/1-3	4800 Baud
J5/2-4	2400 Baud
J5/3-5	1200 Baud
J5/4-6	300 Baud

Mit dem **E-Befehl** kann ermittelt werden, wo sich die letzte benutzte Speicherzelle des EPROM's befindet. Hinter diese Adresse können eigene Schnittstellentreiber einprogrammiert werden. Damit diese Schnittstellen auch vom Monitor und vom CP/M benutzt werden können, steht am Anfang des EPROM's ein Sprungvektor. Die Sprünge müssen auf die neu eingetragenen Benutzererroutinen zeigen. Im Original-EPROM zeigen diese Sprünge auf die Treiber der Duplex-Schnittstelle.

0090h Hier ist ein Sprung auf eine Initialisierungsroutine für die eigenen Treiber einzutragen. Wird keine Initialisierung benötigt, dann muß hier eine RET Anweisung (C9h) stehen.

0078h USER1 IN. Es wird solange gewartet, bis ein Zeichen empfangen wird. Nach dem Verlassen der Routine muß dieses Zeichen im Akku stehen.

007Bh USER1 OUT. In Register C steht ein Zeichen, das über die Schnittstelle ausgegeben werden muß. Vor dem Verlassen der Routine muß das ausgegebene Zeichen (Register C) in den Akku kopiert werden!

007Eh USER1 IN STATUS. Wenn die Schnittstelle ein Zeichen empfangen hat, dann muß im Akku FFh übergeben werden und das Zero-Flag zurückgesetzt sein. Wurde kein Zeichen empfangen, dann wird eine 0 im Akku übergeben; das Zero-Flag muß dann gesetzt sein.

0081h USER1 OUT STATUS. Wenn die Schnittstelle bereit ist, ein Zeichen zu senden, dann muß FFh im Akku übergeben werden. Ist die Schnittstelle noch nicht bereit, dann wird eine 0 im Akku übergeben.

0084h USER2 IN (siehe USER1 IN)

0087h USER2 OUT (siehe USER1 OUT)

008Ah USER2 IN STATUS (siehe USER1 IN STATUS)

008Dh USER2 OUT STATUS (siehe USER1 OUT STATUS)

Zu beachten ist, daß mit Ausnahme des Akku's kein Register verändert werden darf!

D i e S y s t e m p a g e

Der RAM Bereich FFO0h bis FFFFh in der logischen Bank 0 ist als Systempage definiert. Dieser Speicherbereich wird vom EPROM initialisiert und erfüllt zwei Aufgaben:

- 1.) Sollen 8" double density Disketten gelesen und geschrieben werden, dann muß etwa alle 13 uS ein Byte übertragen werden. Diese Zeit reicht nicht aus, um vor jeder Übertragung das Master-Register des uPD 765 zu lesen und dann zu entscheiden, ob ein Byte übertragen werden kann, ob noch gewartet werden muß oder ob die Übertragung von Daten beendet ist. Die meisten Floppy-Controller besitzen deshalb einen DMA-Baustein, der die Aufgabe der Datenübertragung übernimmt.

Bei der PROF-80 wurde ein anderer Weg gewählt: vor der Datenübertragung wird das H-Register der CPU auf FFh gesetzt, danach wird das Master-Register des uPD 765 nach Register L gelesen und ein JP (HL) ausgeführt. Dieser Sprung führt in Abhängigkeit des Master-Registers des uPD 765 auf genau definierte Speicherplätze in der Page FFh. An diesen Stellen stehen dann kurze Programmteile, die die Datenübertragung zwischen RAM und Floppy-Controller übernehmen.

- 2.) Der Speicherbereich FFO0h bis FFFFh ist also durchsetzt mit kleinen Programmstücken, die den Floppy-Controller bedienen. Da diese Programmstücke relativ wenig Platz beanspruchen, sind in der Systempage noch sehr viele Bytes frei. Bis auf den Stack und die Merzzellen für die Register (siehe X-Befehl) befinden sich deshalb alle RAM-Zellen, die vom EPROM benutzt werden, ebenfalls in dieser Page.

Die einzelnen Speicherzellen in der Systempage sind am Ende des Handbuchs aufgelistet. Es handelt es sich um globale Variablen, die den aktuellen Zustand des Computers angeben. Sie werden sowohl vom EPROM als auch vom CP/M BIOS benutzt; ein Überschreiben führt mit hoher Wahrscheinlichkeit zum Systemabsturz.

P R O F - 8 0

S p e i c h e r b e l e g u n g

Mit der Speicherverwaltungslogik können maximal sechzehn 64K-Blocks angesprochen werden. Acht dieser Blocks sind schon für RAM und EPROM auf der PROF80-Karte vergeben:

- Block 6,7, 14,15 In diesen vier Blocks wiederholt sich das EPROM alle 8K Byte. Im Monitorbetrieb sind die ersten beiden 4K-Segmente des CPU-Adressbereiches auf Block 15 geschaltet.
- Block 5,13 Diese beiden Blocks bilden zusammen die logische Bank 0. Sie wird im CP/M 2.2 als TPA- und Systembereich genutzt, im CP/M 3.0 wird sie für Sektorbuffer, CCP-Zwischenspeicher und die "gebankten" Systemteile verwendet.
- Block 4,12 Diese beiden Blocks bilden zusammen die logische Bank 1. Sie wird vom CP/M 2.2 als RAM-Floppy und CCP/BDOS-Zwischenspeicher angesprochen, das CP/M 3.0 benutzt diese Bank für seinen TPA-Bereich und den resistenten Teil von BDOS und BIOS.

Die restlichen acht Blocks sind für RAM-Erweiterungen vorgesehen und können vom CP/M aus als RAM-Floppy oder Sektorbuffer (bei CP/M 3.0) genutzt werden.

A d r e s s b e l e g u n g

Port R/W	Bit	Name	Bedeutung	
D8h	W	0-7	FLR	Flag-Register. Die Flags sind in zwei Gruppen (FA0-FA7 und FBO-FB7) aufgeteilt; durch einen Port-Schreibbefehl auf D8h lassen sich zwei Flags - jeweils eins aus jeder Gruppe - mit folgendem Befehlsbyte ändern:

Bit	7	6	5	4	3	2	1	0
	FA	SA2	SA1	SA0	SB2	SB1	SBO	FB

FA und FB bestimmen die neuen Werte, SA0-SA2 und SBO-SB2 die Nummer des Flags der jeweiligen Gruppe. Beim Einschalten sind alle Flags auf "0" gesetzt.

SA2-0	Flag	Bedeutung
000	CO/TDI	Die Flags CO-C2 erfüllen mehrere Funktionen. Sie steuern den Zustand des Jumperfeldes J4-5 (s.u.), die Verzögerungszeit für die Schreibvorkompensation, den Zugriff auf die Echtzeituhr und die Frequenz am Uhren-Testausgang TP.
001	C1	
010	C2	

C2	C1	CO	Uhr-Register	Kompensation	5"/8"
0	0	0	Halten	keine	
0	0	1	Schieben	125/62.5	ns
0	1	0	Zeit setzen	250/125	ns
0	1	1	Zeit lesen	375/187.5	ns
1	0	0	TP=32 Hz	500/250	ns
1	0	1	TP=64 Hz	500/250	ns
1	1	0	TP=256 Hz	625/312.5	ns
1	1	1	TP=2048 Hz	625/312.5	ns

CO wird gleichzeitig als serieller Dateneingang für die Uhr benutzt.

011	READY	Erzeugt ein internes READY-Signal für Floppylaufwerke, die selbst kein solches Signal liefern (z.B. einige Minilaufwerke). "1": READY intern "0": READY extern
100	TCK	Takt für das Uhren-Schieberegister.

SA2-0	Flag	Bedeutung
101	IN USE	Steuerleitung für interne LED sowie Leuchtanzeige/ Verriegelung des Laufwerks. "1": LED/Leuchtanzeige/Verriegelung ein "0": Inaktiv
110	/MOTOR	Triggert das Monoflop für den Laufwerksmotor. "0": Motor ein "1": Motor nach 10 Sek. aus
111	SELECT	Ermöglicht das Ansprechen von Laufwerken über den Controller (Selektierung). "1": Selektierung ein "0": Selektierung gesperrt

SB2-0	Flag	Bedeutung
000	RESF	Rücksetzimpuls für den Floppy-Controller. Ein "1"-Impuls stoppt alle Floppy-Operationen und initialisiert den Controller.
001	MINI	Laufwerkstyp "0": Maxi- oder Maxi-kompatibles Micro-Laufwerk "1": Mini- oder Mini-kompatibles Micro-Laufwerk
010	/RTS	Ready-To-Send-Ausgang zur Duplex-Schnittstelle. "0": Aufforderung zum Senden "1": Nicht senden, Eingang blockiert
011	TX	Datenausgang zur Duplex-Schnittstelle (Terminal).
100	/MSTOP	Stoppt den Laufwerksmotor sofort, unabhängig von der 10-Sekunden-Verzögerung. "0": Motor aus "1": Motor gesteuert von Monoflop und MOTOR-Flag
101	TXP	Datenausgang zur Simplex - Schnittstelle (Drucker).
110	TSTB	Kommandoimpuls (Strobe) für die Uhr. Ein "1"-Impuls aktiviert den über CO-C2 voreingestellten Zustand.
111	MME	Einschalten der Memory-Management-Einheit (MMU). "1": MMU aktiv "0": MMU inaktiv, EPROM bzw. externe MMU aktiviert.

Beim Einschalten der Karte oder CPU-Reset werden alle Flags auf "0" gesetzt.

Port	R/W	Bit	Name	Bedeutung
D9h	-	-	-	Nicht verwenden.
DAh	R	0	/RX	Invertierte Eingangsdaten von der Duplex-Schnittstelle (Terminal).
DAh	R	4	CTS	Clear-To-Send-Eingang von der Duplex-Schnittstelle. "1": Schnittstelle empfangsbereit "0": Schnittstelle blockiert
DAh	R	5	/INDEX	Index-Eingang vom Floppy-Laufwerk. Kurzzeitig (für ca. 1 ms) auf "0", sobald das Index-Loch die Lichtschranke passiert.
DAh	R	7	CTSP	Clear-To-Send-Eingang von der Simplex-Schnittstelle (Drucker). "1": Drucker empfangsbereit "0": Drucker beschäftigt
DBh	R	0	MOTOR	Zustand des Floppy-Motors "1": Motor steht "0": Motor läuft
DBh	R	4-5	JS4-5	Jumperfeld. Jede Leitung kann 5 Zustände annehmen: - immer auf "0" (kein Jumper) - immer auf "1" (Stellung 1-3) - C0 invertiert (Stellung 2-4) - C1 invertiert (Stellung 3-5) - C2 invertiert (Stellung 4-6) Die Bedeutung der Jumperpositionen hängt von der Software ab (s. Beschreibung).
DBh	R	7	/TDO	Serieller Datenausgang der Uhr (invertiert).
DCh	R	0-3	FDB1-4	Status der Floppy-Laufwerke 1-4. "0": Laufwerk frei für Lesen/Schreiben "1": Laufwerk positioniert gerade
DCh	R	4	CB	Status des Floppy-Controllers. "1": Lesen/Schreiben von/auf Diskette "0": bereit für neue Befehle
DCh	R	5	EXM	Befehlsphase des Floppy-Controllers. "1": Ausführungsphase "0": Ergebnis- oder Kommandophase

Port	R/W	Bit	Name	Bedeutung
DCh	R	6	DIO	Daten-Transferrichtung des Floppy-Controllers. "1": zur CPU (Lesedaten oder Status) "0": zum Controller (Schreibdaten oder Kommando)
DCh	R	7	RQM	Handshake-Bit zur Floppy-Datenübertragung. "1": bereit zum Transfer "0": nicht bereit, warten
DDh	R/W	0-7	FDCD	Daten-, Kommando- und Statusregister des Floppy-Controllers.
DEh	W	0-3	MMU	siehe DFh.
DFh	W	0-3	MMU	MMU-Blockregister. Es kann mit OUTI-, OTIR- oder OUT (C),R-Befehlen angesprochen werden. In Register C muß dabei der Wert DFh oder DEh stehen. Für jedes Segment gibt es ein Blockregister, das über Register B der CPU ausgewählt wird (Tabelle 1). Der dem Segment zugeordnete Block ergibt sich aus dem in DFh eingeschriebenen Wert (BLK). Von den 16 Blocks sind einige schon auf der Karte belegt (Tabelle 2). Die Kacheln wiederholen sich bei den internen RAM-Blocks ab Segment 8, bei dem EPROM-Block ab Segment 2.

Tabelle 1			:	Tabelle 2		
Reg. B	Segment	Adressbereich	:	BLK	Block	Bedeutung
00h	0	0000h-0FFFh	:	00h	15	EPROM (8/16 KByte)
10h	1	1000h-1FFFh	:	01h	14	gesperrt
20h	2	2000h-2FFFh	:	02h	13	RAM 4 (32 KByte)
30h	3	3000h-3FFFh	:	03h	12	RAM 3 (32 KByte)
40h	4	4000h-4FFFh	:	04h	11	frei (64 KByte)
50h	5	5000h-5FFFh	:	05h	10	frei (64 KByte)
60h	6	6000h-6FFFh	:	06h	9	frei (64 KByte)
70h	7	7000h-7FFFh	:	07h	8	frei (64 KByte)
80h	8	8000h-8FFFh	:	08h	7	gesperrt
90h	9	9000h-9FFFh	:	09h	6	gesperrt
AOh	10	A000h-AFFFh	:	0Ah	5	RAM 2 (32 KByte)
BOh	11	B000h-BFFFh	:	0Bh	4	RAM 1 (32 KByte)
COh	12	C000h-CFFFh	:	0Ch	3	frei (64 KByte)
DOh	13	D000h-DFFFh	:	0Dh	2	frei (64 KByte)
EOh	14	E000h-EFFFh	:	0Eh	1	frei (64 KByte)
FOh	15	F000h-FFFFh	:	0Fh	0	frei (64 KByte)

1 Bank 0
2
3 Bank 1

P R O F - 8 0

J u m p e r

- J1 RDY/HDL D Bestimmt die Funktion von Leitung 2 des Minifloppy-Steckers N3.
Pos. 1-2: /HDL D (default)
Pos. 2-3: /READY
- J2 RDY/DCHG Bestimmt die Funktion von Leitung 34 von N3.
Pos. 1-2: /DCHG
Pos. 2-3: /READY (default)
- J3 PORT-ADR. Pos. 1-2 und 3-4: Portadressen D8h-DFh (default).
Pos. 1-4 und 2-3: Portadressen E8h-EFh.
- J4 KONSOLE Bestimmt das Verhalten der Karte beim Einschalten und die Schnittstelle, über die die Kommunikation mit dem Benutzer erfolgt (Konsole).
- | | | |
|--------|------------------|---------------------|
| Pos. | Start-Einsprung | Konsole |
| Offen: | Monitor | GRIP-1 |
| 1-3: | Monitor | V24 DUPLEX |
| 2-4: | Monitor | USER1 |
| 3-5: | Monitor | USER2 |
| 3-6: | Bootstrap (CP/M) | vom BIOS zugewiesen |
- In der Stellung 1-3 muß der Jumper J6 (INT) gebrückt sein.
- J5 BAUD Baudrate der V24-Duplex-Schnittstelle.
- | | |
|--------|-----------|
| Offen: | 9600 Baud |
| 1-3: | 4800 Baud |
| 2-4: | 2400 Baud |
| 3-5: | 1200 Baud |
| 4-6: | 300 Baud |
- Bei 9600 Baud erfolgt die Übertragung mit einem Fehler von ca. 3 %. Den meisten Terminals macht diese Abweichung allerdings nichts aus.
- J6 INT Gebrückt: Interrupt von der seriellen Datenleitung.
(nur für Interrupt-Modus 1)
Offen: Interrupt vom ECB-Bus, Interrupt-Modus 2.

P R O F - 8 0

- J7 DMA-MMU Gebrückt: DMA-Karte hat eigene MMU (default).
Offen: DMA benutzt PROF-MMU (für systemfremde
DMA-Karten).
- J8 AKTIV Gebrückt: PROF ist CPU-Karte (default).
Offen: PROF ist reine Port/Speicher-Karte (CPU-
Sockel leer, Pin 23 mit Pin 29 verbunden).
In dieser Stellung kann PROF-80 mit einer
anderen CPU-Karte vom ECB-Bus aus ange-
steuert werden.
- J9 EPROM-TYP Pos. 1-2: 2732/2764 (default)
Pos. 2-3: 27128
- J10 WAIT1 Offen: Wait-Zyklus über J11.
Pos. 2-3: Wait-Zyklus nur bei internem Speicher-
zugriff.
Pos. 1-2: Kein interner Wait-Zyklus.
- J11 WAIT2 Offen: Wait-Zyklus bei jedem Speicherzugriff.
Gebrückt: Wait-Zyklus nur bei externem Speicher-
zugriff.
- J12 WRITE Polarität des /WR DATA-Signals. Bei einigen älteren
oder exotischen Laufwerken ist die Polarität
wichtig.

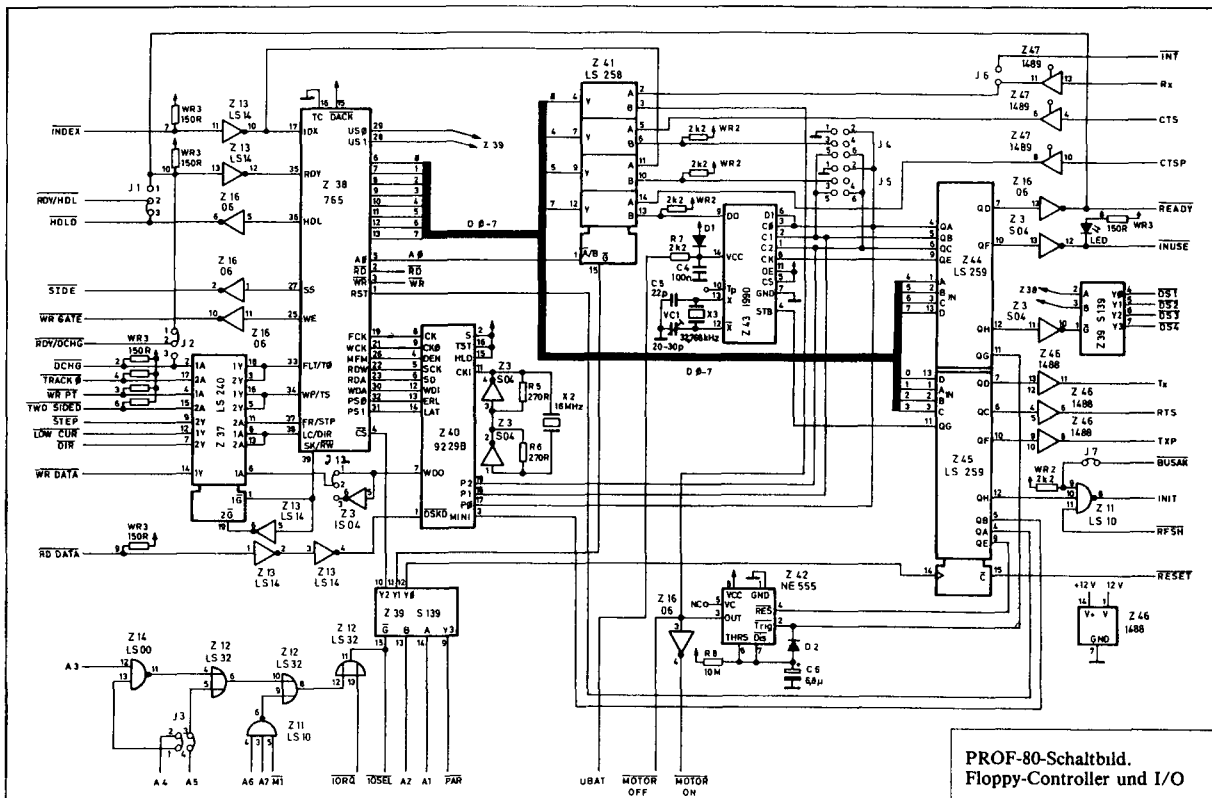
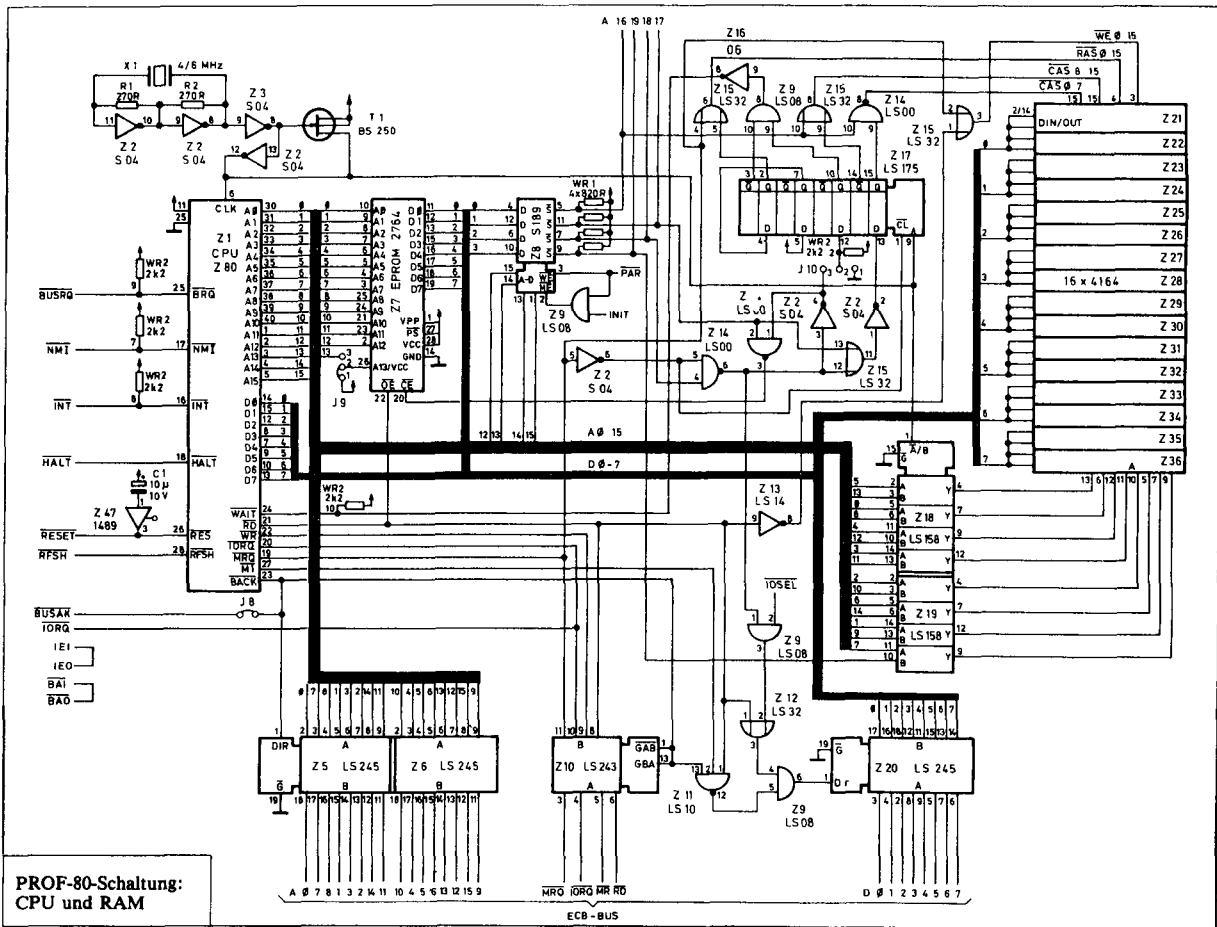
Pos. 1-2: nichtinvertiert (default)
Pos. 2-3: invertiert

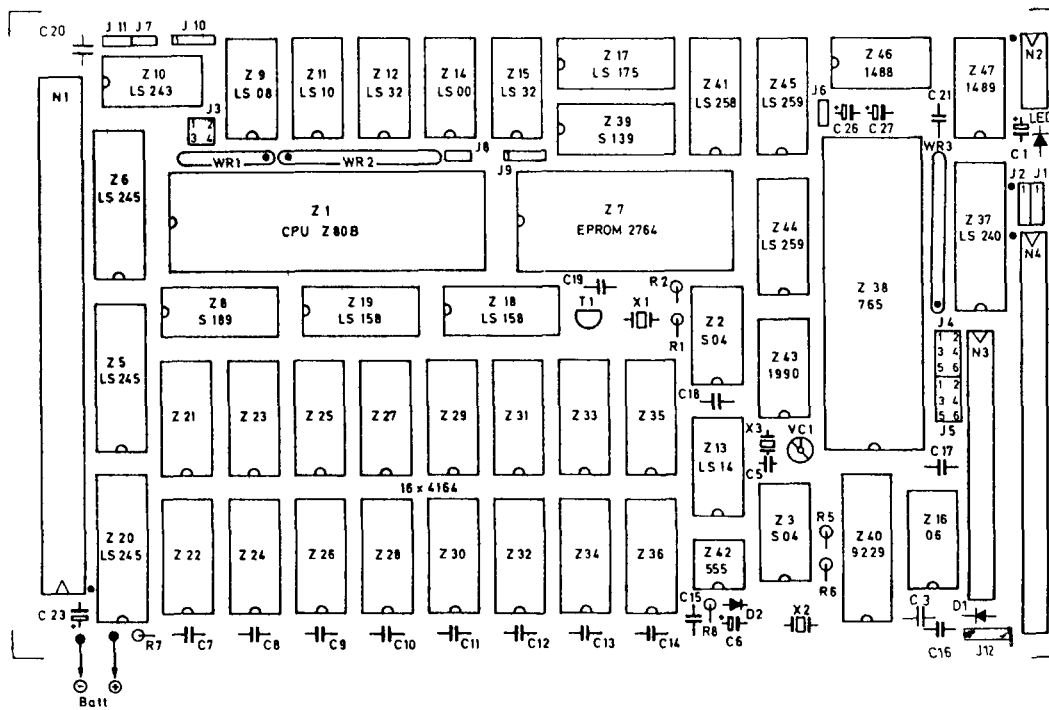
Die mit (default) gekennzeichneten Positionen sind durch eine dünne Leiterbahn vorverbunden, die gegebenenfalls zu trennen ist.

T E S T S C H L E I F E

```

BLINK$LOOP:
0827 0680      MVI      B,80H      ;BESETZE
0829 0E50      MVI      C,PAD$INUSE ;REGISTER
082B 210000    LXI      H,0        ;VOR
                EXX          ;
                DB      OD9H
082E+D9        DB      OD9H
082F 0601      MVI      B,MASK$RX   ;
0831 0E10      MVI      C,MASK$CTS  ;
0833 16F6      MVI      D,PAD$TX    ;
0835 1EF4      MVI      E,PAD$RTS  ;
0837 2601      MVI      H,01H      ;
0839 2EFF      MVI      L,OFFH     ;
                EXX          ;
083B+D9        DB      OD9H
BLINK$LOOP1:
083C 2B        DCX      H          ;HL EINS WENIGER
083D 7C        MOV      A,H          ;
083E 87        ADD      A          ;
083F 87        ADD      A          ;
0840 A0        ANA      B          ;SETZE LED GLEICH
0841 B1        ORA      C          ;DEM DRITTHOECHSTEN
0842 D3D8      OUT     P$LS259    ;BIT DES H-REGISTERS
                EXX          ;
0844+D9        DB      OD9H
                ;
0845 DBDA      IN      P$IN$LS258$A ;SETZE TX-LEITUNG
0847 A0        ANA      B          ;AUF DEN
0848 85        ADD      L          ;PEGEL DER
0849 3F        CMC      ;RX-LEITUNG
084A 17        RAL          ;
084B A4        ANA      H          ;
084C B2        ORA      D          ;
084D D3D8      OUT     P$LS259    ;
                ;
084F DBDA      IN      P$IN$LS258$A ;SETZE RTS-LEITUNG
0851 A1        ANA      C          ;AUF DEN
0852 85        ADD      L          ;PEGEL DER
0853 3F        CMC      ;CTS-LEITUNG
0854 17        RAL          ;
0855 A4        ANA      H          ;
0856 B3        ORA      E          ;
0857 D3D8      OUT     P$LS259    ;
                ;
0859 DBDA      IN      P$IN$LS258$A ;SETZE TXP-LEITUNG
085B E680      ANI      MASK$CTSP    ;AUF DEN
085D 85        ADD      L          ;PEGEL DER
085E 3F        CMC      ;CTSP-LEITUNG
085F 17        RAL          ;
0860 A4        ANA      H          ;
0861 F6FA      ORI      PAD$TXP    ;
0863 D3D8      OUT     P$LS259    ;
                ;
                EXX          ;
0865+D9        DB      OD9H
                ;
                JR      BLINK$LOOP1 ;
0866+18D4      DB      18H,BLINK$LOOP1-$-1
    
```



Bauteil	Typ	Bemerkungen	Bauteil	Typ	Bemerkungen
Widerstände			Z12	74LS32	4xOR, je 2 Eing.
R1,2,5,0	270 Ohm		Z15	74LS32/S32	4xOR, je 2 Eing.
R7	2.2 kOhm	Zum Akku-Nachladen	Z39	74S139	2xDekoder 4 aus 2
R8	10 MOhm	Regelt Motor-Nachlaufzeit	Z18,19	74LS158/S158	4xMUX, inv.
WR3	9x150 Ohm	Widerstandspack	Z17	74LS175	Latch 4 Bit
WR1	5x820 Ohm	"	Z8	74S189	RAM 16x4 Bit
WR2	9x2.2 kOhm	"	Z37	74LS240	Buffer Tristate
Kondensatoren			Z10	74LS243	Transceiver
C5	22 pF	Keramik	Z5,6,20	74LS245/S645	Transceiver
C3	270 pF	"	Z41	74LS258	MUX Tristate, inv.
C7-19	100 nF	"	Z44,45	74LS259	DEMUX Latch
C21,C24	100 nF	"	Z46	1488/75188	V24-Treiber
C26,C27	4.7 uF/22 V	Tantal	Z47	1489/75189	V24-Empfänger
C6	6.8 uF/6.3 V	"	Z42	NE555	Timer
C1	10 uF/6.3 V	"	Z7	2764	8KByte-EPROM
C23	22 uF/6.3 V	"	Z21-35	4164/4864	64KBit-DRAM
VC1	30 pF	Micro-Trimmer für Uhr	Z1	Z8400A/B	Z80A-CPU
Quarze und Halbleiter			Z38	765	FDC
X1	4/6 MHz		Z40	9229B	FDIC
X2	16 Mhz		Z43	1990	RTC
X3	32.768 kHz		Sonstiges		
D1,2	AA117/118	Germanium-Diode	1x	8-pol.	IC-Sockel
LED	rot	Leuchtdiode	13x	14-pol.	"
T1	BS250	V-FET	24x	16-pol.	"
IC's			5x	20-pol.	"
Z14	74LS00/S00	4xNAND, je 2 Eing.	1x	28-pol.	"
Z2,3	74S04	6xInverter	2x	40-pol.	"
Z16	7406/S05	6xInverter n. o.A.	N1	64pol.	VG-Leiste
Z9	74LS08/S08	4xAND, je 4 Eing.	N2	10pol.	Pfostenleiste
Z11	74LS10	3xNAND, je 3 Eing.	N3	34pol.	"
			N4	50pol.	"
			-	PROF-80	Platine

N2: Schnittstelle

Belegung:		Bedeutung:
01,02:	+12V	+12V, -12V:
03,04:	TXP	GND:
05,06:	TX	TXP, CTSP:
07,08:	RTS	TX, RX,
09,10:	GND	RTS, CTS:
		Duplex-Schnittstelle

N1: ECB-Bus-Stecker

Belegung:	a	b	c	Bedeutung:
1:	+5V	xxx	+5V	+5V:
2:	D5	xxx	D0	+12V, -12V:
3:	D6	xxx	D7	UBAT:
4:	D3	xxx	D2	GND:
5:	D4	xxx	A0	DO-D7:
6:	A2	xxx	A3	A0-A15:
7:	A4	xxx	A1	A16-A19:
8:	A5	xxx	A8	
9:	A6	xxx	A7	
10:	/WAIT	xxx	xxx	/RD:
11:	/BUSRQ	xxx	IEI	/WR:
12:	A18	xxx	A19	/MREQ:
13:	+12V	xxx	xxx	/IORQ:
14:	-12V	xxx	D1	
15:	xxx	xxx	-	
16:	-	xxx	IE0	/NMI:
17:	A17	xxx	A11	/INT:
18:	A14	xxx	A10	IE1:
19:	-	xxx	A16	IE0:
20:	/M1	xxx	/NMI	/BUSRQ:
21:	xxx	xxx	/INT	/BUSAK:
22:	-	xxx	/WR	/BAI:
23:	/BAI	xxx	-	/BAO:
24:	UBAT	xxx	/RD	/PCL, /RESET:
25:	/BAO	xxx	/HALT	/WAIT:
26:	xxx	xxx	/PCL	CLOCK:
27:	/IORQ	xxx	A12	/M1:
28:	/RFSH	xxx	A15	/RFSH:
29:	A13	xxx	CLOCK	
30:	A9	xxx	/MREQ	
31:	/BUSAK	xxx	/RESET	
32:	GND	xxx	GND	

xxx = reserviert für spätere Erweiterungen
 - = zur freien Verwendung des Benutzers
 ! = abweichend von der KONTRON-ECB-Busbelegung

PROF-80 Steckerbelegung

Belegung:		Bedeutung:
01,02:	GND	/READY, /HDL
03,04:	GND	/IN USE
05,06:	GND	/DS4
07,08:	GND	/INDEX
09,10:	GND	/DS1
11,12:	GND	/DS2
13,14:	GND	/DS3
15,16:	GND	/MOTOR ON
17,18:	GND	/DIR
19,20:	GND	/STEP
21,22:	GND	/WR DATA
23,24:	GND	/WR GATE
25,26:	GND	/TRACK 0
27,28:	GND	/WR PT
29,30:	GND	/RD DATA
31,32:	GND	/SIDE
33,34:	GND	/READY, /DCHG

N3: Minifloppy-Stecker

Belegung:		Bedeutung:
01,02:	GND	/READY, /HDL
03,04:	GND	/IN USE
05,06:	GND	/DS4
07,08:	GND	/INDEX
09,10:	GND	/DS1
11,12:	GND	/DS2
13,14:	GND	/DS3
15,16:	GND	/MOTOR ON
17,18:	GND	/DIR
19,20:	GND	/STEP
21,22:	GND	/WR DATA
23,24:	GND	/WR GATE
25,26:	GND	/TRACK 0
27,28:	GND	/WR PT
29,30:	GND	/RD DATA
31,32:	GND	/SIDE
33,34:	GND	/READY, /DCHG

N4: Maxifloppy-Stecker

Belegung:		Bedeutung:
01,02:	GND	/LOW CUR
03,04:	GND	/MOTOR OFF
05,06:	GND	--
07,08:	GND	--
09,10:	GND	/TWO SIDED
11,12:	GND	/DCHG
13,14:	GND	/SIDE
15,16:	GND	/IN USE
17,18:	GND	/HDL
19,20:	GND	/INDEX
21,22:	GND	/READY
23,24:	GND	--
25,26:	GND	/DS1
27,28:	GND	/DS2
29,30:	GND	/DS3
31,32:	GND	/DS4
33,34:	GND	/DIR
35,36:	GND	/STEP
37,38:	GND	/WR DATA
39,40:	GND	/WR GATE
41,42:	GND	/TRACK 0
43,44:	GND	/WR PT
45,46:	GND	/RD DATA
47,48:	GND	--
49,50:	GND	--

-- = frei

