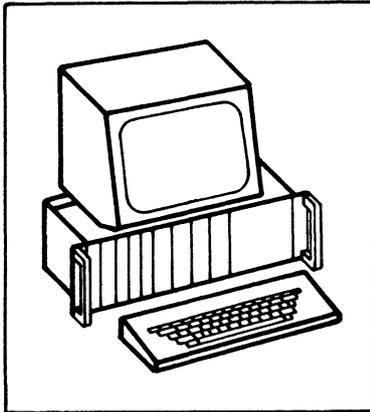


# FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



## Fehlersimulation

**BFZ/MFA 5.4.**



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---



---

## Fehlersimulation

---

### 1. Einleitung

In einem Mikrocomputer kann die Fehlersuche sehr schwierig und zeitraubend sein, weil zur einwandfreien Funktion des Gerätes zwei voneinander unabhängige Voraussetzungen erfüllt sein müssen: Einerseits darf kein "Hardware-Fehler" vorliegen, womit z.B. Schaltungs-, Bestückungs-, Bauteile- und Verdrahtungsfehler gemeint sind. Andererseits arbeitet ein Mikrocomputer nur dann richtig, wenn er mit der richtigen (!) und fehlerfreien "Software", dem Steuerprogramm des Gerätes, versehen ist.

Die Baugruppe "Fehlersimulation" dient dazu, häufig vorkommende "Hardware-Fehler" wie Unterbrechungen und Kurzschlüsse auf dem System-Bus des BFZ/MFA-Mikrocomputers zu simulieren. Hierdurch wird es möglich, die Auswirkungen solcher Fehler zu beobachten. In einem wirklichen Fehlerfall können durch die gewonnenen Erkenntnisse eventuell Rückschlüsse auf die Fehlerursache getroffen werden. Die Fehlersimulations-Baugruppe wird wie eine Adapterkarte in den Baugruppenträger des BFZ/MFA-Computers eingesetzt, und jede Baugruppe des Computers außer der CPU und dem Bus-Signalgeber kann über die "Fehlersimulation" betrieben werden.

### 2. Hinweise zum Einsatz der Baugruppe und zu den Fehlerauswirkungen

Bild 1 zeigt an einem Beispiel den Einsatz der Baugruppe "Fehlersimulation".

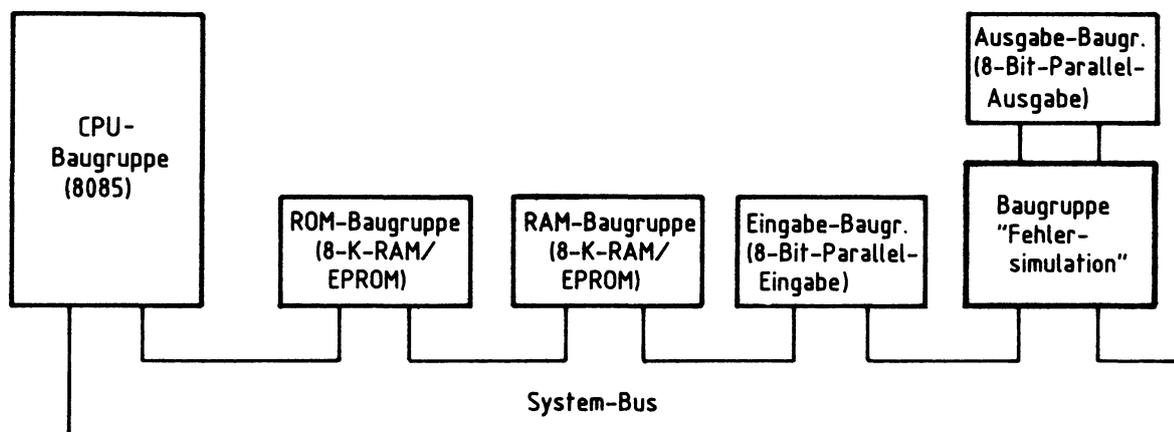


Bild 1: Beispiel für den Einsatz der Baugruppe "Fehlersimulation"

---

## Fehlersimulation

---

Die Auswirkungen von Signalunterbrechungen und -kurzschlüssen auf dem System-Bus des Mikrocomputers sowie die Merkmale der in dieser Übung angewendeten "Open-Collektor-Technik" werden in der Fachpraktischen Übung BFZ/MFA 10.1. ausführlich behandelt. Die wichtigsten Gesichtspunkte hierzu sind:

- Bei Signalunterbrechungen führt die unterbrochene Leitung ständig H-Pegel. Eine Signalunterbrechung wirkt sich nur dann als Fehler aus, wenn über die unterbrochene Leitung L-Pegel übertragen wird. Bei H-Pegel bleibt eine unterbrochene Leitung ohne Einfluß auf die Funktion des Gerätes.
- Kurzschlüsse zwischen zwei Signalleitungen wirken sich immer dann aus, wenn die miteinander verbundenen Leitungen unterschiedliche Signalpegel besitzen (eine Leitung führt H-Pegel, die andere führt L-Pegel). In diesen Fällen stellt sich insgesamt L-Pegel ein, wobei ein hoher Kurzschlußstrom fließt. Führen beide Leitungen den gleichen Signalpegel (beide L- oder beide H-Signal), wirkt sich ein Kurzschluß zwischen zwei Leitungen nicht störend aus und bleibt unbemerkt.
- Open-Collektor-Schaltkreise sind -bedingt durch ihren Aufbau- kurzschlußfest bei Kurzschlüssen nach Masse (0 V), wenn der Kurzschlußstrom durch Widerstände begrenzt wird. Kurzschlüsse zur 5-V-Betriebsspannung dürfen nicht auftreten.

Bei der Simulation von Fehlern muß sichergestellt sein, daß keine Schaltungsteile überlastet werden. Solange sich die erzeugten Fehler innerhalb der Baugruppe "Fehlersimulation" befinden, besteht im allgemeinen keine Gefahr für das Gerät. Keinesfalls dürfen Fehler durch Manipulationen direkt am System-Bus herbeigeführt werden, da es hierbei zu Zerstörungen kommen kann.

### 3. Aufbau der Baugruppe "Fehlersimulation"

Die Baugruppe "Fehlersimulation", deren Blockschaltbild Bild 2 zeigt, besteht im wesentlichen aus Unterbrechungsschaltern und Treiberbausteinen.

Die Unterbrechungsschalter dienen zur Erzielung von Leitungsunterbrechungen zwischen dem System-Bus und der an die "Fehlersimulation" angeschlossenen Baugruppe. Insgesamt sind 28 Unterbrechungsschalter für die Adreßleitungen A0 bis A15, die Datenleitungen D0 bis D7 und die Steuerleitungen "MEMR", "MEMW", "IOR" und "IOW" vorhanden. Die hierdurch erzielten "Unterbrechungsfehler im System-Bus" wirken sich nur auf die über die "Fehlersimulation" betriebene Baugruppe aus. Der System-Bus des Mikrocomputers bleibt in jedem Fall ungestört.

Fehlersimulation

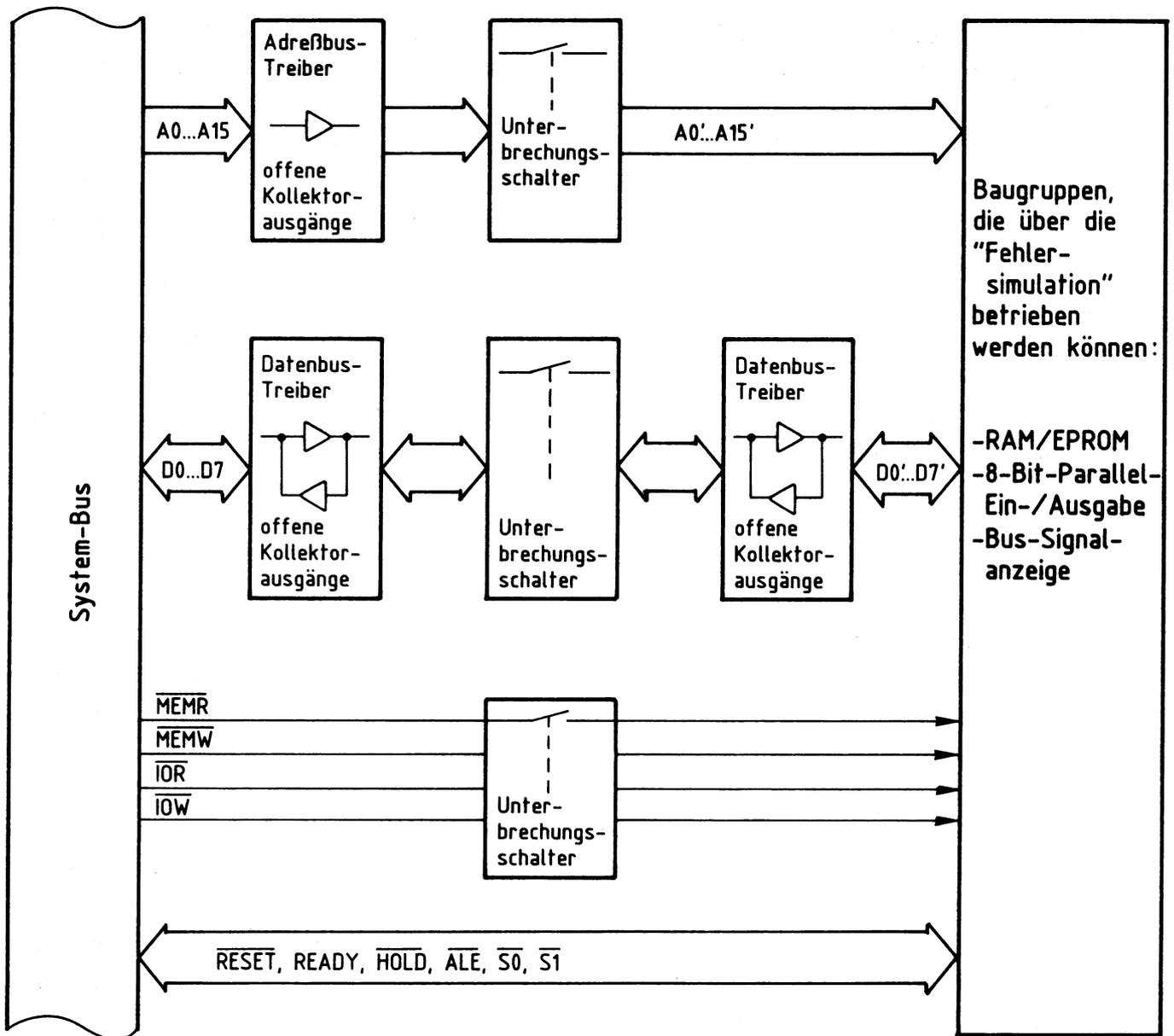


Bild 2: Blockschaltbild der Baugruppe "Fehlersimulation"

Zur Erzielung von Signalkurzschlüssen besitzt die Baugruppe "Fehlersimulation" keine besonderen Einrichtungen. Kurzschlüsse werden herbeigeführt, indem mit Hilfe von Meßleitungen, die Miniatur-Abgreifklemmen besitzen, Verbindungen zwischen verschiedenen Unterbrechungsschaltern geschaffen werden.

## Fehlersimulation

**Warnhinweis:**

Zur Erzielung von Signalkurzschlüssen dürfen nur bestimmte Schaltungspunkte miteinander verbunden werden! Es ist nur zulässig, Adreß- und Datenleitungen untereinander oder miteinander zu verbinden. Die Steuerleitungen " $\overline{\text{MEMR}}$ ", " $\overline{\text{MEMW}}$ ", " $\overline{\text{IOR}}$ " und " $\overline{\text{IOW}}$ " dürfen nicht an Signalkurzschlüssen beteiligt sein. In keinem Fall dürfen Verbindungen zwischen der Betriebsspannung und irgendeinem anderen Punkt der Schaltung geschaffen werden.

Damit sich Signalkurzschlüsse nicht direkt auf den System-Bus des Mikrocomputers auswirken und dort Zerstörungen zur Folge haben, sind die Adreß- und Datenleitungen der "Fehlersimulation" durch Open-Collektor-Treiberbausteine vom Datenbus getrennt (Bild 2).

Der Adreßbus des Mikrocomputers wird durch in eine Richtung wirkende Adreßbus-Treiber ("unidirektionale Treiber") entkoppelt. Da von den an die "Fehlersimulation" angeschlossenen Baugruppen keine Adressen ausgegeben werden, sondern nur von der System-CPU, ist die Entkopplung der Adreß-Signale nur für den System-Bus des Computers erforderlich.

Anders ist es bei den Datenleitungen. Der Datenbus wirkt in beide Richtungen und erfordert "bidirektionale" (in zwei Richtungen wirkende) Datenbus-Treiberbausteine. Darüberhinaus müssen Datenkurzschlüsse sowohl gegenüber dem Systembus, als auch gegenüber der zu störenden Baugruppe entkoppelt werden, da nicht nur vom Prozessor, sondern auch von an die "Fehlersimulation" angeschlossenen Baugruppen (Speicher- oder Eingabe-Baugruppen) Daten auf den Datenbus gegeben werden können.

Die Signale " $\overline{\text{RESET}}$ ", "READY", " $\overline{\text{HOLD}}$ ", " $\overline{\text{ALE}}$ ", " $\overline{\text{SO}}$ " und " $\overline{\text{SI}}$ " werden von der "Fehlersimulation" unbeeinflusst weitergegeben und können nicht in die Simulation von Fehlern einbezogen werden.

#### 4. Stromlaufplan und Schaltungsbeschreibung

Bild 3 zeigt den Stromlaufplan der Baugruppe "Fehlersimulation". An die Adreßleitungen A0 bis A15 des System-Busses sind nichtinvertierende Treiberbausteine (IC1 bis IC3, 7407) angeschlossen. Die Widerstände R1 bis R16 dienen als Arbeitswiderstände dieser Open-Collektor-Schaltkreise, deren Ausgänge über Unterbrechungsschalter auf die Federleistenanschlüsse A0' bis A15' an der Vorderseite der "Fehlersimulation" führen. Dort wird eine RAM/ROM- oder Ein-/Ausgabe-Baugruppe angeschlossen, deren Funktion durch die "Fehlersimulation" gestört werden kann.

Fehlersimulation

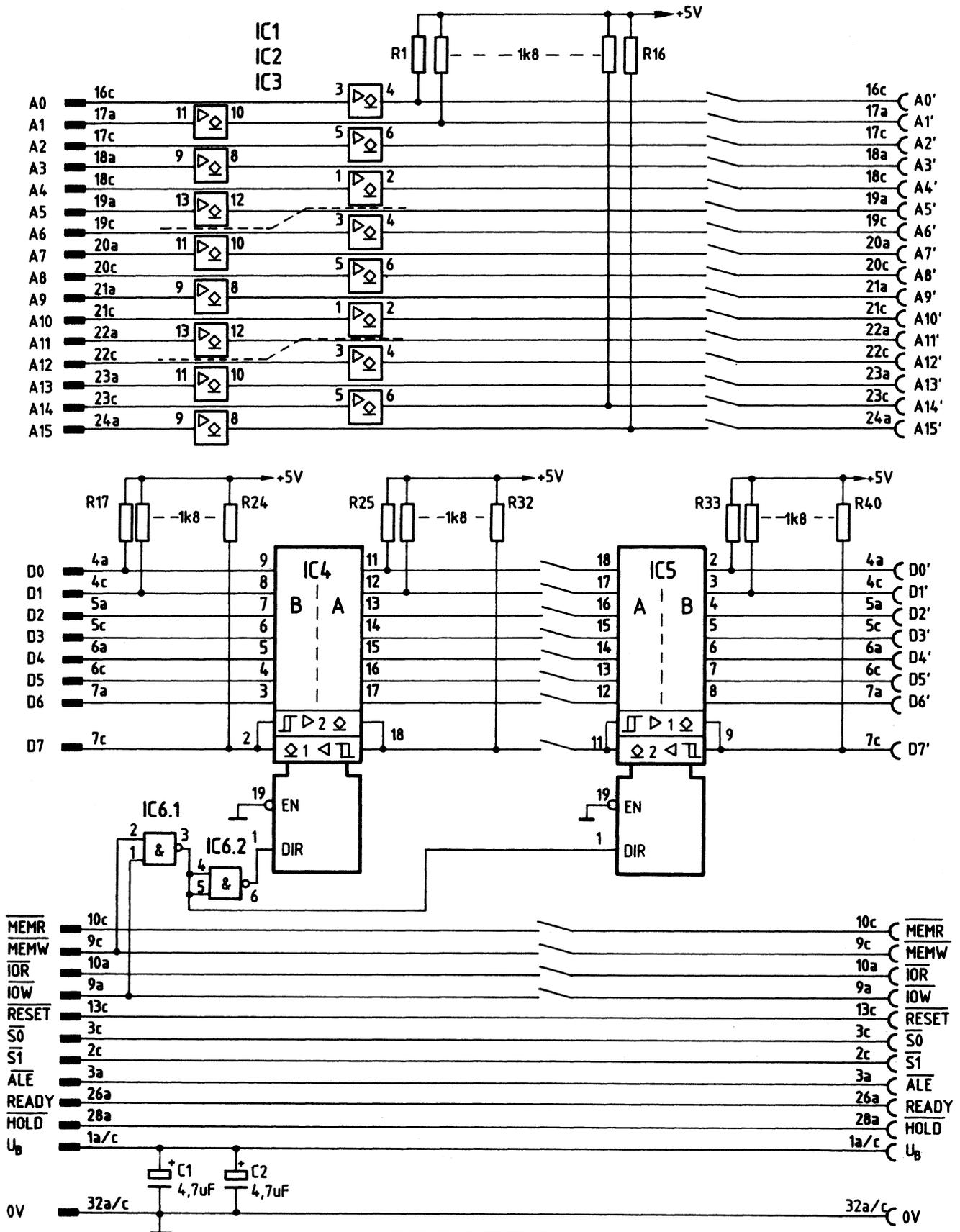


Bild 3: Stromlaufplan Fehlersimulation

	IC1 ... IC3	IC4, IC5	IC6
+U <sub>b</sub>	14	20	14
0V	7	10	7

## Fehlersimulation

Die Datenleitungen D0 bis D7 werden vom System-Bus über zwei bidirektionale Treiberstufen mit Open-Collektor-Ausgängen (IC4 und IC5, 74 LS 641) zu den Anschlüssen DO' bis D7' geführt. R17 bis R24 wirken als Arbeitswiderstände, wenn die CPU Daten liest, R33 bis R40 beim Schreiben von Daten. R25 bis R32 sind in beiden Fällen wirksam. Zwischen den Datentreibern befinden sich die Unterbrechungsschalter für die Datenleitungen. Zunächst wird mit Hilfe von Bild 4 die Funktion der bidirektionalen Treiberstufen erklärt.

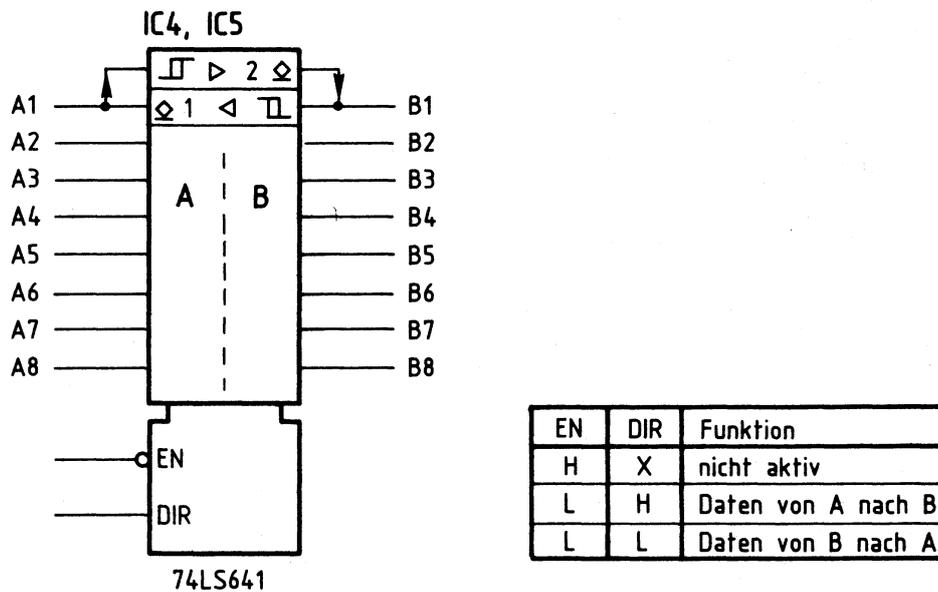


Bild 4: Funktion der Datentreiber

Ein Datentreiber vom Typ "74 LS 641" besitzt acht mit A1 bis A8 und ebensoviel mit B1 bis B8 bezeichnete Datenanschlüsse, die einander paarweise zugeordnet sind (zu A1 gehört B1, zu A2 gehört B2 usw.). Mit den beiden Steueranschlüssen "EN" und "DIR" wird die Funktion des Schaltkreises gesteuert. Dies geht aus der Wertetabelle von Bild 4 hervor.

"EN" ist die Abkürzung für "enable" und bedeutet "ermöglichen" bzw. "durchschalten". Bei H-Pegel am Anschluß "EN" sind die Anschlüsse A1 bis A8 von den Anschlüssen B1 bis B8 getrennt, beide Seiten sind voneinander isoliert. Nur bei L-Pegel an "EN" ist der Baustein aktiv.

In diesem Fall bestimmt der logische Pegel am Anschluß "DIR", ob die Seite "A" Eingang und die Seite "B" Ausgang des Bausteins ist oder umgekehrt. "DIR" ist die Abkürzung für "direction" und bedeutet "Richtung", hier besser "Steuerung der Datenrichtung".

---

## Fehlersimulation

---

Bei H-Pegel am Anschluß "DIR" (und gleichzeitigem L-Pegel an "EN") schaltet der Baustein die an der Seite "A" anliegenden Datensignale auf die Seite "B" durch. Führt "DIR" dagegen L-Pegel, werden an der Seite "B" anliegende Datensignale auf die Seite "A" übertragen.

In der "Fehlersimulation" sind die Steuereingänge "EN" der Datenbus-Treiber fest mit L-Pegel (0 V) verbunden und die Bausteine daher ständig aktiviert (Bild 3).

IC6.1 und IC6.2 bilden eine Steuerlogik zum Umschalten der Arbeitsrichtung der Datenbustreiber mit der Grundeinstellung "Daten vom System-Bus zur Fehlersimulation ausgeben". Da die Seiten "A" und "B" von IC4 und IC5 wegen einer günstigen Leiterbahnführung entgegengesetzt zueinander angeordnet sind, muß IC4 an seinem Richtungs-Steuereingang L-Pegel besitzen, um die Daten vom System-Bus auf die Unterbrechungsschalter zu führen. IC5 muß dagegen H-Pegel am Eingang "DIR" führen, um Daten von den Unterbrechungsschaltern zu den Anschlüssen D0' bis D7' weiterzugeben.

Die Steuerung der Datenrichtung wird von den Signalen  $\overline{\text{MEMR}}$  und  $\overline{\text{IOR}}$  in Verbindung mit IC6.1 und IC6.2 auf folgende Weise vorgenommen:

- Im Ruhezustand, wenn weder Daten in die Baugruppe geschrieben noch aus ihr gelesen werden, führen die Busleitungen  $\overline{\text{MEMR}}$  und  $\overline{\text{IOR}}$  H-Pegel. IC6.1 besitzt dann L-Pegel an seinem Ausgang und IC6.2 H-Pegel. L-Pegel am Ausgang von IC6.2 steuert IC4 in die Richtung "Daten von B nach A", während H-Pegel am Ausgang von IC6.1 gleichzeitig bei IC5 die Steuerung der Datenrichtung von "A" nach "B" bewirkt. Hierdurch ergibt sich insgesamt eine Datenflußrichtung von D0 bis D7 nach D0' bis D7'.
- Beim Schreiben von Daten ( $\overline{\text{MEMW}}$  oder  $\overline{\text{IOW}}$  aktiv bzw. auf L-Pegel) liegen die gleichen Verhältnisse wie im Ruhezustand vor.
- Bei einem Lesevorgang wird die Datenrichtung beider Datenbus-Treiber umgeschaltet, da dann Daten von den Anschlüssen D0' bis D7' nach D0 bis D7 transportiert werden müssen.

Wenn bei einem Lesevorgang  $\overline{\text{MEMR}}$  oder  $\overline{\text{IOR}}$  L-Pegel führen, nimmt IC6.1 an seinem Ausgang H-Pegel und IC6.2 an seinem Ausgang L-Pegel an. Hierdurch werden beide Datenbus-Treiber in ihrer Übertragungsrichtung umgeschaltet. Nach einem Lesevorgang liegt wieder die alte Daten-Übertragungsrichtung vor.

1

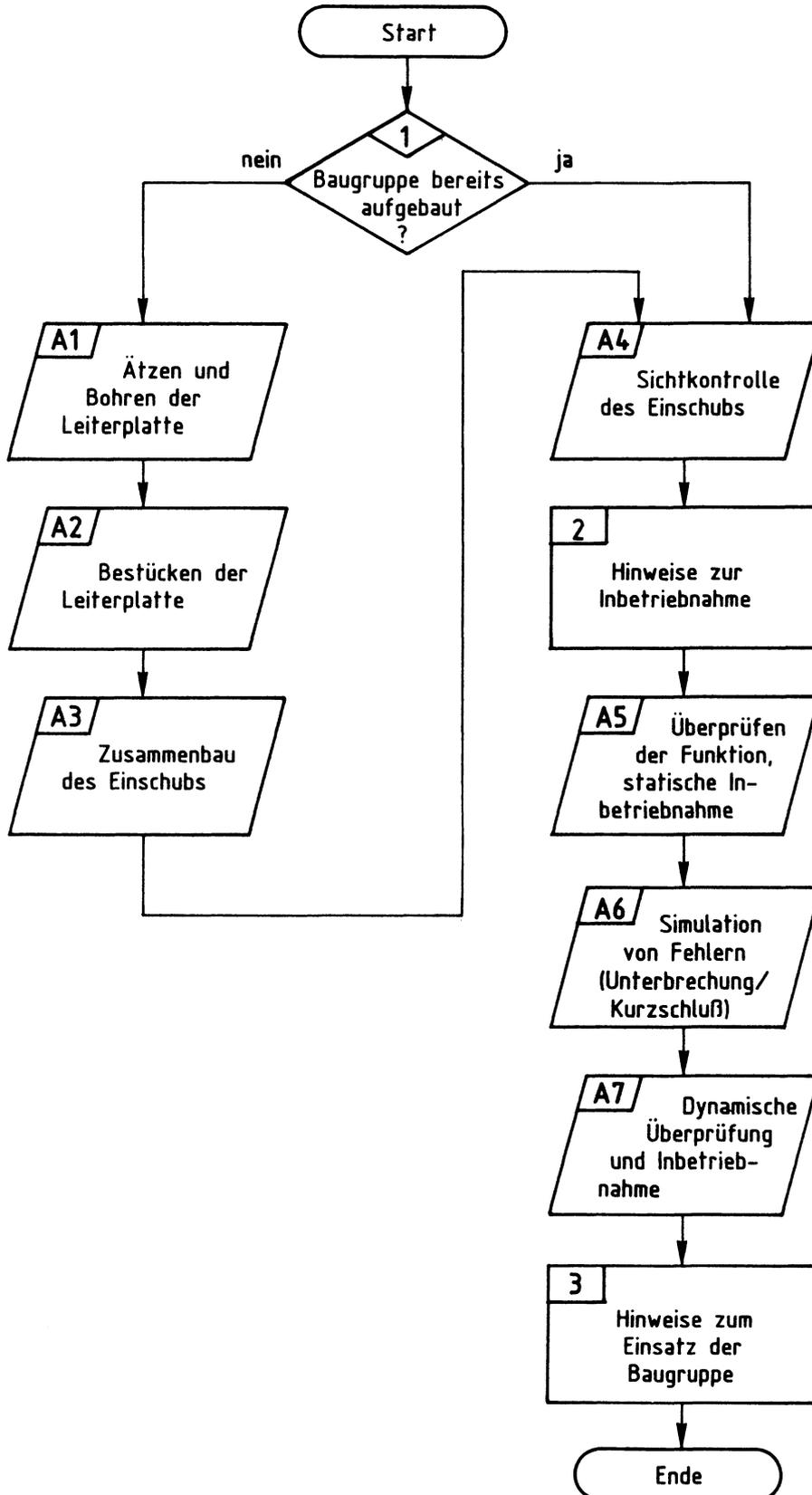
2

3

4

Fehlersimulation

Flußdiagramm für den Arbeitsablauf



## Fehlersimulation

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 225x110 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 5.4.L u. 5.4.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Federleiste 64polig, mit abgewinkelten Lötanschlüssen, Bauform C, DIN 41612	z.B. Panduit Nr. 100-964-553
1	Führungsschienensatz mit Aushebelme- chanik und Befestigungsschrauben	Vero Nr. 022-02427 D/SZ
4	Zylinderschraube M2,5x10 DIN 84	
4	Federscheibe A2,7 DIN 137	
4	Sechskantmutter M2,5 DIN 439	
4	DIP-FIX-EIN-/AUS-Schalter, 8teilig (benötigt werden drei 8teilige und ein 4teiliger Schalter, der durch Abtrennen eines 8teiligen Schalters hergestellt wird)	z.B. Siemens C42315-A1347-A108
40	Widerstand 1,8 kΩ	alle Widerstände 0,25 W/+ 5% Tol.
2	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
1	IC 74 LS 00, Vier NAND mit je 2 Eing.	
3	IC 7407, Sechs Treiber	offener Kollektor
2	IC 74 LS 641, Acht Bus-Leitungs- treiber, bidirektional	offener Kollektor
4	IC-Fassung 14polig DIL	} siehe Anmerkung
2	IC-Fassung 20polig DIL	
n.B.	Löt draht	
n.B.	Lötlack	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	

## Fehlersimulation

## Anmerkung

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:

Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.

Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sog. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 244 mm.

Zur Inbetriebnahme der Baugruppe benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafoeinschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Prozessor 8085 BFZ/MFA 2.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit MAT 85, Basisadresse 0000
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
1	8-Bit-Parallel-Eingabe BFZ/MFA 4.2.	
1	8-Bit-Parallel-Ausgabe BFZ/MFA 4.1.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	
1	Video-Interface BFZ/MFA 8.2.	
1	ASCII-Tastatur BFZ/MFA 8.1.	
1	Monitor mit Cinch-Anschluß	

## Fehlersimulation

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Fehlersimulation" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen  A1

Überprüfen des fertigen Einschubs und Inbetriebnahme  A4

In den folgenden Arbeitsschritten wird die Baugruppe "Fehlersimulation" in Betrieb genommen und ihre Funktion geprüft.

2

Dazu benötigen Sie:

- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Prozessor 8085 (BFZ/MFA 2.1.)
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit MAT 85, Basisadresse 0000
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
- 1 8-Bit-Parallel-Eingabe (BFZ/MFA 4.2.), Portadresse 01H
- 1 8-Bit-Parallel-Ausgabe (BFZ/MFA 4.1.), Portadresse 02H
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)
- 1 ASCII-Tastatur (BFZ/MFA 8.1.)
- 1 Video-Interface (BFZ/MFA 8.2.)
- 1 Monitor mit Cinch-Anschluß

Alle aufgeführten Teile komplett aufgebaut und geprüft. Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan dieser Übung bereithalten. Zur Erzielung von Signalkurzschlüssen, wie sie bei der Inbetriebnahme der Baugruppe zu Testzwecken herbeigeführt werden, eignen sich gut kurze Meßleitungen, die beidseitig mit Miniatur-Abgreifklemmen versehen sind.



---

## Fehlersimulation

---

Bei der Inbetriebnahme der Baugruppe "Fehlersimulation" ist auf eine gute Kontaktgabe zwischen den ICs und ihren Fassungen zu achten. Auch die Unterbrechungsschalter können bei schlechtem Kontakt eine unkontrollierbare Fehlerquelle darstellen, da hohe Übergangswiderstände und die Kapazität der Busleitungen zu einem Tiefpaßeffekt führen, der die Flankensteilheit der Impulse verringert und durch den Signalverzögerungen auftreten.

**2**

Derartige Fehler treten vor allem bei der dynamischen Prüfung der Baugruppe auf, wenn die CPU mit ihrem Systemtakt arbeitet. Bei der statischen Prüfung mit Hilfe des Bus-Signalgebers ist dagegen mit Fehlern auf Grund geringfügiger Zeitverschiebungen nicht zu rechnen.

Zur dynamischen Überprüfung der Baugruppe werden die Kommandos "ASSEMBLER" und "GO" des Betriebsprogramms MAT 85 benötigt. Auf die Erklärung dieser Kommandos wird hier nicht eingegangen. Wenn bei ihrer Benutzung Schwierigkeiten auftreten, sollten Sie die entsprechenden Kapitel der Übung BFZ/MFA 7.1. durcharbeiten.

 **A5**

---

## Hinweise zum Einsatz der Baugruppe

**3**

Beim Demonstrieren von Fehlern mit der Baugruppe "Fehlersimulation" empfiehlt es sich, Adreß-, Daten- und Steuersignale statisch mit Hilfe des Bus-Signalgebers zu erzeugen. Hierdurch ist es möglich, die Bus-Signalanzeige und evtl. zusätzlich TTL-Tester zur optischen Anzeige der Fehlerauswirkungen zu verwenden.

Beim Einsatz der Fehlersimulations-Baugruppe zusammen mit dem Prozessor im dynamischen Betrieb ("RUN-MODE") sollten die Fehlerauswirkungen vorher bekannt sein, damit eine Interpretation der Ergebnisse möglich ist. Mit Hilfe kleiner Testprogramme, die evtl. auch Unterprogramme des Betriebssystems MAT 85 mit einschließen, kann die einwandfreie Funktion der zu testenden Baugruppen geprüft werden. Hierzu muß allerdings das Mikroprozessor-Grundgerät einwandfrei arbeiten, es kann sich nicht selbst testen.

In der betrieblichen Praxis werden dynamische Tests oft über einen längeren Zeitraum durchgeführt, teilweise bei Über- und Unterspannung und bei verschiedenen klimatischen Bedingungen.

Mehrfachfehler sollten wegen ihrer schwer nachvollziehbaren Auswirkungen mit Hilfe der Fehlersimulation nicht eingebaut werden. Auch ist das Erzeugen "beliebiger" Fehler nicht sinnvoll, eine Beschränkung auf realitätsnahe Fehler wird empfohlen.

Damit ist die Übung beendet.

Fehlersimulation

Name:

---

Datum:

---

Für die Baugruppe "Fehlersimulation" muß eine zweiseitig kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

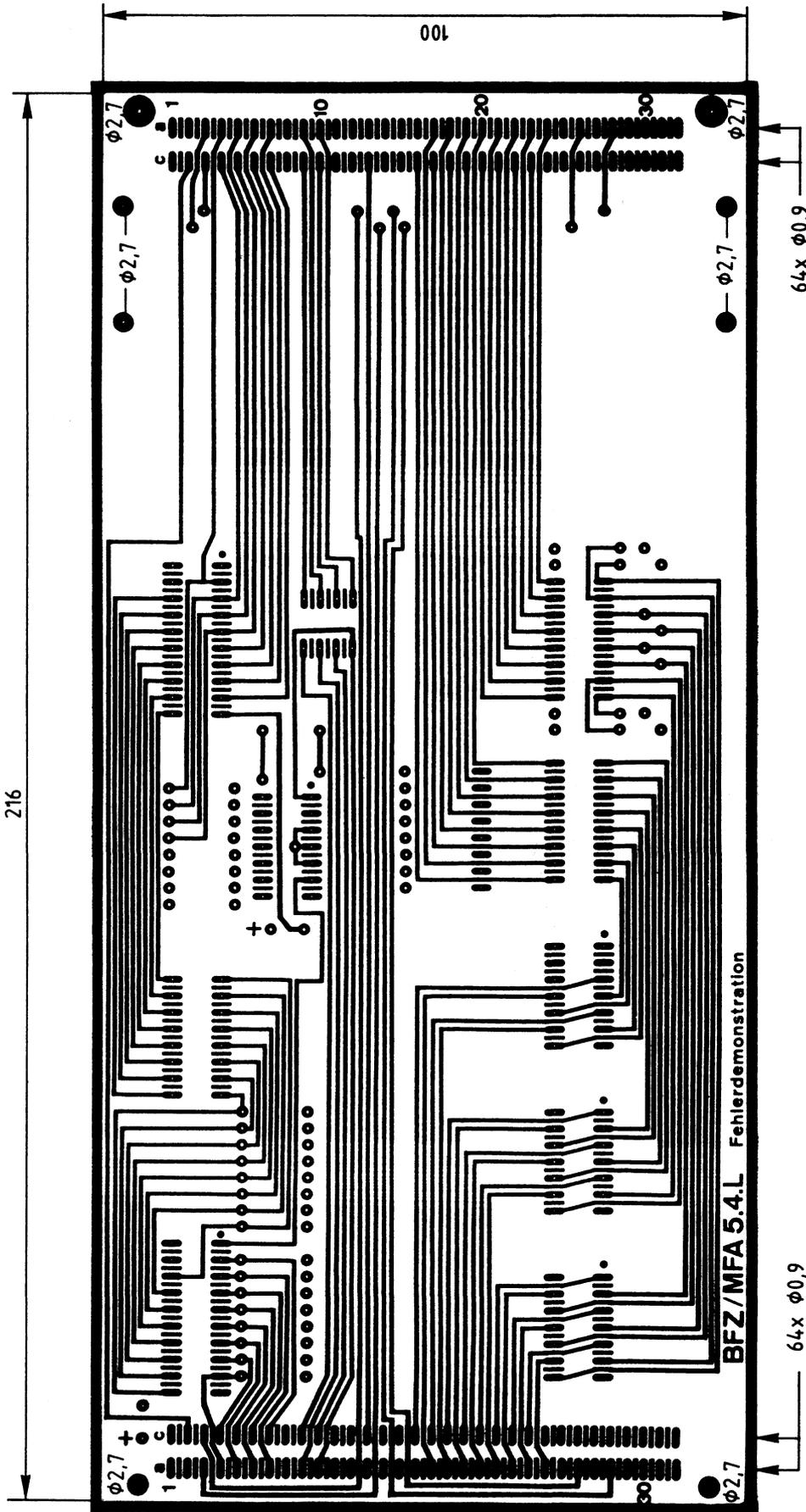
**A1.1**

1. Belichten nach Filmvorlage BFZ/MFA 5.4.L und 5.4.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. auf Maß (100x216 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem Bohrplan auf der folgenden Seite. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.





A1.2

Bohrplan (Leiterbahnseite)

Alle nicht bemaßten Bohrungen  $\phi 0,8\text{mm}$   
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm



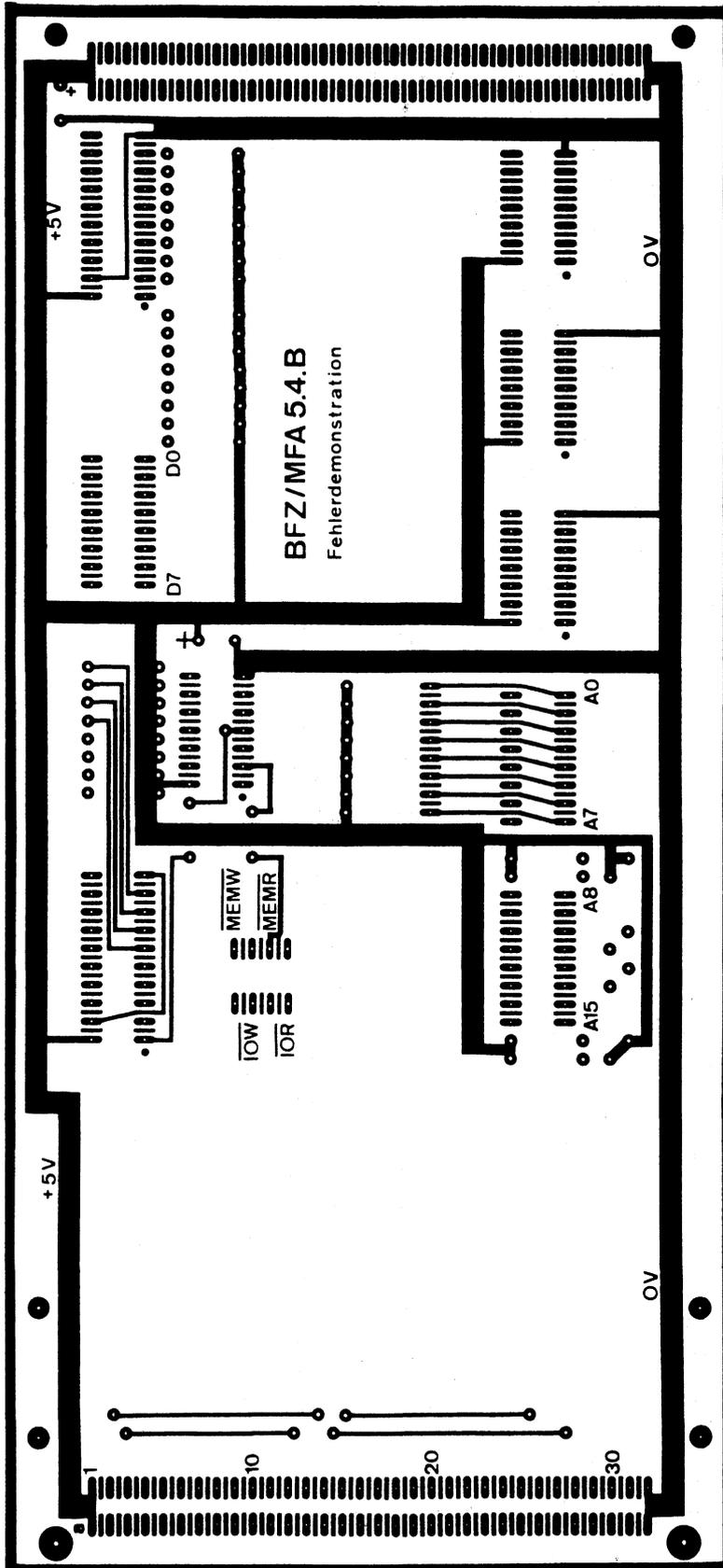
Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.3



→ A2

Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

**A2.1**

## Stückliste Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.4.	
2	2	IC-Fassung 20polig	} siehe Anmerkung
3	4	IC-Fassung 14polig	
4	3	DIP-FIX-EIN-/AUS-Schalter, 8teilig	
5	1	DIP-FIX-EIN-/AUS-Schalter, 4teilig	
6	1	Messerleiste 64polig, DIN 41612	
7	1	Federleiste 64polig, DIN 41612	
8	4	Zylinderschraube M2,5x10 DIN 84	
9	4	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	10	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte

## Anmerkung

Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.





Fehlersimulation

Name:

Datum:

## Bauteilliste Leiterplatte

**A2.3**

Kennz.	Benennung/Daten	Bemerkung
R1 ... R40	Widerstand 1,8 k $\Omega$	
C1, C2	Tantal-Elko 4,7 $\mu$ F/25 V oder 35 V	Tropfenform
IC1 ... IC3	Sechs Treiber 7407	offener Kollektor
IC4, IC5	Acht Bus-Treiber 74 LS 641	offener Kollektor
IC6	4 NAND je zwei Eingänge 74 LS 00	

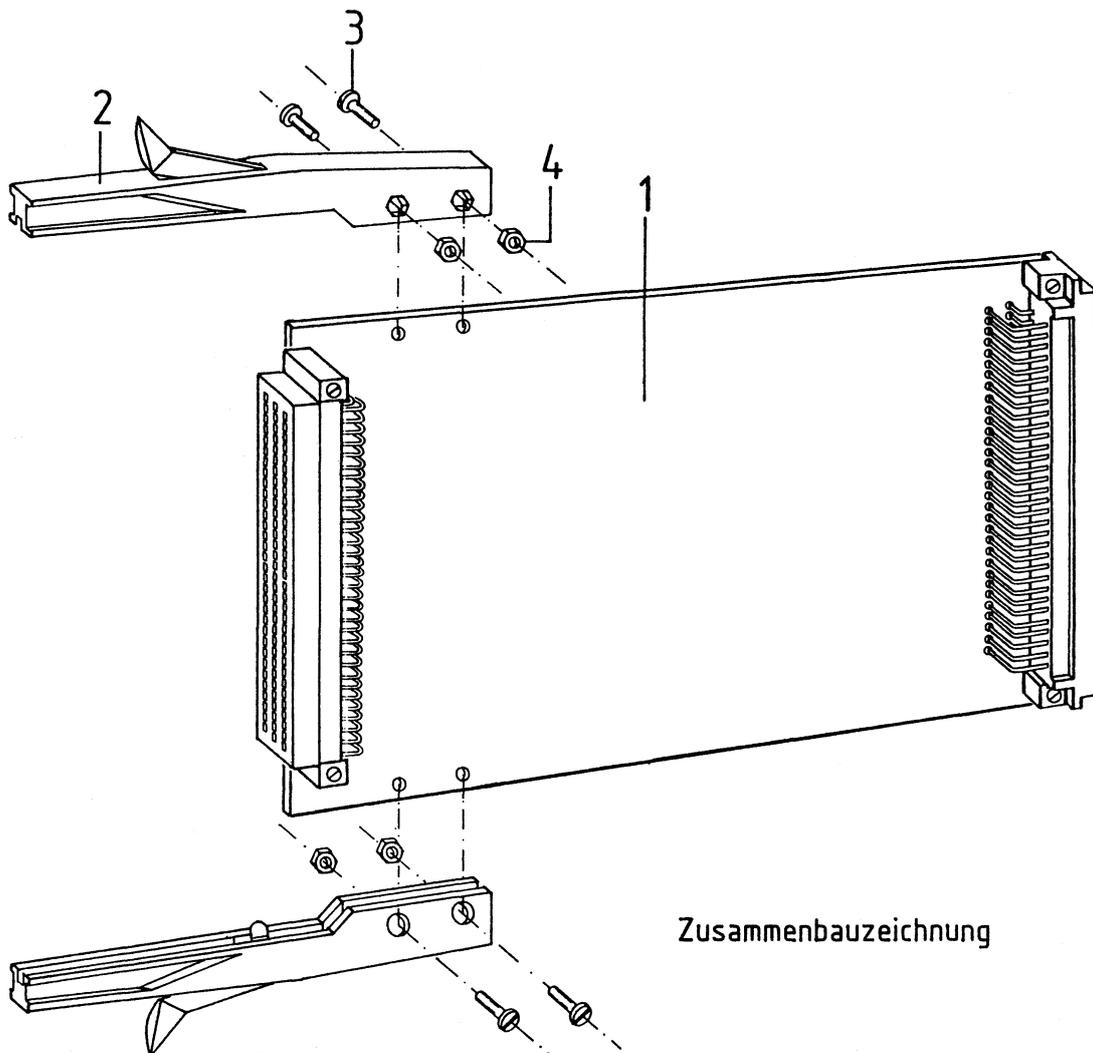
**→ A3**

Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen.

**A3**

Zusammenbauzeichnung

## Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.4.	} gehören zum Bausatz } Führungsschiene
2	2	Führungsschiene mit Aushebelmechanik	
3	4	Zylinderschraube M3x6 DIN 84	
4	4	Sechskantmutter M3 DIN 439	

→ **A4**

Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

Sichtkontrolle

**A4**

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?

Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.

Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle ICs richtig in die Sockel eingesteckt?
- Sind alle DIP-FIX-Schalter geschlossen?

Gesamtaufbau

Kontrollieren Sie auch die richtige Montage der Führungsschienen sowie der Messerleiste und der Federleiste.

**2** ←

Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

# A5.1

## Prüfen der Betriebsspannung für die ICs

Zuerst muß die Betriebsspannung aller ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe "Fehlersimulation" über Adapterkarte am Systembus
- Außer Netzgerät keine anderen Karten eingeschoben
- Betriebsspannung eingeschaltet

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC4	IC5	IC6
Typ	7407					
$U_B$ -Pin	14					
0 V-Pin	7					
$U_B$	5 V					



Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

## Statische Überprüfung der Baugruppe "Fehlersimulation"

**A5.2**

Die Baugruppe "Fehlersimulation" wird zunächst statisch überprüft, d.h. unter Einsatz des Bus-Signalgebers und der Bus-Signalanzeige.

Begonnen wird mit der Überprüfung der Datenrichtungssteuerung. Hieran sind die Signale  $\overline{\text{MEMR}}$  und  $\overline{\text{IOR}}$  sowie die Bausteine IC6.1 und IC6.2 beteiligt.

Gehen Sie bitte folgendermaßen vor:

- Bus-Signalgeber im Baugruppenträger eingesetzt, Kippschalter in Stellung "ON", Einstellung "ADDRESS" und "DATA" beliebig
- Alle Unterbrechungsschalter der Fehler-Simulationsbaugruppe geschlossen
- Baugruppe "Fehlersimulation" über 64pol. Adapterkarte im Baugruppenträger eingesetzt
- keine weiteren Baugruppen im Baugruppenträger (außer Netzgerät)

Überprüfen Sie nun die logischen Pegel z.B. mit Hilfe eines TTL-Testers an IC4, Pin 1 und an IC5, Pin 1 gemäß der folgenden Tabelle. Tragen Sie die gemessenen Pegel in die Tabelle ein.

betätigte Steuer- taste des Bus- Signalgebers	Signalpegel, gemessen an			
	IC4, Pin 1		IC5, Pin 1	
	Soll	Ist	Soll	Ist
-keine-	H		L	
MEMW	H		L	
MEMR	L		H	
IOW	H		L	
IOR	L		H	

Stimmen alle gemessenen Pegel mit den Sollpegeln überein, ist die Steuerung der Datenrichtung in Ordnung.



Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

Nun können die Adreß-, Daten- und Steuerleitungen der Baugruppe "Fehlersimulation" überprüft werden.

**A5.3**

Gehen Sie hierzu bitte folgendermaßen vor:

- Bus-Signalanzeige in Baugruppe "Fehlersimulation" eingesetzt
- Baugruppe "Fehlersimulation" ohne Adapterkarte im Baugruppenträger eingesetzt
- Einstellung "ADDRESS" und "DATA" und Bedienung der Steuertasten des Bus-Signalgebers nach folgender Tabelle
- Vergleich der von der Bus-Signalanzeige angezeigten Adreß- und Datenwerte mit den Sollwerten der Tabelle bei unterschiedlichen Adreß-, Daten- und Steuersignalen

Bus-Signalgeber (Istwerte)			Bus-Signalanzeige (Sollwerte)		
eingest. Werte		betätigte Steuertaste	angezeigt wird		es leuchtet Kontroll-LED
ADDRESS	DATA		ADDRESS	DATA	
5555	55	-keine-	5555	55	-keine-
5555	55	MEMW	5555	55	MEMW
5555	55	MEMR	5555	FF	MEMR
5555	55	IOW	5555	55	IOW
5555	55	IOR	5555	FF	IOR
AAAA	AA	-keine-	AAAA	AA	-keine-
AAAA	AA	MEMW	AAAA	AA	MEMW
AAAA	AA	MEMR	AAAA	FF	MEMR
AAAA	AA	IOW	AAAA	AA	IOW
AAAA	AA	IOR	AAAA	FF	IOR

Stimmen alle von Ihnen beobachteten Ergebnisse mit den Sollwerten der Tabelle überein, sind die Adreß-, Daten- und Steuerleitungen der Baugruppe "Fehlersimulation" in Ordnung.

Versuchen Sie zu erklären, weshalb der angezeigte Datenwert in einigen Fällen vom eingestellten Datenwert abweicht (DATA zeigt "FF" statt "55" oder "AA" an).


Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

## Simulation einer Leitungsunterbrechung

## A6.1

Die Baugruppe "Fehlersimulation" dient dazu, Unterbrechungen und Kurzschlüsse auf dem Systembus des MFA-Mikrocomputers zu simulieren. Die Auswirkungen derartiger Fehler können mit Hilfe des Bus-Signalgebers und der Bus-Signalanzeige beobachtet werden.

Zur Simulation einer Leitungsunterbrechung dient der bereits vorhandene Geräteaufbau. Gehen Sie bitte folgendermaßen vor:

- Unterbrechungsschalter für die Datenleitung D2 geöffnet, alle anderen Unterbrechungsschalter der Fehler-Simulationsbaugruppe geschlossen
- Baugruppe "Fehlersimulation" ohne Adapterkarte im Baugruppenträger eingesetzt, Bus-Signalanzeige in die Baugruppe "Fehlersimulation" eingesetzt
- Einstellung der Datenwerte (Sollwerte) nach folgender Tabelle (Einstellung von "ADDRESS" ist beliebig, Steuertasten werden nicht betätigt)
- Einstellung der verschiedenen Datenwerte (Sollwerte), Vergleich der Sollwerte mit den von der Bus-Signalanzeige angezeigten Istwerten, Kontrolle der dargestellten Bitmuster sowie der Fehlerauswirkung

Bus-Signalgeber (Sollwerte)					Bus-Signalanzeige (Istwerte)													
DATA	D7	D6	D5	D4	D3	D2	D1	D0	DATA	D7	D6	D5	D4	D3	D2	D1	D0	
00	0	0	0	0	0	0	0	0	04	0	0	0	0	0	1	0	0	fehlerhaftes Datenbit D2
01	0	0	0	0	0	0	0	1	05	0	0	0	0	0	1	0	1	
02	0	0	0	0	0	0	1	0	06	0	0	0	0	0	1	1	0	
03	0	0	0	0	0	0	1	1	07	0	0	0	0	0	1	1	1	
04	0	0	0	0	0	1	0	0	04	0	0	0	0	0	1	0	0	anscheinend richtiges Datenbit D2
05	0	0	0	0	0	1	0	1	05	0	0	0	0	0	1	0	1	
06	0	0	0	0	0	1	1	0	06	0	0	0	0	0	1	1	0	
07	0	0	0	0	0	1	1	1	07	0	0	0	0	0	1	1	1	
08	0	0	0	0	1	0	0	0	0C	0	0	0	0	1	1	0	0	fehlerhaftes Datenbit D2
09	0	0	0	0	1	0	0	1	0D	0	0	0	0	1	1	0	1	
0A	0	0	0	0	1	0	1	0	0E	0	0	0	0	1	1	1	0	
0B	0	0	0	0	1	0	1	1	0F	0	0	0	0	1	1	1	1	
0C	0	0	0	0	1	1	0	0	0C	0	0	0	0	1	1	0	0	anscheinend richtiges Datenbit D2
0D	0	0	0	0	1	1	0	1	0D	0	0	0	0	1	1	0	1	
0E	0	0	0	0	1	1	1	0	0E	0	0	0	0	1	1	1	0	
0F	0	0	0	0	1	1	1	1	0F	0	0	0	0	1	1	1	1	

D2 führt H-Pegel



Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

Durch den geöffneten Datenschalter D2 führt die dazugehörige Datenleitung ständig H-Pegel. Hierdurch wird der vom Bus-Signalgeber stammende Datenwert verfälscht, wie aus der Tabelle hervorgeht.

**A6.2**

Bei den Datenwerten 04 bis 07 sowie 0C bis 0F scheint kein Fehler vorzuliegen, da dort das Datenbit D2 sowieso H-Pegel besitzt. Dieses Verhalten kann eine Fehlersuche in einem gestörten Mikrocomputer beträchtlich erschweren.

Wenn Sie diese Zusammenhänge beobachten konnten und verstanden haben, können Sie nun selbständig weitere bzw. andere Leitungen (auch vom Adreß-Bus) unterbrechen, die Auswirkung dieser simulierten Fehler beobachten und entsprechend interpretieren.

### Simulation eines Leitungskurzschlusses

Neben Leitungsunterbrechungen können in Mikrocomputern auch Signalkurzschlüsse auftreten, meistens zwischen benachbarten Leiterbahnen.

**Warnhinweis:**

Zur Erzielung von Signalkurzschlüssen dürfen nur bestimmte Schaltungspunkte miteinander verbunden werden! Es ist nur zulässig, Adreß- und Datenleitungen untereinander oder miteinander zu verbinden. Die Steuerleitungen "MEMR", "MEMW", "IOR" und "IOW" dürfen nicht an Signalkurzschlüssen beteiligt sein. In keinem Fall dürfen Verbindungen zwischen der Betriebsspannung und irgendeinem anderen Punkt der Schaltung geschaffen werden.

Ausgehend vom bisherigen Geräteaufbau gehen Sie zur Simulation eines Leitungskurzschlusses bitte folgendermaßen vor:

- Schließen Sie alle Unterbrechungsschalter der Baugruppe "Fehlersimulation".
- Verbinden Sie auf der Fehlersimulationsbaugruppe die Leitungen bzw. Unterbrechungsschalter D2 und D3 miteinander.
- Vergleichen Sie die von der Bus-Signalanzeige angezeigten Datenwerte (Istwerte) mit den Sollwerten der Tabelle, die vom Bus-Signalgeber stammen. Kontrollieren Sie die dargestellten Bitmuster sowie die Fehlerauswirkung.



Name: \_\_\_\_\_

Fehlersimulation

Datum: \_\_\_\_\_

**A6.3**

Bus-Signalgeber (Sollwerte)					Bus-Signalanzeige (Istwerte)												
DATA	D7	D6	D5	D4	D3	D2	D1	D0	DATA	D7	D6	D5	D4	D3	D2	D1	D0
00	0	0	0	0	0	0	0	0	00	0	0	0	0	0	0	0	0
01	0	0	0	0	0	0	0	1	01	0	0	0	0	0	0	0	1
02	0	0	0	0	0	0	1	0	02	0	0	0	0	0	0	1	0
03	0	0	0	0	0	0	1	1	03	0	0	0	0	0	0	1	1
04	0	0	0	0	0	1	0	0	00	0	0	0	0	0	0	0	0
05	0	0	0	0	0	1	0	1	01	0	0	0	0	0	0	0	1
06	0	0	0	0	0	1	1	0	02	0	0	0	0	0	0	1	0
07	0	0	0	0	0	1	1	1	03	0	0	0	0	0	0	1	1
08	0	0	0	0	1	0	0	0	00	0	0	0	0	0	0	0	0
09	0	0	0	0	1	0	0	1	01	0	0	0	0	0	0	0	1
0A	0	0	0	0	1	0	1	0	02	0	0	0	0	0	0	1	0
0B	0	0	0	0	1	0	1	1	03	0	0	0	0	0	0	1	1
0C	0	0	0	0	1	1	0	0	0C	0	0	0	0	1	1	0	0
0D	0	0	0	0	1	1	0	1	0D	0	0	0	0	1	1	0	1
0E	0	0	0	0	1	1	1	0	0E	0	0	0	0	1	1	1	0
0F	0	0	0	0	1	1	1	1	0F	0	0	0	0	1	1	1	1

Kurzschluß D2/D3



Der Signalkurzschluß zwischen D2 und D3 hat zur Folge, daß auf diesen Leitungen nur dann H-Pegel auftritt, wenn beide Signale zusammen H-Pegel besitzen. Dies ist nur bei den Datenwerten 0C bis 0F der Fall.

Tritt bei D2 oder D3 L-Pegel auf oder führen beide Leitungen dieses Signal, liegt ebenfalls L-Pegel vor.

Wenn Sie diese Zusammenhänge beobachten konnten und verstanden haben, können Sie nun selbständig weitere bzw. andere Leitungen (auch vom Adreß-Bus) kurzschließen, die Auswirkung dieser simulierten Fehler beobachten und interpretieren.

→ **A7**

Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

**Dynamische Überprüfung der Baugruppe "Fehlersimulation"****A7.1**

Die Baugruppe "Fehlersimulation" wird nun zusammen mit dem Prozessor 8085 in Betrieb genommen und dynamisch geprüft. Hierdurch soll festgestellt werden, ob die Fehlersimulations-Baugruppe auch im dynamischen Betrieb einwandfrei arbeitet.

Durch den Einsatz der Fehlersimulation ergeben sich zusätzliche Signallaufzeiten der Adreß-, Daten- und Steuersignale. Diese sind im Normalfall jedoch so gering, daß sie innerhalb der zulässigen Grenzen liegen, so daß die Gesamtanlage auch mit Fehlersimulations-Baugruppe einwandfrei arbeitet.

Störungen können jedoch auftreten, wenn infolge zu großer Übergangswiderstände (z.B. zwischen ICs und IC-Fassungen und bei den Unterbrechungsschaltern) weitere Signalverzögerungen hinzukommen. In diesen Fällen muß die Kontaktgabe überprüft und ggf. verbessert werden. Derartige Fehler sind nur schwer zu lokalisieren, hierzu ist der Einsatz von Logikanalysatoren angebracht. Innerhalb dieser Übung kann aber hierauf nicht eingegangen werden.

**Dynamischer Test unter Einsatz von Ein-/Ausgabe-Baugruppen**

Der dynamische Test der Fehlersimulation unter Verwendung von Ein-/Ausgabe-Baugruppen geschieht in zwei Schritten. Zuerst wird die einwandfreie Funktion des Mikrocomputers ohne Fehlersimulations-Baugruppe geprüft. Ist alles in Ordnung, kommt die "Fehlersimulation" hinzu und wird in die Prüfung einbezogen.

Nachdem der Bus-Signalgeber, die Bus-Signalanzeige und die "Fehlersimulation" aus dem Baugruppenträger entfernt sind, setzen Sie folgende Baugruppen ein:

- Prozessor 8085 (BFZ/MFA 2.1.)
- 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit MAT 85 (Basisadresse 0000)
- 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit mindestens einem RAM-Baustein auf Adresse F800 (Basisadresse E000)
- 8-Bit-Parallel-Eingabe (BFZ/MFA 4.2., Adresse 01)
- 8-Bit-Parallel-Ausgabe (BFZ/MFA 4.1., Adresse 02)
- Video-Interface (BFZ/MFA 8.2.)
- ASCII-Tastatur (BFZ/MFA 8.1.) und Monitor an Video-Interface angeschlossen

Nach dem Einschalten der Betriebsspannung und dem Betätigen der Leertaste müssen alle Kommandos des Betriebssystems auf dem Bildschirm erscheinen.



Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

Geben Sie nun mit Hilfe des Assemblers das folgende Testprogramm ein, das die an der 8-Bit-Parallel-Eingabe eingestellten Daten an die 8-Bit-Parallel-Ausgabe ausgibt.

**A7.2**

KMD &gt; ASSEMBLER

START-ADR = 0000 F800

```
F800 DB 01      TEST: IN 01      ;Daten der 8-Bit-Parallel-Eingabe mit
                                ;der Adresse 01 in den Akku des Pro-
                                ;zessors einlesen
F802 D3 02      OUT 02          ;Akkuinhalt an die 8-Bit-Parallel-
                                ;Ausgabe mit der Adresse 02 ausgeben
F804 C3 00F8    JMP TEST        ;Beginne von vorn und wiederhole
                                ;diesen Vorgang
F807           END            ;Assembler-Ende
```

### Funktionsprüfung

- Starten Sie das Programm mit Hilfe des GO-Kommandos. Nun werden die Daten der Eingabe-Baugruppe gelesen und an die Ausgabe-Baugruppe übergeben. Dieser Vorgang wiederholt sich ständig.
- Verändern Sie die Stellung der Datenschalter der Eingabe-Baugruppe. Wenn bei der Ausgabe-Baugruppe stets die gleichen LEDs leuchten wie bei der Eingabe-Baugruppe, ist das Gerät in Ordnung. Anderenfalls müssen Sie zunächst den Fehler beheben.

Wenn Ihr Gerät zusammen mit dem Testprogramm einwandfrei arbeitet, geht es folgendermaßen weiter:

- Mikrocomputer ausschalten
- Sichtprüfung der Baugruppe "Fehlersimulation" (alle Unterbrechungsschalter geschlossen, keine Kurzschlüsse)
- 8-Bit-Parallel-Ausgabe entfernen, dafür "Fehlersimulation" einsetzen
- 8-Bit-Parallel-Ausgabe in "Fehlersimulation" einsetzen
- Mikrocomputer einschalten und Betriebssystem starten
- Erneut Programm "TEST" mit Hilfe des Assemblers eingeben
- Testprogramm mit Hilfe des GO-Kommandos starten



Fehlersimulation

Name:  
\_\_\_\_\_Datum:  
\_\_\_\_\_

Nach dem Start des Testprogramms wird die 8-Bit-Parallel-Ausgabe über die Fehlersimulations-Baugruppe betrieben. Verändern Sie bei der Eingabe-Baugruppe die Stellung der Datenschalter.

**A7.3**

Wenn bei der Ausgabe-Baugruppe stets die gleichen LEDs leuchten wie bei der Eingabe-Baugruppe, ist die durch die "Fehlersimulation" verursachte Signalverzögerung bei der Datenausgabe an die 8-Bit-Parallel-Ausgabe so gering, daß sie sich nicht störend auswirkt.

Sollten hierbei Schwierigkeiten auftreten, müssen Sie die Baugruppe "Fehlersimulation" überprüfen (Kontaktgabe der IC-Fassungen und der Unterbrechungsschalter).

Im nächsten Schritt werden (nach dem Ausschalten der Betriebsspannung!) die 8-Bit-Parallel-Ausgabe und die 8-Bit-Parallel-Eingabe gegeneinander vertauscht. Anschließend ist das Testprogramm erneut einzugeben und zu starten.

Leuchten wiederum bei der Ausgabe-Baugruppe stets die gleichen LEDs auf wie bei der Eingabe-Baugruppe, ist auch die Signalverzögerung beim Lesen von Eingabedaten nicht unzulässig hoch.

Sollten Schwierigkeiten auftreten, muß die Baugruppe "Fehlersimulation" überprüft werden.

#### Dynamischer Test unter Einsatz von Speicherbaugruppen

Werden Speicherbaugruppen über die "Fehlersimulation" betrieben, verhalten sich diese etwas kritischer als Ein-/Ausgabe-Baugruppen. Der Grund hierfür sind die recht großen Zugriffszeiten der Speicher-ICs. Hierunter versteht man die Zeit, die vom Beginn eines Speicher-Lesevorgangs verstreichen muß, bis die gelesenen Daten zur Verfügung stehen. Da der Prozessor infolge seiner Taktsteuerung nur eine begrenzte Zeit zum Lesen der Daten zur Verfügung stellt, sind Speicher mit geringeren Zugriffszeiten grundsätzlich besser geeignet als solche mit größeren Zugriffszeiten.

Für den BFZ/MFA-Computer sind Speicher-ICs erforderlich, deren Zugriffszeit nicht größer ist als 350 ns.

Dieser Wert wird von allen handelsüblichen 2 K x 8 Bit-RAM-Speichern eingehalten, die im allgemeinen Zugriffszeiten unter 250 ns besitzen.



Fehlersimulation

Name: \_\_\_\_\_

Datum: \_\_\_\_\_

EPROM-Speicher erhält man mit Zugriffszeiten von 450 ns, 350 ns und kürzeren Werten, wobei sich geringere Zugriffszeiten in einem höheren Preis niederschlagen. Werden im BFZ/MFA-Computer 450-ns-EPROMs eingesetzt, kommt es in vielen Fällen bereits ohne Fehlersimulation zu Funktionsstörungen des Gerätes. Daher ist die Verwendung von EPROMS erforderlich, die höchstens eine Zugriffszeit von 350 ns besitzen. Alle Geräte sind deshalb mit 350-ns-EPROMS ausgestattet.

**A7.4**

Durch den Einsatz der Fehlersimulations-Baugruppe erhöht sich grundsätzlich die Zugriffszeit auf die Daten einer Baugruppe. In fast allen Fällen befindet man sich noch im sicheren Funktionsbereich. Dies trifft aber nur zu, wenn die Signalverzögerung durch die Fehlersimulation möglichst gering ist, wozu bei allen Steckern, Schaltern und IC-Fassungen minimale Übergangswiderstände vorliegen müssen.

Im letzten Arbeitsschritt prüfen Sie, ob Ihre Fehlersimulations-Baugruppe auch bei Ihren Speicherbaugruppen einsetzbar ist. Gehen Sie hierzu folgendermaßen vor:

- 8-Bit-Parallel-Eingabe und 8-Bit-Parallel-Ausgabe entfernen
- RAM-Baugruppe über "Fehlersimulation" betreiben
- Gerät einschalten und Betriebssystem starten

Wenn sich das Betriebssystem ordnungsgemäß meldet, arbeitet das Gerät einwandfrei, und die Fehlersimulations-Baugruppe erhöht die Speicher-Zugriffszeit nicht unzulässig. Sollten jedoch Schwierigkeiten auftreten, muß die "Fehlersimulation" untersucht werden.

Betreiben sie anschließend die EPROM-Baugruppe über die "Fehlersimulation". Hierbei gilt das Gleiche wie bei der RAM-Baugruppe.

**3** ←

